

Lab 1：HSPICE 介紹

目的：

藉由基本操作認識 HSPICE

一、認識 HSPICE：

“SPICE”是一套重要的工業級或研究級的電路分析程式，其意義是 “Simulation Program with Integrates Circuit”，是特別為解決積體電路 (IC) 內部電路的自動模擬分析與驗證等設計問題而發展的程式。“SPICE”最早是由美國加州大學柏克萊分校 (University of California, Berkeley) 分校在 1970 年以一名為 “CANCER” 的電路模擬程式為藍本發展出來的，至今已經超過 30 年了，幾乎是全世界公認的電路模擬標準原型程式。隨產業環境及電路設計技術的拓展與升級，SPICE 也現了許多改良與演進的版本，例如：“SPICE2”、“SPICE2G.6”、“SPICE3” …等，但最重要的是 “SPICE2” 系列，如 H-SPICE、P-SPICE、IS-SPICE 等都是以 “SPICE2” 為基礎加以改進，而成為商業產品。P-SPICE 常見於 PCB-Level 的電路設計，也常用來作為基本電子電路模擬與教學輔助軟體；而 IS-SPICE 則較適合電機與工業電子的應用設計；H-SPICE 與 SBT-SPICE 則較常應用於業界研發 (IC 設計) 或學術研究，特別是在積體電路設計方面使用，其在 Transistor Level 或 Cell-Based 的電路設計上是一套非常優越的輔助工具，對於目前從事 IC 設計或相關研究的人員而言是一項必備的技能。

雖然支援 SPICE 的軟體多，但它們基本的原理大同小異，都是以 SPICE 的演算法為基礎的，而只有在考慮：模擬時序的控制，運算方式 (Equation Solver)、元件模型 (Model) 的建立，收斂技巧 (Convergence Control) 等方法可能有些差異而已。

H-SPICE 常被用在 IC 設計中，這多電路受限於本身的複雜度及實際佈局後產生的寄生效應 (一般是指寄生電容) 影響，而這些都無法在 PCB-Level 上得到驗證，而在積體電路中這兩者的影響卻兼具且深遠。HSPICE 可將電路中的元件 (Element)、電路架構區塊 (Block) 或子電路 (Subcircuit) 等，以行為特性元件 (Behavioral Element) 的方式來呈現，使用者可自由的定義及設定其內部的參數，並以數學函數的方式來表示，最後交給 HSPICE 以電路理論基礎的演算法來自動分析。

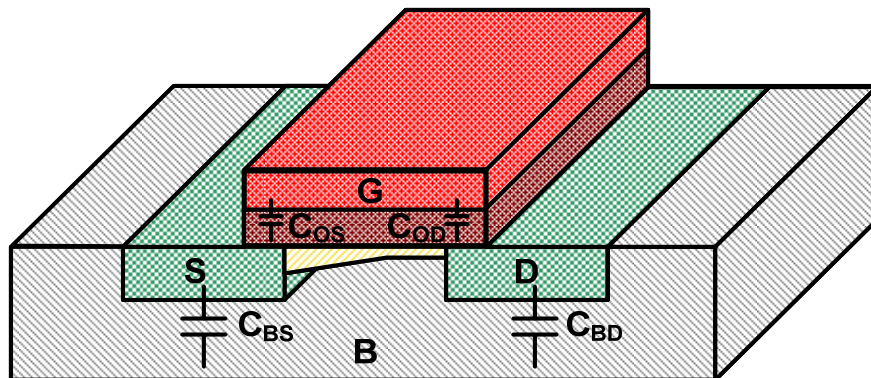
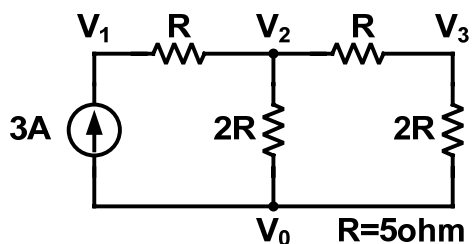


圖 (一) MOS 寄生電容示意圖

二、HSPICE 計算方式：

SPICE 的計算方法是利用個節點連接之元件間電流值與節點之電壓組成陣列，對於線性電路再以高斯消去法算出各節點的電壓值。對於非線性電路，則使用數值分析的技巧求出逼近值。

線性電路：



$$\begin{pmatrix} 0.2 & 0 & -0.1 & -0.1 \\ 0 & 0.2 & -0.2 & 0 \\ -0.1 & -0.2 & 0.5 & -0.2 \\ 0 & 0 & -0.2 & 0.3 \end{pmatrix} \begin{pmatrix} V_0 \\ V_1 \\ V_2 \\ V_3 \end{pmatrix} = \begin{pmatrix} -3 \\ 3 \\ 0 \\ 0 \end{pmatrix}$$

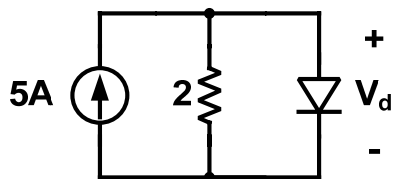
$$\begin{pmatrix} 0.2 & -0.2 & 0 \\ -0.2 & 0.5 & -0.2 \\ 0 & -0.2 & 0.3 \end{pmatrix} \begin{pmatrix} V_1 \\ V_2 \\ V_3 \end{pmatrix} = \begin{pmatrix} 3 \\ 0 \\ 0 \end{pmatrix}, V_0 \text{ is ground}$$

With Gaussian elimination

$$\begin{pmatrix} 0.2 & -0.2 & 0 \\ 0 & 0.3 & -0.2 \\ 0 & 0 & 0.25 \end{pmatrix} \begin{pmatrix} V_1 \\ V_2 \\ V_3 \end{pmatrix} = \begin{pmatrix} 3 \\ 3 \\ 3 \end{pmatrix}$$

Results : $V_1 = 33V$, $V_2 = 18V$, $V_3 = 12V$

非線性電路：



$$I_d = 1\text{pA} \times [e^{(40 \times V_d)} - 1]$$

$$5 = \frac{V_d}{2} + I_d$$

$$5 = \frac{V_d}{2} + 1\text{pA} \times [e^{(40 \times V_d)} - 1]$$

$$V_{d+1} = V_d - \frac{F(V_d)}{F'(V_d)}$$

Convergence criteria : $\Delta V = (V_{d+1} - V_d) < 0.001$

	V_d	V_{d+1}	Delta V
1	1	0.975001	0.02499
2	0.975001	0.950002	0.02499
3	0.950002	0.925005	0.02499
4	0.925005	0.900015	0.02499
5	0.900015	0.875041	0.02497
6	0.875041	0.850117	0.02493
7	0.850117	0.825309	0.02481
8	0.825309	0.800838	0.02447
9	0.800838	0.777250	0.02359
10	0.777250	0.755885	0.02136
11	0.755885	0.739447	0.01644
12	0.739447	0.730983	0.00846
13	0.730983	0.729186	0.00179
14	0.729186	0.729119	0.00007

三、HSPICE 主要分析模式：

HSPICE 的主要分析模式包含**直流分析 (DC Analysis)**、**暫態分析 (Transient)**和**交流分析 (AC Analysis)**，以下將針對我們在實驗課中主要會用到的功能作介紹：

1. **操作點分析 (OP Analysis) 與直流分析 (DC Analysis)**：其中直流分析也稱作**穩態分析 (Steady-State Analysis)**，主要掃描變數有電壓、電流、元件參數或溫度等。以掃描變數為電壓為例，固定 MOS 的 V_{GS} 電壓，對 V_{DS} 電壓做掃描觀察流過 MOS 的電流 I_D 即可得到 MOS 的 I-V 特性曲線；對電路的輸入端掃描電壓後，以輸入電壓對輸出電壓作曲線的描繪，即可得到此電路輸入對输出的特性曲線。直流分析對於認識一個新電路有很大的幫助，藉由直流分析，可以了解到各元件在電路中的操作狀態，對於放大器電路設計當中，直流分析，更可讓設計者了解電路所適合操作的工作點及輸入與输出的範圍。而操作點分析主要是為了獲得電路本身的工作點資訊，如節點電壓、支路電流、主動元件的小訊號參數及消耗功率等。在直流分析中，HSPICE 提供四個基本的分析陳述 (Statements)，即**操作點分析 “.OP”**、**直流分析 “.DC”**、**極點與零點分析 “.PZ”** 及 **直流小訊號分析 “.TF”**，分別介紹如下：

I. **操作點分析 “.OP”**：用以計算在指定得時間點之下，電路 (或網路) 的操作點情況，因為常被用在求出電晶體放大電路的直流工作點，故也稱作**工作點分析**或**偏壓點分析**。其輸出資訊包括節點電壓、支路電流及元件的小訊號參數等。

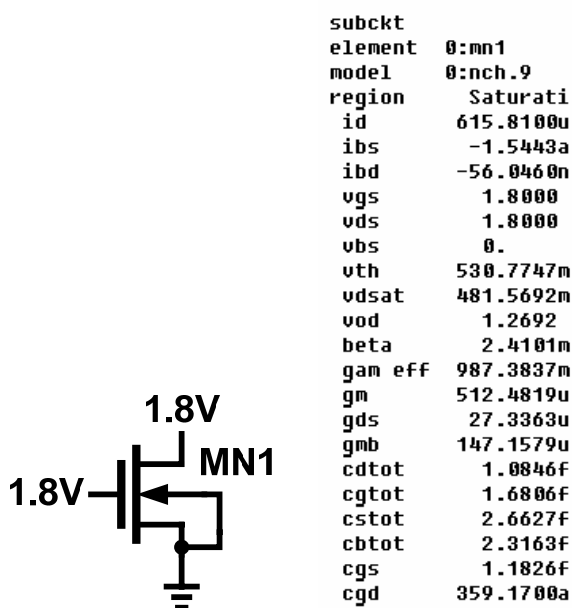


圖 (二) 當 G 端電壓與 D 端電壓為 1.8V、S 端電壓接地後使用 .op 所求得之結果。

II. **直流掃描 “.DC”**：對一定範圍內的電流 (電壓或電流)、模型參數 (如 MOSFET 的 W、L...等)、整體參數 (Global Parameter)、溫度 (周圍或接面溫度等) 等變數進行遞增或遞減的掃描。舉例來說當 MOS 的 G 端與 S 端電壓固定，

使用者可利用 D 端電壓的直流掃描求得 MOS 的 I_D - V_{DS} 特性曲線。

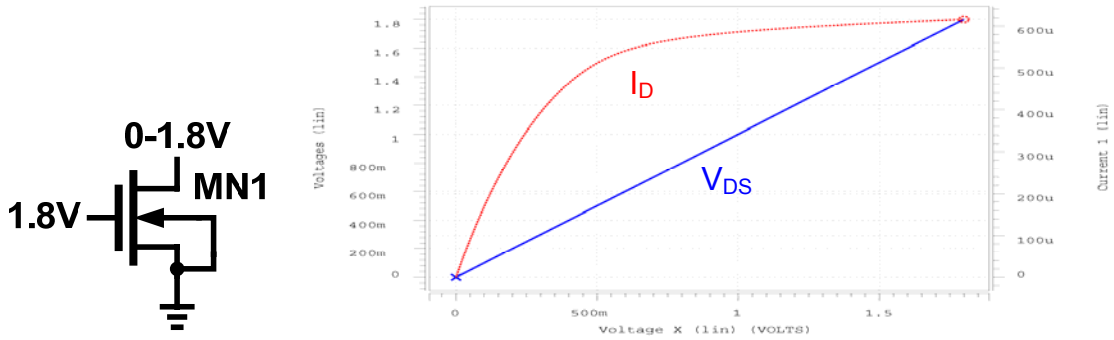


圖 (三) 當 NMOS 尺寸 $L=0.18\ \mu\text{M}$ 、 $W=1\ \mu\text{M}$ ，G 端電壓為 1.8V，S 端與 B 端接地後，對 D 端做直流掃描後的結果。

III. 極點與零點分析 “.PZ”：屬於小訊號分析的一種，主要是用來計算電路的頻率響應的極點 (Pole) 和零點 (Zero)，常用於放大器、濾波器、網路或控制系統的增益，頻率補償及穩定度等規格設計等。

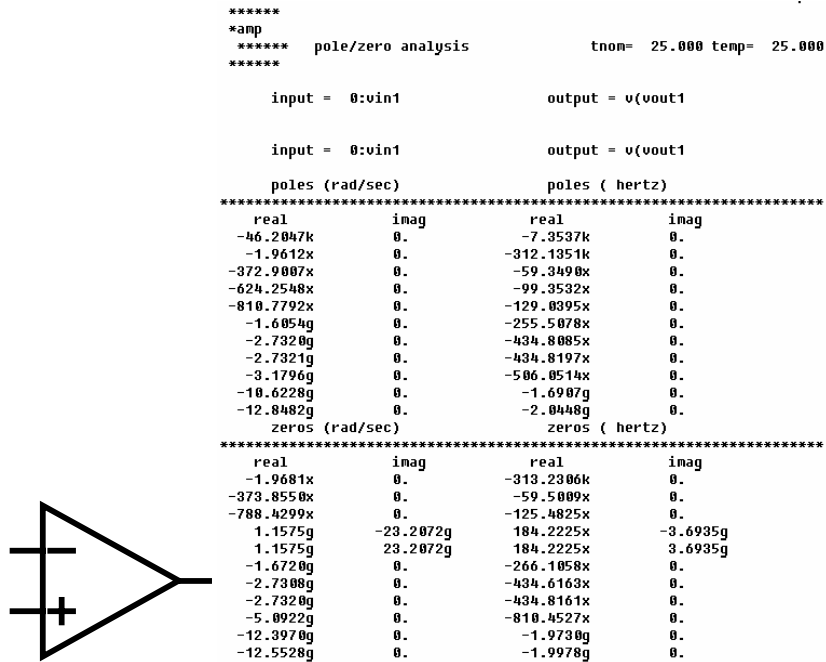


圖 (四) 以一個 Fold Cascode 放大器為例，POLE 與 ZERO 的模擬結果。

IV. 直流小訊號分析 “.TF”：用來計算小訊號直流轉移函數 (即計算增益值)、輸入阻抗和輸出阻抗。其原理是假設電路在直流的穩態情形下，在輸入端加入一微小的擾動時，觀察指定輸出端的變化，計算 V_{OUT}/V_{IN} 後即為增益值。由於工作點是設定在偏壓點附近，也就是將電路視為線性電路 (Linear Circuit)，電路中所有非線性元件透過偏壓點的設定，便可當作一般的線性元件，使用其線性模型。在此必須澄清，“.TF” 只考慮在“直流”的情況下進行，並不能在頻率變化的情況下進行，所以要計算交流增益響應及等效輸入，輸出阻抗時必須

使用交流分析。

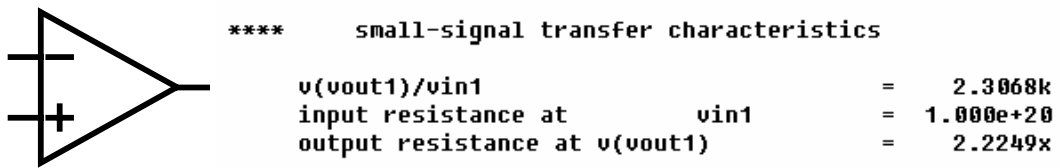


圖 (五) 以一個 Fold Cascode 放大器為例，直流小訊號模擬結果。

2. **暫態分析 (Transient Analysis)**：也稱作**時域分析 (Time Domain Analysis)**，顧名思義，它的主要掃描變數是時間。暫態分析底下還有包含許多的相關分析，如傅立葉分析、FFT 等。在電子電路實驗中，最常用到可儀器可說是“示波器”了，也就是用**時間 (Time)** 來表示橫軸或 X 方向；用變數的大小來表示縱軸或 Y 方向，觀察到的結果即所謂的**時域響應 (Time Domain Response)**。在 HSPICE 中，暫態分析 (Time Analysis) 主要的進行方式是在指定的**時間範圍 (Time Interval)** 內，以“時間”作為電路主要的掃描分析變數，並計算電路中電壓、電流和數位狀態的相應波形軌跡。

HSPICE 可經由軟體產生各種與時間有關的電壓或電流源，例如：含指數衰減型的**弦波 (Sinusoidal)**、**脈衝波 (Pulse)**、**三角波 (Triangle)**、指數上升或下降波形 (EXP)、**片斷線性電壓源 (PWL)** 以及**調幅波 (AM)** 和**調頻波 (FM)** 等訊號，使用者可在時間或頻率領域內觀察電路各節點及元件對其響應的結果，這些訊號源就像是來自真實實驗的訊號產生器，而所觀察的輸出結果就好像示波器的波形顯示一樣。

有關暫態分析可應用的分析陳述有：暫態掃描 (使用 “.TRAN” 陳述)和傅立葉分析 (使用 “.FOUR” 陳述)

1. **暫態掃描 “.TRAN”**：在指定的時間範圍內，計算電路之輸出變數在各個時間點下所得到的解，即所謂的時間掃描分析。HSPICE 內部提供了由軟體產生的訊號源 (**弦波 (Sinusoidal)**、**脈衝波 (Pulse)**、**三角波 (Triangle)**…)等)，執行分析時須搭配其中一種作為分析的來源時變訊號。

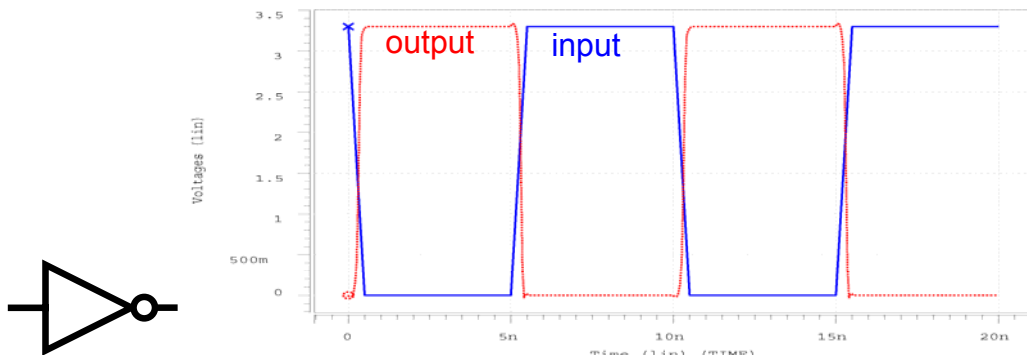


圖 (六) 以一個反向器為例，輸入方波暫態訊號模擬結果。

II. 傅立葉分析 “.FOUR”：屬於暫態分析的一部份，其分析方法是使用者必須指定一定的“時間範圍”（由 $(T_{STOP}-T_{PERIOD}) \sim T_{STOP}$ ）和訊號的基頻 (Base-Band)，其中 T_{STOP} 是在 “.TRAN” 陳述中指定的，再由 HSPICE 自動依照傅立葉轉換的公式計算各項“傅立葉係數” (DC 和傅立葉單元值) 和訊號的總諧波失真 (Total Harmonic Distortion)。因為掃描變數是時間，因此 “.FOUR” 陳述執行時仍須搭配 “.TRAN” 陳述，才能驅動掃描進行。

3. 交流分析 (AC Analysis)：也稱作頻域分析 (Frequency Domain Analysis)，顧名思義，它的主要掃描變數是頻率。交流分析底下還包含許多相關分析，如雜訊分析、失真分析、取樣分析及網路分析等。

做交流分析的目的是要獲得電路中指定的輸出變數對輸入訊號源頻率變化的響應 (Frequency Response)，因此主要的分析變數是各種不同的頻率變化，在執行時須指定頻率分析的範圍。HSPICE 中與交析分析有關的分析陳述有交流頻率分析 “.AC”、失真分析 “.DISTO”、雜訊分析 “.NOISE”、取樣分析 “.SAMPLE” 和網路分析 “.NET”，常應用於放大器或濾波器電路的設計。

與直流和暫態分析相同，交流分析的執行也是以操作點分析為基礎的，也就是做交流分析時 HSPICE 會自動算出電路的直流操作點 (求出節點電壓、支路電流及主動元件的交流小訊號參數)，再將電路中的非線性元件線性化 (例如：分析 OPA 時取交流線性等效模型或電路)，最後才是作頻率領域的數值分析。

交流頻率掃描 “.AC”：主要的掃描變數是頻率，使用者可指定分析電路的一個或多個輸出變數 (如節點電壓、支路電流等)、頻率的掃描範圍 (由 F_{START} 到 F_{STOP}) 及掃描的取樣型態與紀錄點數。

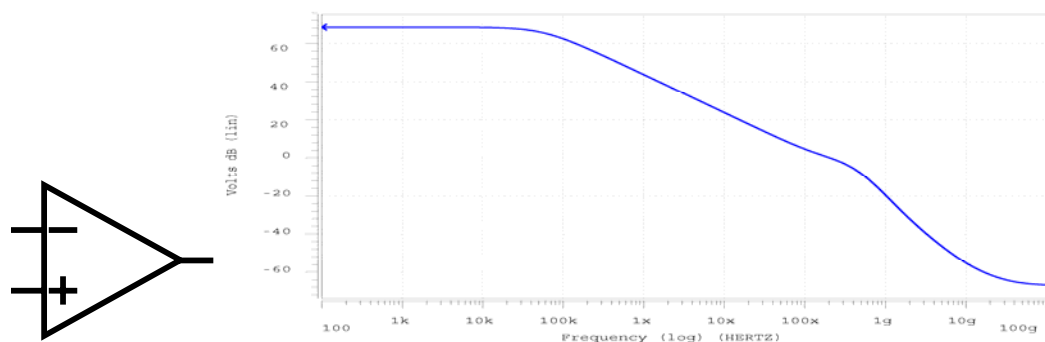


圖 (七) 以一個 Fold Cascode 放大器為例，交流頻率掃描模擬結果。

四、HSPICE 模擬流程：

以上介紹了 HSPICE 的緣由與功能，現在開始要為使用者介紹 HSPICE 模擬流程。以下要先介紹的是 HSPICE 的各種檔案及用途。

HSPICE 的輸入檔 (*.sp) 可接受及整合許多不同的來源與型式的輸入檔案，如：**電路串接型態 (Netlist)**、模型或資料庫等，例如：“*.sp”、“Model” 以及 “Libraries” 等等，其中又以 <design>.sp 檔的撰寫最為重要。當輸入檔經過分析與執行後，HSPICE 會對應輸出一些形式簡易的檔案(如 *.lis 檔，屬於純文字的輸出檔)以供給使用者進一步的檢視及解釋結果。

HSPICE 輸入檔的內容除了包含**電路的串接型態 (Netlist)** 和**參數 (Parameter)** 外，還有使用者指定 HSPICE 進行的分析方法與條件，而最後執行是由 HSPICE 的核心程式予以計算。當分析與計算的程序完成後，HSPICE 便將結果儲存在輸出的**文字檔 (Output Listing File, *.lis)** 或**圖形資料檔 (Graph Data File, *.st0)** 中。假如在輸入檔中指定 .OPTIONS POST，則完整的分析結果 (如穩態、暫態或頻率響應等) 便會儲存在圖形資料檔中。這些結果 (如某節點電壓或支路電流) 便可經由高解析度的圖形輸出終端機、或是將它們列印出來。

透過圖 (八) 可以簡單了解以上的說明，當使用者將電路的串接形態及要模擬的功能撰寫成 HSPICE 的輸入檔 (*.sp) 並因應不同的製程條件引入適當的 Model and Device Library (*.lib) 後，即可透過 HSPICE 進行模擬，模擬完成後 HSPICE 便將結果輸出在文字檔 (*.lis) 中，透過這一個文字檔可以得知模擬的各種資訊，如模擬成功或失敗及印出使用者在 HSPICE 輸入檔中下答各項指令之計算結果。除了文字檔外，當模擬完成後，HSPICE 會另外產生一個 圖形資料檔 (*.st0)，再利用 HSPICE 之圖形輸出軟體 Avanwaves 便可將模擬結果以圖形輸出，印在螢幕上。

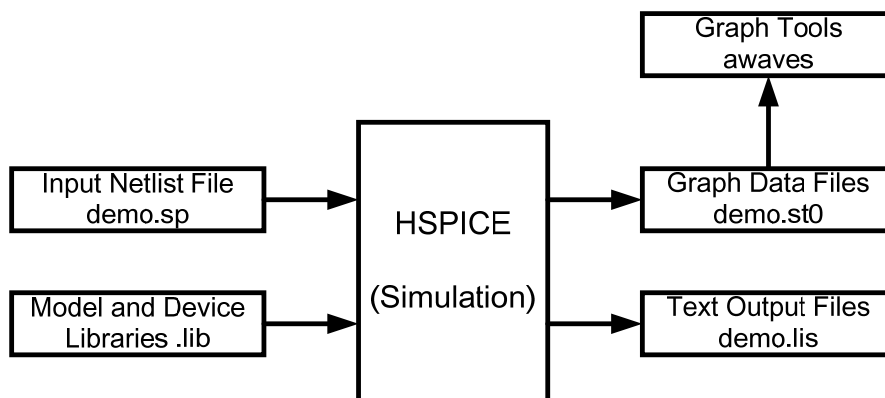


圖 (八) HSPICE Data Flow

因此可以了解在模擬 HSPICE 的過程可以精簡的表示為，撰寫 HSPICE 輸入檔，在輸入檔中引入適當的元件模型及資料庫，透過 HSPICE 軟體模擬，觀察模擬結果。在此可以更深入介紹，一個完整的電路設計流程應是如圖 (九) 所示，當使用者選定一個電路架構後，首先要做的事並不是將此電路的串接型態 (Netlist) 撰寫進入 HSPICE 輸入檔中，而是在電路圖上先訂定好此電路的工作條件，此電路應達成的效

能及此電路使用的元件模型。其次是選擇要進行何種功能的模擬，因應不同功能的模擬輸入訊號型態會有不同。最後再選擇要觀察的輸出點。這一些工作通常是在紙上先完成，完成以上的準備工作後，即可著手將此電路的串接型態 (Netlist) 撰寫進入 HSPICE 輸入檔。完成 HSPICE 輸入檔之撰寫工作後，即可進行模擬，當模擬完成後，首先要做的是檢查輸出的文字檔 (*.lis) 是否有錯誤，由文字檔中的說明可以發現程式在哪出現語法上的錯誤或是模擬條件有問題，造成 HSPICE 模擬結果無法收斂產生錯誤。使用者必需針對文字檔中所指出的錯誤修改 HSPICE 輸入檔的內容，直到模擬結果無誤為止。



```

inverter
.option post
.prot
.lib 'mm018.1' TT
.unprot
vdd vdd gnd 1.8v
mpl vout vin vdd vdd pch l=1u w=4u
mnl vout vin gnd gnd nch l=1u w=1u
vin vin gnd pulse(0 1.8 0 1n 1n 5n 12n)
.tran 0.1n 12n
.probe v(vout)
.end
    
```

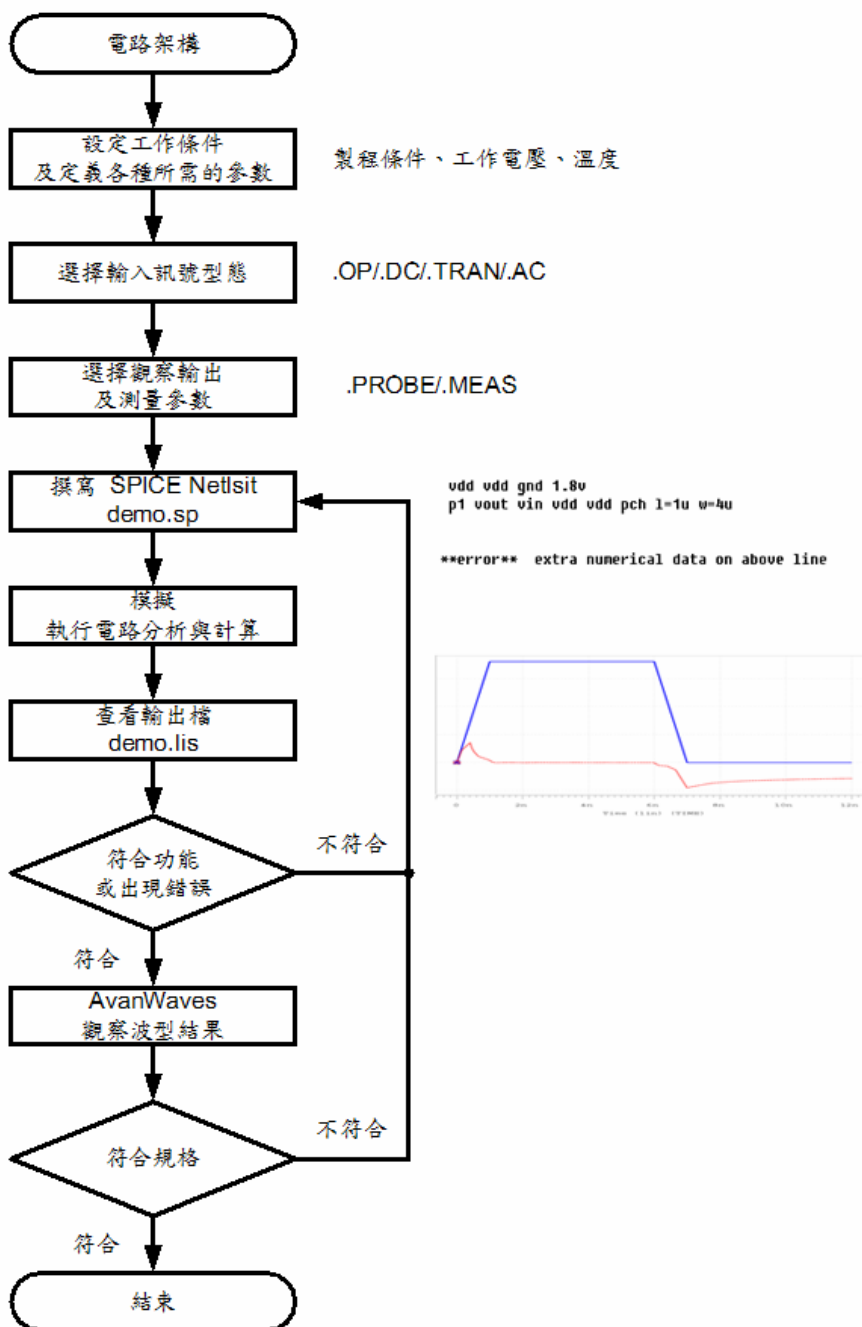


圖 (九) HSPICE 模擬流程

但模擬結果無誤也不是代表使用者做的模擬完全正確。原因在於，模擬結果必需符合電路的功能 (Function)，因此這時可透過圖型化輸出檢查電路模擬出的功能是否正確，若功能不正確，則要回去檢查 HSPICE 輸入檔是否有誤。當更正完成電路的錯誤後，此時要驗證電路的效能是否符合，若電路的效能未符合所訂定的規格，如增益不夠大、頻寬不足、輸出擺幅太小…等，則要以先分析模擬結果找出原因，再回到 HSPICE 輸入檔做修正，如調整元件尺寸、調整偏壓點、調整偏壓電流…等

五、如何撰寫 HSPICE：

由前面的介紹可得知，模擬 HSPICE 最重要的工作就是撰寫 HSPICE 輸入檔 (*.sp)，在下面的內容中，將要為使用者介紹如何撰寫 HSPICE 輸入檔。撰寫 HSPICE 時要特別注意，在 HSPICE 中不分大小寫，也就是說任何語法與元件命名大小寫都是代表同樣的東西。

在 HSPICE 輸入檔 <design>.sp 的組織項目中，除了其本身的檔名可以由使用者自行訂定外，一般內容會建議能包含以下幾個項目：

1. 輸入檔的 Title：通常寫在輸入檔的第一行 (在 HSPICE 中第一行不被當做程式碼，可不寫內容但必需空下來)。
2. 電路的串接型態 (Netlist)：如使用的元件、接點、參數描述、子電路或電源等等。
3. 陳述所使用的 Library 名稱。
4. 指定分析方法或型式 (如：直流分析 ".DC"、交流分析 ".AC"、暫態分析 ".Tran" 等等)。
5. 指定輸出的敘述 (如：".Probe"、".Print"、".Plot" 等)
6. 結束指令 (即 ".End" 陳述)
7. 註解 (每列陳述以 "*" 號做為開頭)

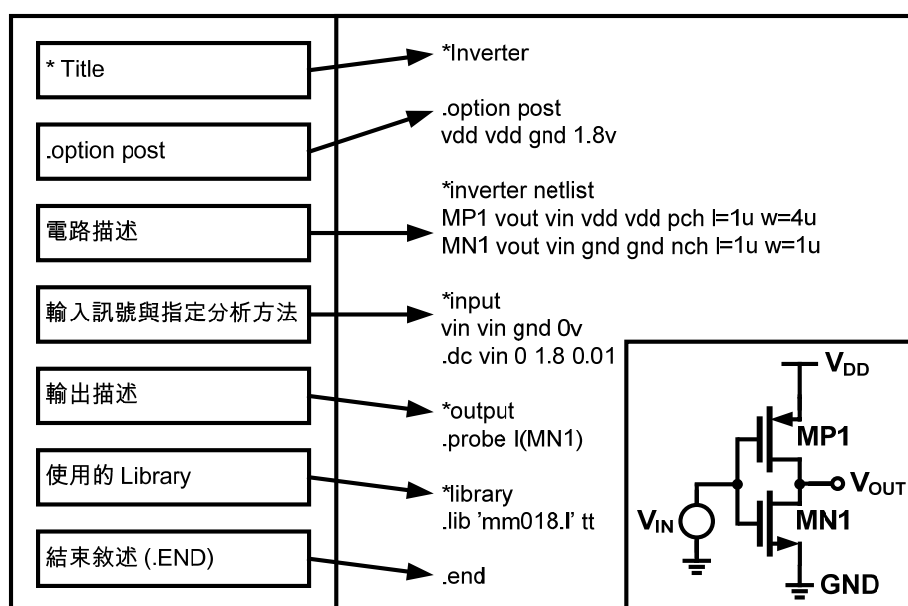


圖 (十) HSPICE 建議撰寫格式

HSPICE 輸入檔中所包含的**陳述 (Statements)** 並沒有數量上的限制，除了上述六個主要及常用的部分以外，可能還包含其他項目。例如：“.Alter” **次模組 (Submodule)** 應用。不管 HSPICE 輸入檔的內容包含哪些項目，一定要包含 “.END” 陳述，即所有的陳述都應現在 “.END” 之前才視為有效，出現在之後的則不被執行。

六、HSPICE 基本語法介紹：

在以下內容中將會介紹 HSPICE 的基本語法，首先介紹的是 HSPICE 的命名原則，由於 HSPICE 是一種描述電路圖的程式，為了區分各個不同的元件，各個元件有不同描述。基本原則在於描述不同的元件，是以元件名稱的開頭字母來做區分，在後面的內容會有說明。了解元件的命名原則後，由於描述電路圖上各個元件連接情形的需要利用電路圖上的節點，為了方便表示各個不同的節點，因此要為每一個節點命名。了解元件與節點的命名後，將要介紹的是輸入訊號的描述方式，在此將會為使用者介紹如何串接元件與描述獨立電壓源、獨立電流源、脈衝電源…等。當了解以上的基本語法後，使用者即具備有撰寫電路串接狀態 (Netlist) 與輸入正確輸入訊號的能力，再配合後面所要介紹的 HSPICE 常用語法與各種分析方式後，便可做出一些基礎模擬。

1. 名稱、分隔、節點、數字、參數與公式的表示規則

有關 HSPICE 輸入檔中**名稱 (Name)** 與**分隔符號 (Delimiters)** 的使用原則如下：

- I. 名稱必須是以英文字母為開頭的字元 (Alphabetic Character)，但之後可緊接著阿拉伯數字 (如：V1、V22) 及以下字元：

! # \$ % * + - < > [] _

- II. 名稱最多可達 1024 個字元長度。
- III. 在輸入列中，可使用的分隔項目如：一個 Tab 鍵距離和空白 (Blank)。
- IV. 輸入列中，**檔案名稱 (Filenames)** 或**公式 (Expressions)** 須以單引號 (‘ ’) 或雙引號 (“ ”) 與其他項目區隔。
- V. 在電路串接型態的描述中，用來表示元件名稱的開頭字母，如：R 表示電阻 (R1、R2、…)、M 表示 MOSFET (M1、M2、…)、D 表示二極體 (D1、D2、…) 等

表 (一) HSPICE 常用元件名稱對照表

開頭字母	所代表的元件名稱
C	電容
D	二極體
I	獨立電源：電流源
L	電感
M	MOSFET
Q	BJT

R	電阻
V	獨立電源：電壓源
X	子電路

VI. 子電路 (Subcircuit) 也稱為次電路、巨集或 Modules 等，其名稱前面必須加上 "X"，例如：XA1、XA2、XA3...表示子電路 A1、A2、A3。

2. 有關 HSPICE 輸入檔中節點 (Node) 的表示原則如下：

- I. 電路的節點名稱一般習慣以英文字母或數字表示，最多可使用到 1024 個字元。除了零參考點 (Ground) 以外，其餘可由使用者自訂。
- II. 節點名稱中，0、GND、GND!及 GROUND，在 HSPICE 中都是整體性的表示“地”或是“零參考電位點”的意思。
- III. 通常在撰寫 MOS 電路時，會使用 VDD 代表最高電位，Supply Voltage。

3. 串接元件與電源：

元件 (Element) 與電源 (Source) 是形成串接電路 (Netlist) 的要件，目的是告訴 HSPICE 串接這些元件與電源的型式，串接型態、值的大小或變化條件，其使用方式與指令語法說明如下：

- I. 元件陳述主要的描述 HSPICE 中，使用者所使用的原元件名稱、串接型式 (接腳與節點的連接)、模型名稱 (Model Name)、值 (Value) 大小、參數值 (Parameter) 大小與並聯同型元件個數。在元件陳述中，電路中的節點名稱可自訂，但節點的表示順序依使用元件不同而不同，例如：MOSFET 的節點表示依序為 D、G、S、B，電容 (C) 依序為正極與負極，而一般電阻 (R) 則無限制。

範例 1：M1 VD VG GND GND NCH L=1uM W=10uM

NCH 代表所使用的模型名稱

M1 L 與 W 尺寸分別為 1 μ M 與 10 μ M

範例 2：RD 3 4 10K

電阻 RD 的接點分別為 3 和 4，阻值大小是 10K

範例 3：R1 A B 10K TC1=0.01 TC2=0.02

電阻 R1 的接點分別是 A 與 B，阻值大小是 10K

TC1 與 TC2 為電阻溫度係數

範例 4：M1 VD VG GND GND NCH L=1uM W=10uM M=2

M1 的並聯個數為 2 也就是說 M1 的 W 加倍

M1 VD VG GND GND NCH L=1uM W=10uM M=2 尺寸上意義同等於

M1 VD VG GND GND NCH L=1uM W=20uM 但因在製程上考慮的電容效應不同，兩個只有在尺寸上等效，效能上不等效。

Scale Factors :

表 (二) Scale Factor

符號	值
F	10^{-15}
P	10^{-12}
N	10^{-9}
U	10^{-6}
M	10^{-3}
K	10^3
Meg or X	10^6
G	10^9
T	10^{12}
DB	$20\log_{10}$

注意：在 HSPICE 中所有長度與寬度尺寸的單位都是公尺 (M)。

範例：1pF、1nH、10MegHz or 10XHz、VDB(V3)、10uM

II. 電源的種類主要可兩分為**獨立電源 (Independent Source)** 與**相依電源 (或稱受控 (Dependent Source))** 兩種，其中獨立電源如：單純的直流電壓源與電流源，其語法與元件陳述的基本形式相同。

i. 在基本獨立電源中，最常用的是直流電源，如以下的範例所示。

範例 1：VD 1 2 DC 10V

電壓源 VD 正端節點為 1，負端為 2，電壓值為 10V

範例 2：VD VD GND -10V

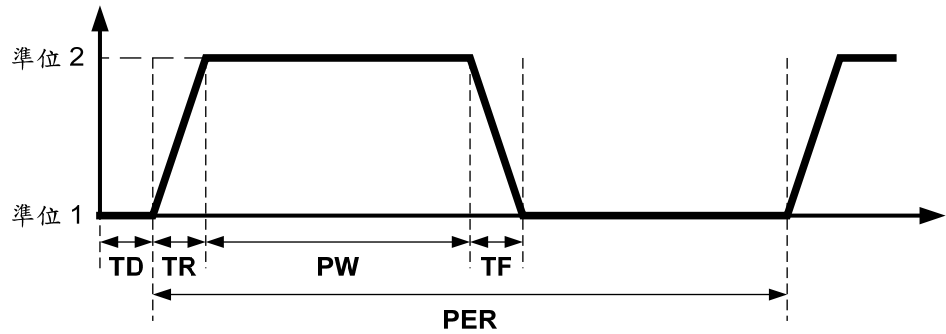
電壓源 VD 正端節點為 VD，負端為 GND，電壓值為 -10V

範例 3：IREF VREF GND 1mA

電流源 IREF 正端節點為 VREF，負端為 GND，電流值為 1mA

ii. 除了直流電壓與電流源外，HSPICE 還提供許多可由使用者自行規劃的電源，如可指定弦波的振幅大小、頻率、相位；方波的頻率、周期及延遲時間；片斷線性波形等。

a. 脈衝電源，PULSE：脈衝電源的變化類似“梯型”，波形有一個高位準和一個低位準。例如：當 $t=0$ 時的脈衝波形位於低位準，經過一個延遲時間 (TD) 後便以直線上升，到高位準經歷的時間為 (TR) 且維持在高位準，維持時間為波寬 (PW)，當波形由高位準下降到低位準經歷的時間為 (TF)，整個過程經歷的時間即波形的週期 (PER)。



語法：

V/I 電壓源名稱/電流源名稱 正節點 負節點 PULSE (位準 1 位準 2 TD TR TF PW PER)

其中：

V 電壓名稱、I 電流名稱 → 分別為獨立電壓及電流源的電源名稱。

PULSE → 指定為脈衝電源的關鍵字。

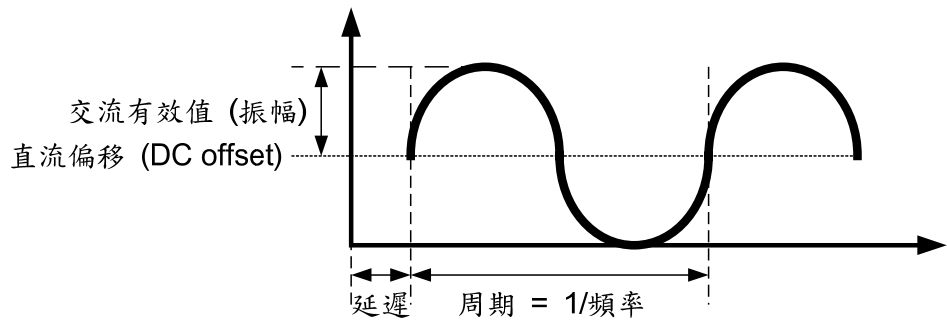
準位 1、準位 2 → 為脈衝電源的兩個準位，單位為 Volts 或 Amps。

TD、TR、TF、PW、PER → 依序為脈衝電源的延遲、上升、下降、波寬及週期，單位為 Sec。

範例 1：VIN1 VIN GND PULSE (0V 1.8V 1NS 0.5nS 0.5nS 4.5nS 10nS)

脈衝電源 VIN1 連接正節點 VIN 及負節點 GND，具有 0V 及 1.8V 兩種準位。當 $t=0$ 時波形為 0V，當 $t=1\text{ns}$ 時波形開始上升，上升時間為 0.5ns，且繼續維持 4.5ns 後開始下降，下降時間為 0.5ns 整個波形週期為 10ns 且重複產生，此波形為一個 100MHz 方波。

- b. 阻尼式弦波電源，SIN：阻尼式弦波電源是弦波函數再乘以一個 Exponential 的指數項，同樣的時間變化的函數。使用此電源時須指定弦波的物理頻率 (ω)、Exponential 衰減常數 (Decay Constant)、波形的起始相角及起始 (延遲) 時間等。



語法：V/I 電壓源名稱/電流源名稱 正節點 負節點 SIN (直流偏移 交流有效值 頻率 <延遲時間> <阻尼係數> <相角>)

其中：

V 電源名稱、I 電源名稱 → 分別為獨立電壓及電流源的電源名稱。

SIN → 指定為阻尼式弦波電源的關鍵字。

直流偏移、交流有效值 → 指定弦波的**直流偏移 (DC offset)** 及交流有效值 (振幅)，單位：Volts 或 Amps。

頻率 → 指定弦波電源變化的頻率 (ω)，單位：Hz。

延遲時間 → 為由暫態掃描起始時間到弦波變化開始的時間，單位為 sec 預設值為 0.0 sec。

阻尼係數 → 弦波電源的阻尼因數 (σ)，單位為 1/sec，預設值為 0。

相角 → 延遲相角 (Phase Delay)，單位：度 (Degree)，預設值為 0 度。

範例 1：VIN1 VIN GND SIN (0.9 0.9 100Meg 1n)

弦波電源 VIN1 連接正節點 VIN 及負節點 GND，DC 位準在 0.9V，交流大小為 0.9V 當 $t=0$ 時波形為 0V，當 $t=1\text{ns}$ 時波形開始上升產生頻率 100MHz 的 SIN 波。

範例 2：VIN1 VIN GND SIN (0.9 0.9 100Meg 0n 0 90)

弦波電源 VIN1 連接正節點 VIN 及負節點 GND，DC 位準在 0.9V，交流大小為 0.9V 當 $t=0$ 時波形開始下降升產生頻率 100MHz 的相位延遲 90 度的 SIN 波。

- c. 片斷線性電源，PWL：可用來指定某時間點到另一時間點間呈直線變化的電壓，如三角波即是片斷線性電源的一種，其時間點與電壓值是成對的。

語法：V/I 電壓源名稱/電流源名稱 正節點 負節點 PWL (T1 V1 <T2 V2> <T3 V3> ...)

其中：

V 電源名稱、I 電源名稱 → 分別為獨立電壓及電流源的電源名稱。

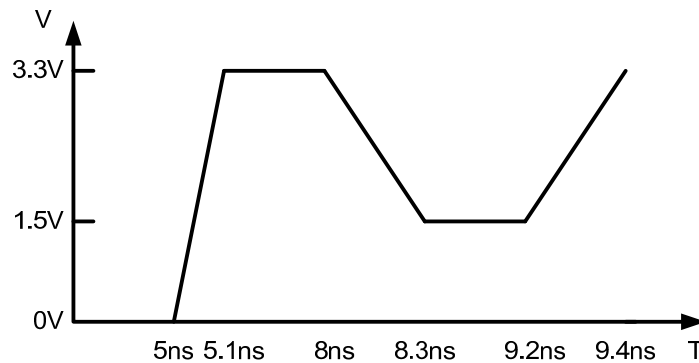
PWL → 指定為片斷線性電源的關鍵字。

V1、V2、V3...VN → 指定電源在不同時間點時的電壓或電流值。

T1、T2、T3...TN → 對應上述電壓或電流值大小時的時間點。

範例：

```
VIN VIN GND PWL (0n 0v 5n 0v 5.1n 3.3v 8n 3.3v 8.3n 1.5v 9.2n 1.5v  
9.4n 3.3v)
```



七、HSPICE 常用語法介紹：

“.LIB” 呼叫 Library：使用者可利用 “.LIB” 陳述在目前所在的 Library 檔中呼叫其他已建立的 Library，只須指定要呼叫的 Library 檔路徑，檔名。

語法：.LIB '<檔案路徑> 檔名'

範例：.LIB 'mm018.l' tt

引入 mm018.l 這一個 Library。

在此特別說明一點，引入 mm018.l 這一個 Library 時後面加上 TT 代表的意義為，在此 Library 引入的元件皆在常溫下操作 (25°C)，TT 就同義為 Typical P Typical N，也就是 PMOS 與 NMOS 皆在常溫下操作。因為在 MOS 操作電壓與操作溫度的變動可能會造成電路無法正常操作，為了使電路更加強健，電路在設計完成後必需通過 Corner Verification 以確保電路在各種的極端環境仍可正常操作。除了 TT 外，還有 FF、SS、SF 和 FS 這幾種製程上漂移，其中 FF 代表這一個電路在 Best Case 下操作，SS 代表這一個電路在 Worst Case 下操作。一般電路在完成設計後最少要經過 FF 和 SS，的測試後才可算設計完成。

“.OPTION” 陳述：“.OPTION” 可允許重設各項之軟體參數及其它功能設定。“OPTION” 可控制 HSPICE 在模擬時輸出檔列印的格式、改變計算收斂條件、模擬速度、Model 的解析度、演算法與精確值。通常會在輸入檔中加入一行 “.OPTION POST” 代表將模擬結果的圖檔轉成 Binary 檔，以便使用 Aavnwaves 時可讀取結果。

“.PROBE” 陳述：“.PROBE” 陳述是用來將指定的輸出變數儲存到 HSPICE 的介面圖形資料檔中，每個陳述中可指定的輸出變數個數最多 32 個，如果超過時，則需要撰寫另一個 “.PROBE” 陳述。“.PROBE” 陳述語法如下。

語法：.PROBE 型式 變數 …<型式 變數 32>

範例 1：.PROBE V(OUT) I(M1) VdB(VOUT2)

“.ALTER” 陳述：“.ALTER” 陳述可讓使用者訂定次模組 (Submodule)，其中次模組的使用是由一個 “.ALTER” 指令為開頭的陳述，HSPICE 可根據 “.ALTER” 命令內容自動改變輸入檔的內容，而回傳不同自訂選項 (Option)、串接型態 (Netlist)、分析方法 (Analysis)、測試向量 (Test Vector) 時的模擬結果。當輸入檔東包含 “.ALTER” 陳述時，第一次會執行 .ALTER 以前的內容，第二次執行時會將 .ALTER 後的參數內容與 .ALTER 前的輸入檔內容替換，再次執行模擬。一般在撰寫 “.ALTER” 陳述時都會撰寫在輸入檔內容的最後 .END 之前。

“.GLOBAL” 陳述

在整個 HSPICE 的輸入檔中，“.GLOBAL” 用以整體性的指定某個節點的參考名稱，即在 “.GLOBAL” 陳述中被指定的節點名稱在整個輸入檔中 (包含任何層次的子電路或巨集) 具有唯一的名稱使用，任何被指定連接到該名稱的節點都是指到同一處的意思。因此 “.GLOBAL” 陳述常用於輸入檔中包含多個或多層子電路，需要有共用的某些節點名稱時，最常用的地方如：共用一個系統的地 (GND) 或電源 (VDD) 等。

範例：.GLOBAL VDD GND

指定兩個全域節點名稱，VDD 與 GND。

子電路的語法與描述：

子電路 (Subcircuit) 經常被用於某些經常出現或重複性較高、差異性較低的電路呼叫，可節省許多撰寫輸入檔的時間、使用輸入檔更加的簡單化、結構化及將電路模組或元件以特性化、參數化，以便將來進行各式的電路分析時能更有效率更具彈性。

1. 子電路的建立

I. “.SUBCKT” 陳述：子電路的描述可以使用 “.SUBCKT” 為開頭，陳述中必須包含電路的參考名稱。描述子電路的語法如下：

語法：.SUBCKT 子電路名稱 節點 1 節點 2 … 節點 n

其中：

子電路名稱 → 是將來子電路被呼叫時必須以此名稱為識別的參考名稱。

節點名稱 → 表示整個子電路模組於外部的節點參考名稱。

II. “.ENDS” 陳述：可用來結束一個子電路，但必須安排在所有子電路串接陳述的最後一列，表示該子電路的定義已經終止。

2. 呼叫子電路

呼叫子電路的陳述與一般元件陳述所用的語法十分接近，但必須是以“X”為開頭元件名稱，例如：X1、X2 或 XOP1、XAMP2…等。

語法：X 子電路名稱 節點 1 <節點 2 … 節點 n> 子電路模型參考名稱

其中：

X 子電路名稱 → 子電路元件封包於外部參考名稱，命名時以不超過 15 個字元為限，且必須以“X”為開頭以供識別。

節點名稱 → 子電路於外部節點參考名稱。

子電路模型參考名稱 → 子電路元件陳述必須與其對應的子電路模型參考名稱相同。

範例：

```
.GLOBAL VDD GND
```

```
*指定兩個全域節點名稱，VDD 與 GND。
```

```
.SUBCKT INV VIN VOUT
```

```
*指定一個子電路，名稱為 INV，有兩個輸入輸出的節點 VIN 與 VOUT
```

```
MP1 VOUT VIN VDD VDD PCH L=1uM W=3uM
```

```
MN1 VOUT VIN GND GND NCH L=1uM W=1uM
```

```
.ENDS
```

```
*結束子電路敘述
```

```
XINV1 V1 V2 INV
```

```
*呼叫子電路 INV，將呼叫出來的電路命名為 XINV1，V1 與 V2 分別接到子電路的 VIN 與 VOUT
```

八、直流分析：

當 HSPICE 進行電路分析時，不管是直流、交流或暫態分析，首要工作便是設定串接電路中各電源及節點的直流工作點（或稱偏壓點、工作點）(DC Operating Point)，通常在模擬時會使用“.OP”陳述由 HSPICE 直接執行工作點分析。

1. 直流工作點分析陳述“.OP”：用以計算電路各點的工作點。除了直流分析外，執行其他分析也可加入此陳述。假如分析方法本身即需要電路的工作點時，則執行時會自動做工作點分析。

在輸入檔中加入“.OP”陳述後，在輸出檔（“.lis”）中會印出以下資訊：

subckt		
element	0:mn1	*元件名稱
model	0:nch.9	*使用元件的Model

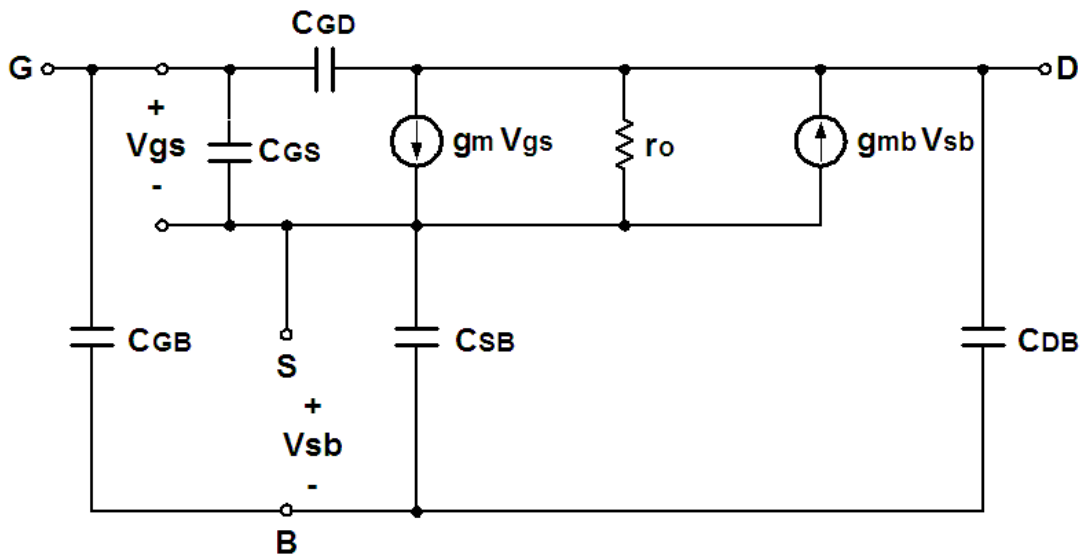
region	Saturati	*MOS 的工作區域
id	615.8100u	*流經 MOS 的 Drain 端之電流大小
ibs	-1.5443a	*MOS Bulk 到 Source 端之電流大小
ibd	-56.0460n	*MOS Bulk 到 Drain 端之電流大小
vgs	1.8000	*MOS之Gate至Source DC工作電壓
vds	1.8000	*MOS 之 Drain 至 Source DC 工作電壓
vbs	0.	*MOS 之 Bulk 至 Source DC 工作電壓
vth	530.7747m	*MOS 之 V_{TH} 值的大小
vdsat	481.5692m	*MOS操作在飽和區之 V_{ds} 值大小
beta	2.4101m	*MOS電流公式中的 β 參數
gam eff	987.3837m	*MOS元件中， V_{TH} 值之公式中Y的參數
gm	512.4819u	*MN1 small signal model之gm值
gds	27.3363u	*其倒數便是中MN1 small signal model之 r_o 值
gmb	147.1579u	*MN1 small signal model之gmb值
cdtot	1.0846f	*MN1之Drain端看到的total電容值
cgtot	1.6806f	*MN1之Gate端看到的total電容值
cstot	2.6627f	*MN1之Source端看到的total電容值
cbtot	2.3163f	*MN1之Bulk端看到的total電容值
cgs	1.1826f	*MN1 small signal model之 C_{GS} 值
cgd	359.1700a	*MN1 small signal model之 C_{GD} 值

$$PS : V_t = V_{to} + \gamma \left(\sqrt{2\Phi_f + V_{SB}} - \sqrt{2\Phi_f} \right)$$

V_{to} : $V_{SB} = 0$ 時之 V_t 值。

γ : Body Effect Coefficient，一般介於 $0.3 \sim 0.4V^{1/2}$ 。

$2\Phi_f$: 元件的 Fermi Level 形成之參數，一般約等於 0.6。



MOS完整小訊號模型

無論是類比電路或數位電路以上資訊對設計者在做電路分析上的幫助非常的大。“OP”計算出的電流、電壓、電容與轉導值，經常用於分析類比電路上。在數位電路上則常用電容值幫助設計者分析與解釋各種現象。

HSPICE 輸入檔 (.sp)

文字輸出檔 (.lis)

```

NMOS
.option post
vdd vdd gnd 1.8v
vg vg gnd 1.8
MN1 vin vg gnd gnd nch L=0.18u W=1u
vin vin gnd 0.6v
.dc vin 0v 1.8v 0.01v
.op
.probe I1(MN1)
.prot
.lib 'mm018.1' TT
.unprot
.end

```

```

subckt
element Q:mn1
model Q:nch.9
region Linear
id 541.3577u
ibs -1.3603a
ibd -48.2135a
vgs 1.8000
vds 600.0000m
vbs 0.
vth 534.2884m
vdsat 481.0077m
vod 1.2657
beta 2.4075m
gam eff 987.3721m
gm 420.3292u
gds 222.4784u
gmb 137.6297u
cdtot 2.0456f
cgtot 1.9616f
cstot 2.6888f
cbtot 2.5183f
cgs 1.1341f
cgd 781.4841a

```

2. “.DC” 直流掃描：所謂的直流掃描分析，是電路中的一項變數（如電源或元件參數等）在一定的掃描變化範圍內，以遞增或是遞減方式計算對於電路中某輸出點電壓、電流或狀態產生的影響。直流掃描可以掃描的變數有：電壓源、電流源、元件或電路整體參數、模型參數或溫度。要做直流分析必須掌握的項目有：要輸出的變數、執行掃描的變數及掃描方式（遞增或遞減）。

基本變數掃描：給定電路中某電源或元件參數，並指定掃描變數的起始、結束及遞增值。

語法：`.DC 變數 起始點 結束點 遞增值`

其中：

遞增 → 指定掃描所指定的資料遞增量。

起始點 → 指定要掃描變數的初始值，其值可為電壓、電流、元件值、電流、元件值、模型參數大小或溫度等。

結束點 → 指定掃描變數的結束值，為執行直流掃描時的最後變數，意指直流掃描到此為止。

範例 1：`.DC VIN 0V 1.8V 0.01V`

掃描 VIN 由 0V ~ 1.8V，遞增值為 0.01V

範例 2：`.DC TEMP 50 100 5`

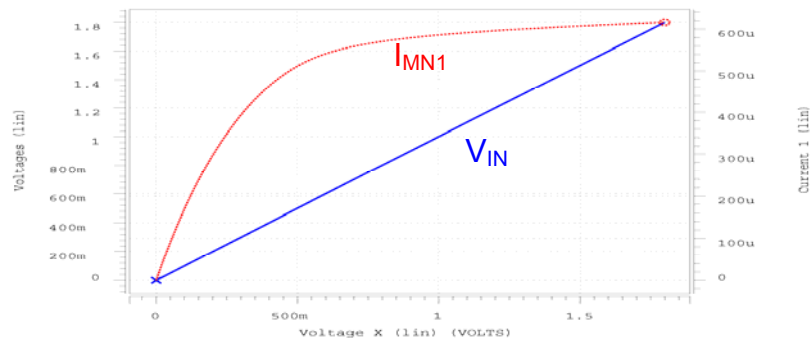
掃描變數為溫度，範圍由 50°C ~ 100°C，每次遞增 5°C

HSPICE 輸入檔 (.sp)

```
MMOS
.option post
vdd vdd gnd 1.8v
vg vg gnd 1.8
MN1 vin vg gnd nch L=0.18u W=1u
vin vin gnd 0.6v
.dc vin 0v 1.8v 0.01v
.op
.probe I1(MN1)
.print I1(MN1)
.prot
.lib 'mm018.1' TT
.unprot
.end
```

文字輸出檔 (.lis)

volt	current 1
0.	0.
10.00000m	19.1346u
20.00000m	37.7458u
30.00000m	55.8481u
40.00000m	73.4555u
50.00000m	90.5817u
60.00000m	107.2395u
70.00000m	123.4417u
80.00000m	139.2002u
90.00000m	154.5268u
100.00000m	169.4328u
110.00000m	183.9291u
120.00000m	198.0262u
130.00000m	211.7343u
140.00000m	225.0633u
150.00000m	238.0226u
160.00000m	250.6213u
170.00000m	262.8685u
180.00000m	274.7727u
190.00000m	286.3421u
200.00000m	297.5848u



圖形輸出結果

3. 小訊號轉移函數分析陳述 “.TF”：用以計算直流小訊號分析中，某特定輸出變數比上輸入變數的結果 (Output/Input)，而由輸入、輸出變數所得的等效輸入及輸出阻抗也會一並計算，常用於計算放大器的小訊號增益時使用。



“.TF” 計算之結果會印在輸出檔 (.lis) 中，如下所示

```
****      small-signal transfer characteristics

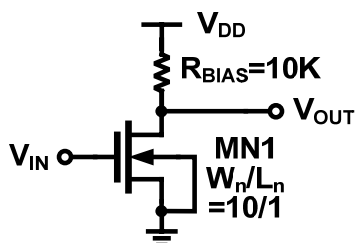
v(vout1)/vin1                =    2.3068k
input resistance at          vin1          =    1.000e+20
output resistance at v(vout1)            =    2.2249x
```

語法：.TF 輸出變數 輸入訊號源

範例：.TF V(VOUT) VIN

計算輸出電壓 (V(VOUT)) 比上輸入訊號 (VIN) 的增益，所得的結果為電壓增益。

電路圖



HSPICE 輸入檔 (.sp)

```
NMOS
.option post
vdd vdd gnd 1.8v
rd vdd vout 10k
MN1 vout vin gnd gnd nch L=1u W=10u
vin vin gnd 0.66v
.dc vin 0v 1.8v 0.01v
.op
.tf v(vout) vin
.pz v(vout) vin
.probe I1(MN1)
.prot
.lib 'mm018.1' TT
.unprot
.end
```

文字輸出檔 (.lis)

```
****      small-signal transfer characteristics

v(vout)/vin                  =    -6.9984
input resistance at          vin          =    1.000e+20
output resistance at v(vout)            =    9.7410k
```

4. 零極點分析陳述 “.PZ”：常用於計算電路 (如放大器或濾波器) 的零點 (ZERO) 和極點 (POLE)。“PZ” 計算之結果會印在輸出檔 (.lis) 中，如下所示

```

*****
*amp
***** pole/zero analysis          tnom= 25.000 temp= 25.000
*****

input = 0:v1n1          output = v(vout1)

input = 0:v1n1          output = v(vout1)

poles (rad/sec)          poles ( hertz)
*****
real      imag          real      imag
-46.2047k  0.          -7.3537k  0.
-1.9612x  0.          -312.1351k 0.
-372.9007x 0.          -59.3490x  0.
-624.2548x 0.          -99.3532x  0.
-810.7792x 0.          -129.0395x 0.
-1.6054g  0.          -255.5078x 0.
-2.7320g  0.          -434.8085x 0.
-2.7321g  0.          -434.8197x 0.
-3.1796g  0.          -506.0514x 0.
-10.6228g 0.          -1.6907g  0.
-12.8482g 0.          -2.0448g  0.
*****
zeros (rad/sec)          zeros ( hertz)
*****
real      imag          real      imag
-1.9681x  0.          -313.2306k 0.
-373.8550x 0.          -59.5009x  0.
-788.4299x 0.          -125.4825x 0.
1.1575g  -23.2072g  184.2225x -3.6935g
1.1575g  23.2072g  184.2225x  3.6935g
-1.6720g  0.          -266.1058x 0.
-2.7300g  0.          -434.6163x 0.
-2.7320g  0.          -434.8161x 0.
-5.0922g  0.          -810.4527x 0.
-12.3970g 0.          -1.9730g  0.
-12.5528g 0.          -1.9978g  0.

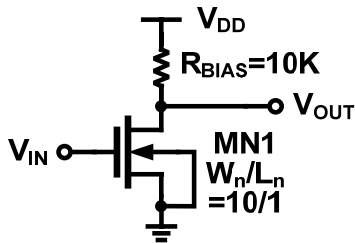
```

語法：.PZ 輸出變數 輸入訊號源

範例：.PZ V(VOUT) VIN

計算輸出電壓 (V(VOUT)) 比上輸入訊號 (VIN) 的所有的零、極點。

電路圖



HSPICE 輸入檔 (.sp)

```

NMOS
.option post
udd vdd gnd 1.8v
rd vdd vout 10k
MN1 vout vin gnd gnd nch L=1u W=10u
vin vin gnd 0.66v
.dc vin 0v 1.8v 0.01v
.op
.tf v(vout) vin
.pz v(vout) vin
.probe I1(MN1)
.prog
.lib 'mm018.1' TT
.unprog
.end

```

文字輸出檔 (.lis)

```

poles (rad/sec)          poles ( hertz)
*****
real      imag          real      imag
-9.6347g  0.          -1.5334g  0.
zeros (rad/sec)          zeros ( hertz)
*****
real      imag          real      imag
196.0389g 0.          31.2006g  0.

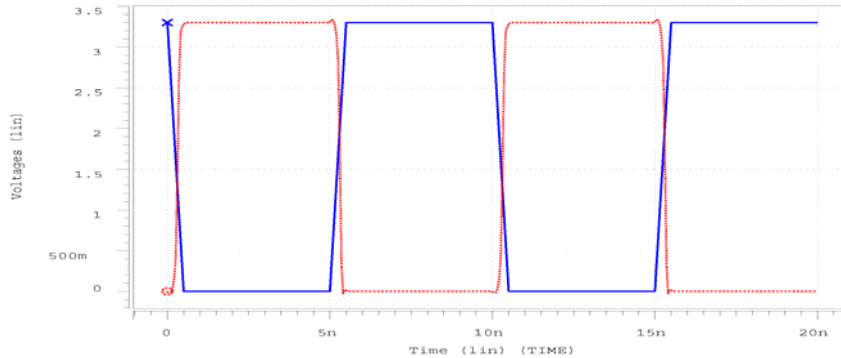
```

九、暫態分析：

暫態掃描的陳述與範例：

以“時間”為主要的掃描變數的分析方法，稱為“暫態掃描”。暫態掃描用於觀察電路對時間的響應情形，例如：反相器的操作速度、運算放大器的迴轉率、時變訊號對特定節點的響應…等。

暫態掃描的主要變數是時間，起始點由 $T=0.0s$ 開始進行。簡單的暫態掃描只要給定時間範圍 (TSTOP) 和增量 (TSTEP) 即可，例如掃描 0 ms 至 1 ms。暫態掃描的結果可利用 Avawaves 軟體顯示出來。



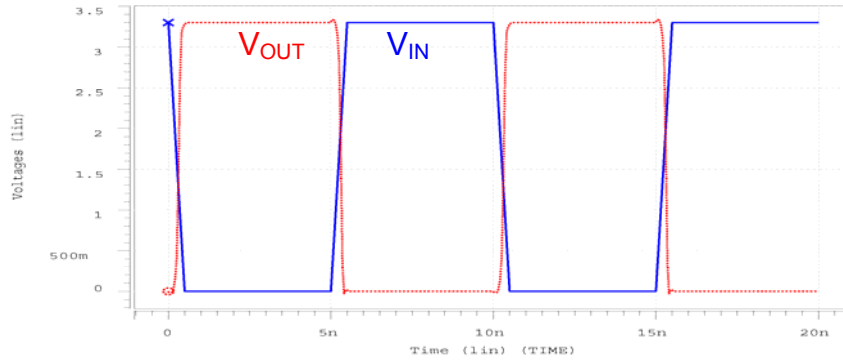
語法：`.TRAN` 時間增量 停止時間

範例：`.TRAN 0.1ms 100ms`

執行 0 ~ 100 ms 的暫態掃描，記錄間隔為 0.1 ms。

HSPICE 輸入檔 (.sp)

```
.option post
.option captab
.global vdd gnd
vdd vdd gnd 3.3v
.subckt inv vin vout
mn1 vout vin vdd vdd pch l=0.35u w=3u
mp1 vout vin gnd gnd nch l=0.35u w=1u
.ends
x1 vin vout inv
vin vin gnd pulse (3.3 0 0 0.5n 0.5n 4.5n 10n)
.tran 0.01n 20n
.prot
.lib 'mm0355v.l'tt
.unprot
.end
```



圖形輸出結果

十、交流分析：

“交流掃描”主要的掃描變數是頻率 (Frequency)，因此掃描的電路中一定要包含至少一個或一個以上的電源 (含 AC 成份)。交流掃描的陳述 (簡稱交流掃描陳述) 是以 “.AC” 為開頭，並按適當情況指定要掃描的頻率範圍及解析度 (掃描或記錄的點數)。

語法：.AC 型式 記錄點數 起始頻率 結束頻率

範例：.AC DEC 50 10K 100Meg

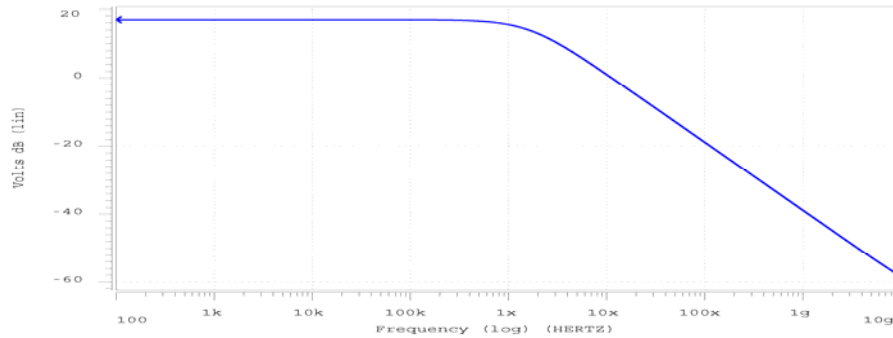
從 10K Hz 至 100Meg Hz 做頻率掃描，一共記錄 50 個點。掃描時是以每 10 倍頻記錄一次。

HSPICE 輸入檔 (.sp)

```

NMOS
.option post
vdd vdd gnd 1.8v
rd vdd vout 10k
MN1 vout vin gnd gnd nch L=1u W=10u
cout vout gnd 10p
vin vin gnd 0.66v ac 1v
.ac dec 100 100 10g
.probe vdb(vout)
.prot
.lib 'nm018.1' TT
.unprot
.end

```

圖形輸出結果

參考資料：

1. 蕭培墉、吳孟賢，HSpice 積體電路設計分析與模擬導論，東華書局。
2. 鐘文耀、鄭美珠，CMOS 電路模擬與設計—使用 Hspice，全華科技圖書。
3. 國科會晶片設計製作中心 (2001)，Spice Overview，新竹：行政院院國家科學委員會晶片設計製作中心。
4. *Star-Hspice Manual*, Release 2001.4, December 2001, Avant! Corporation and Avant! subsidiary.
5. 台北大學 黃弘一副教授，類比積體電路設計實習。
6. 台北大學 黃弘一副教授，Analog VLSI Design。
7. Adel S. Sedra, and Kenneth Carless Smith, *Microelectronic Circuits*, 5th ed., Oxford University, 2003.
8. Behzad Razavi, *Fundamentals of Microelectronics*, John Wiley, 2006.
9. Behzad Razavi, *Design of Analog CMOS Integrated Circuits*, McGraw-Hill, 2001.

實驗步驟：

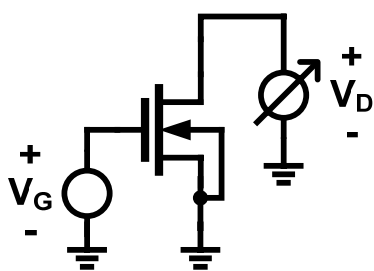


圖 (A)

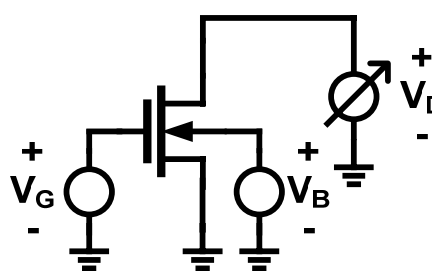


圖 (B)

1. 請利用前面說明試撰寫圖 (A) 的 HSPICE 程式碼。使用的 Library 檔為 "mm018.l"，MOS 之 L 為 0.18 μm ，W 為 1 μM ， V_G 電壓為 0.7V， V_D 電壓為 0.6V，並使用 ".OP" 觀察 MOS 的操作狀態。
2. 尋找 ".lis" 檔，檢查 HSPICE 程式碼是否有誤，無誤後觀察 NMOS 的各項參數。
3. V_D 分別以 0V、0.6V、1.2 和 1.8V 觀察 ".lis" 檔中 MOS 的操作區域，並完成表 (一)。

表 (一)

V_D	0V	0.6V	1.2V	1.8V
預估操作區域				
實際操作區域				

4. 同步驟 4，將 V_D 固定在 0.8V， V_G 分別以 0V、0.6V、1.2 和 1.8V 觀察 ".lis" 檔中 MOS 的操作區域，並完成表 (二)。

表 (二)

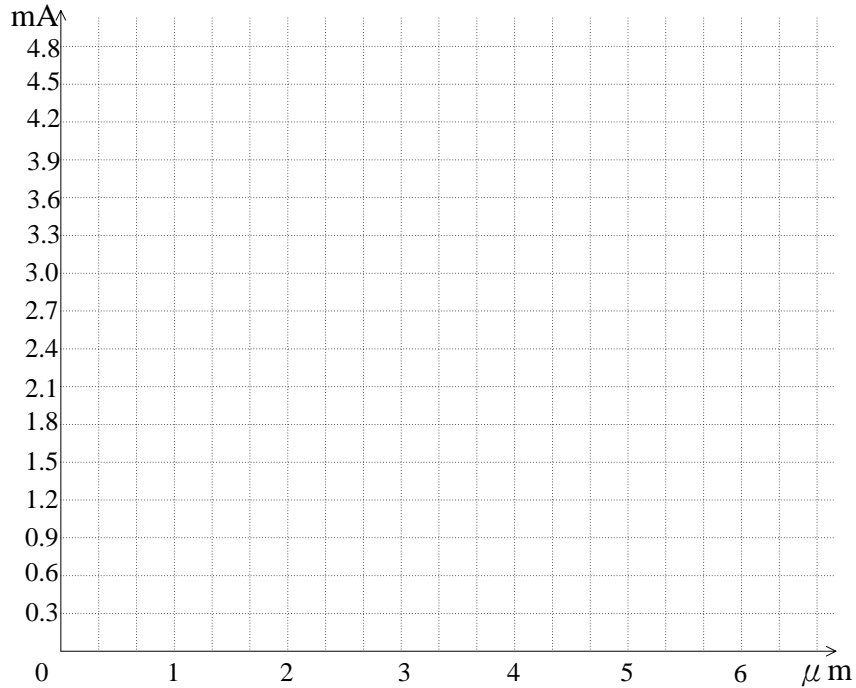
V_G	0V	0.6V	1.2V	1.8V
預估操作區域				
實際操作區域				

5. 使用直流掃描 ".DC" 掃描 V_D ，掃描範圍為 0 ~ 1.8V，遞增量為 0.01V。
6. 輸出流過 MOS 的電流之圖形在 Ananwaves 軟體上。
7. 若將此行 MN1 nd ng gnd gnd nch L=0.18uM W=1uM 改為 MN1 nd ng gnd gnd nch L=0.18uM W=2uM，比較兩者差異時，可以利用 ".alter" 指令，例如：

```
.alter
MN1 nd ng gnd gnd nch L=0.18u W=2u
```
8. 觀察步驟 7. I_D 值的變化，並將結果利用 Ananwaves 顯示在螢幕上。
9. 以 $V_D=1.8V$ 、 $V_G=1.8V$ 觀察 .OP 內 I_D 值並將飽和區電流記錄下來，製作成表格並且繪成曲線，並完成表 (三)。(Hint：可利用 ".OP" 求得 MOS 之 V_{GS} 、 V_{TH} 、 β 與所學過之公式計算電流值，其中 $\beta = \mu_n C_{ox} W/L$)

表 (三)

Width (μm)	1 μm	2 μm	3 μm	4 μm	5 μm	6 μm
I_D (mA) (手算)						
I_D (mA) (實際)						

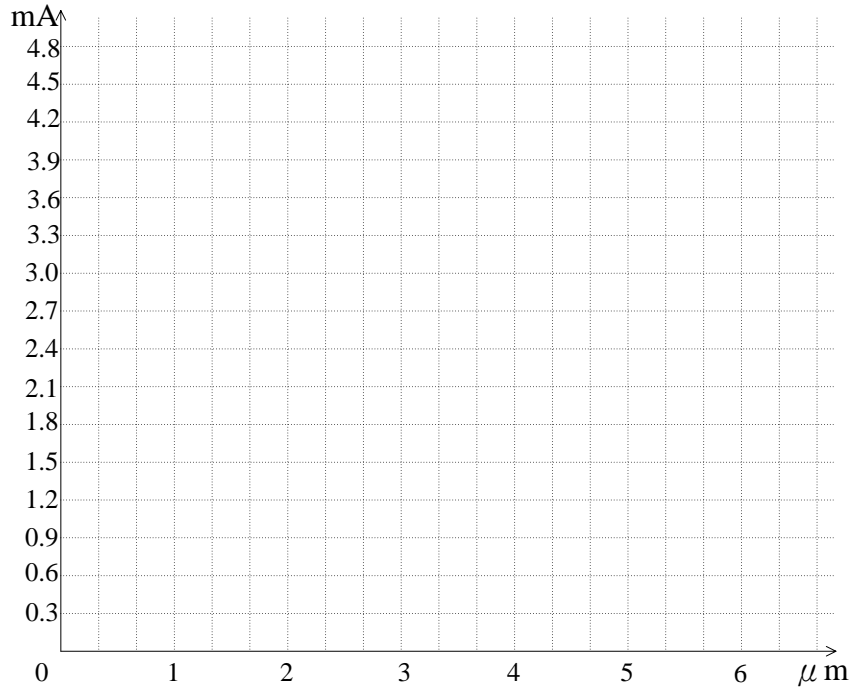


10. 圖 (B)中，使用的 Library 檔為 "mm018.l"，MOS 之 L 為 $0.18\mu\text{m}$ ，W 為 $1\mu\text{m}$ ， V_G 電壓為 0.7V ， V_D 電壓為 0.6V ， V_B 電壓為 -0.5V ，並使用 ".OP" 觀察 MOS 的操作狀態。
11. 重複步驟 1 ~ 9 比較圖 (A) 與圖 (B)， V_{TH} 與 I_D 結果有何不同，並完成表 (四)。

表 (四)

V_D		0V	0.6V	1.2V	1.8V
V_{TH} (V)	圖 (A)				
	圖 (B)				
I_D (mA)	圖 (A)				
	圖 (B)				
V_G		0V	0.6V	1.2V	1.8V
V_{TH} (V)	圖 (A)				
	圖 (B)				
I_D (mA)	圖 (A)				
	圖 (B)				

Width (μm)		1 μm	2 μm	3 μm	4 μm	5 μm	6 μm
I_D (mA) (手算)	圖 (A)						
	圖 (B)						
I_D (mA) (實際)	圖 (A)						
	圖 (B)						



問題與討論：

1. 在步驟 6 的時候，請以所學過之公式解釋為什麼圖形幾乎成一條直線？
2. 請以所學過之公式解釋圖 (A) 與圖 (B) 結果不同之原因。 V_{TH} 上升、 I_D 下降與何謂 Body Effect？
3. 請解釋表 (三) 與表 (四) 手算結果為何與模擬結果差異這麼大？(在短通道的情況下，所學公式是否還適用？何謂短通道效應？)
4. 同步驟 8，若只有改變 L 的大小時， I_D 又會如何改變？試著作成表格並且繪成曲線，並且解釋圖形的原因。
5. 請說明 MOS 操作原理 (物理結構、物理原理與公式)。

Lab 1 參考程式碼：

NMOS

.lib 'mm018.l' TT

\$指定引用 mm018.l 作為 Library

MN1 nd ng gnd gnd nch L=0.18u W=1u

Vnd nd gnd 1.8v

Vng ng gnd 1.8v

.dc vnd 0v 1.8v 0.01v

.probe I1(MN1)

.op

.option post

.end

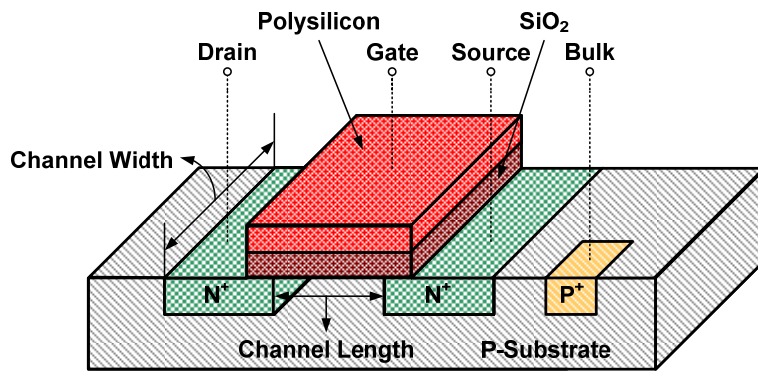
Lab 2 : MOSFET I-V Curve

目的：

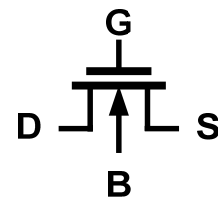
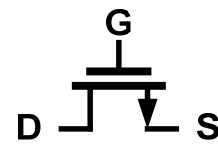
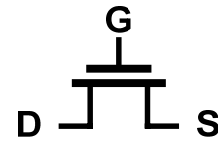
利用 HSPICE 了解 MOSFET 的特性

MOS 物理結構與電路符號：

NMOS

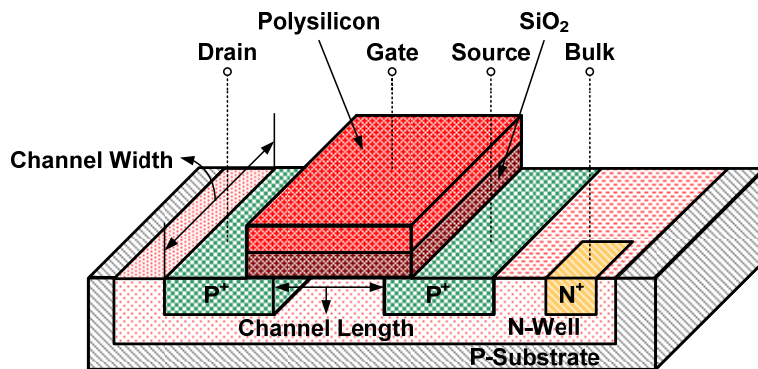


NMOS 物理結構

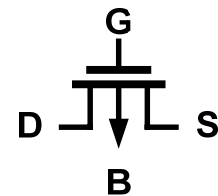
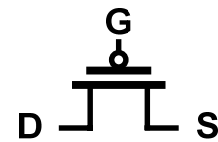


NMOS 電路符號

PMOS



PMOS 物理結構



PMOS 電路符號

MOS 操作特性：

MOS 操作可分為以下三種區域，截止區 (Cut Off region)、線性區 (Linear region) 又稱三極體區 (Triode region) 與飽和區 (Saturation region) 又稱夾止區 (Pinch Off region)，操作條件如下所示：

1. 截止區 (Cut Off region)：

NMOS：

$$V_{GS} < V_{TH}$$

$$I_{DS} = 0$$

PMOS：(V_{TH} , V_{t0} , V_A , λ , and γ are negative)

$$V_{GS} < V_{TH}$$

$$I_{DS} = 0$$

2. 線性區 (Linear region) / 三極體區 (Triode region)：

NMOS：

$$V_{GS} \geq V_{TH}, V_{GD} \geq V_{TH}$$

$$I_{DS} = \mu_n C_{ox} \frac{W}{L} \left[(V_{GS} - V_{TH}) V_{DS} - \frac{1}{2} V_{DS}^2 \right]$$

PMOS：(V_{TH} , V_{t0} , V_A , λ , and γ are negative)

$$V_{GS} \leq V_{TH}, V_{GD} \leq V_{TH}$$

$$I_{DS} = \mu_p C_{ox} \frac{W}{L} \left[(V_{SG} - |V_{TH}|) V_{DS} - \frac{1}{2} V_{DS}^2 \right]$$

3. 飽和區 (Saturation region) / 稱夾止區 (Pinch Off region)：

NMOS：

$$V_{GS} \geq V_{TH}, V_{GD} \leq V_{TH}$$

$$I_{DS} = \frac{1}{2} \mu_n C_{ox} \frac{W}{L} (V_{GS} - V_{TH})^2 \quad (\text{理想})$$

$$I_{DS} = \frac{1}{2} \mu_n C_{ox} \frac{W}{L} (V_{GS} - V_{TH})^2 (1 + \lambda V_{DS}) \quad (\text{Channel Length Modulation})$$

PMOS：(V_{TH} , V_{t0} , V_A , λ , and γ are negative)

$$V_{GS} \leq V_{TH}, V_{GD} \geq V_{TH}$$

$$I_{DS} = \frac{1}{2} \mu_p C_{ox} \frac{W}{L} (V_{SG} - |V_{TH}|)^2 \quad (\text{理想})$$

$$I_{DS} = \frac{1}{2} \mu_p C_{ox} \frac{W}{L} (V_{SG} - |V_{TH}|)^2 (1 + \lambda V_{DS}) \quad (\text{Channel Length Modulation})$$

Threshold voltage (PMOS, V_{TH} , V_{t0} , V_A , λ , and γ are negative)：

$$V_{TH} = V_{TH0} + \gamma \left(\sqrt{2\phi_f + |V_{SB}|} - \sqrt{2\phi_f} \right)$$

實驗步驟：

1. Diode Connected

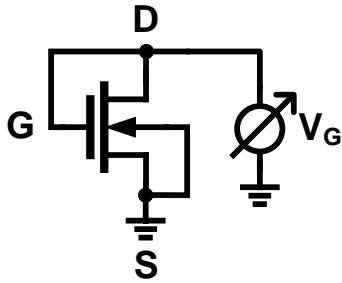


圖 (一) $L=0.18\mu\text{m}$ $W=1\mu\text{m}$

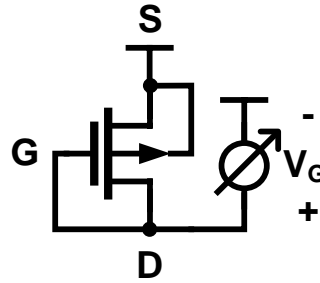
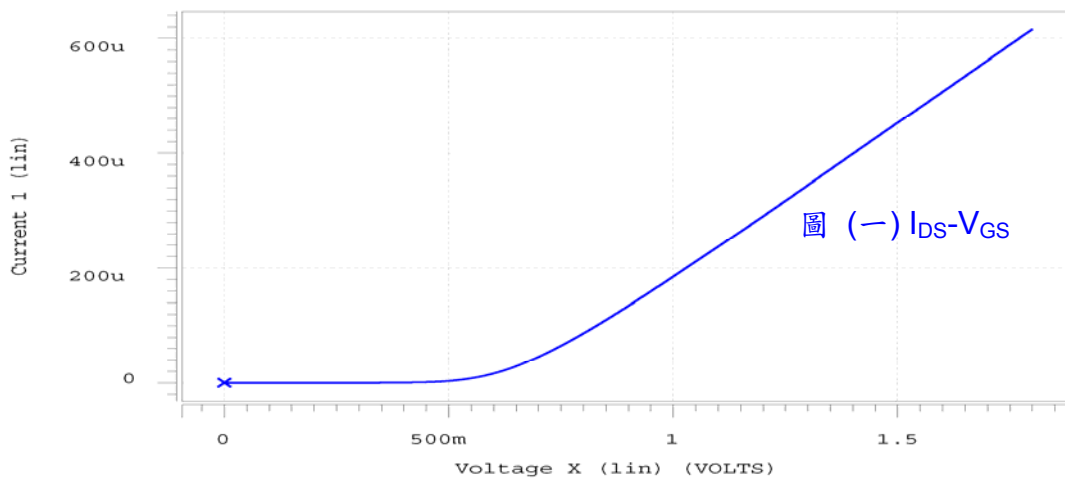
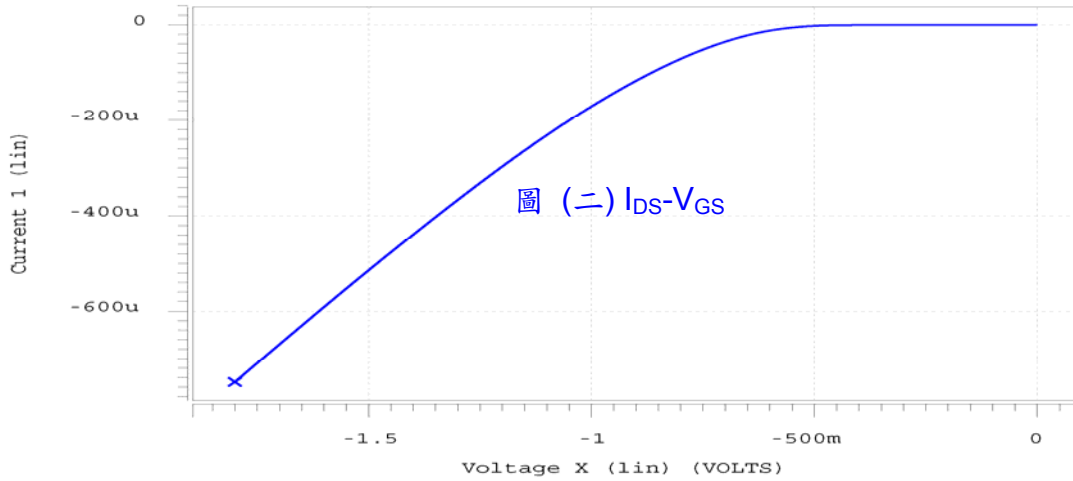


圖 (二) $L=0.18\mu\text{m}$ $W=3\mu\text{m}$

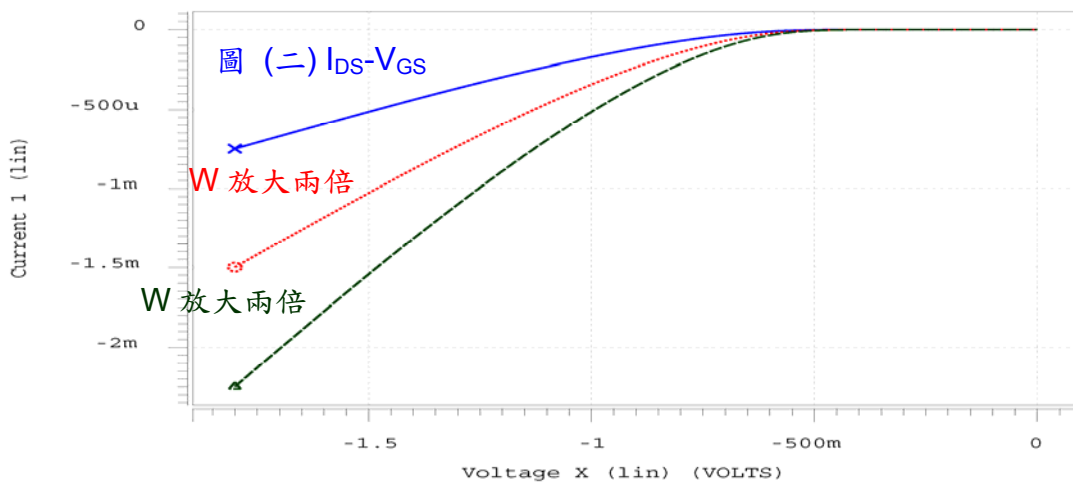
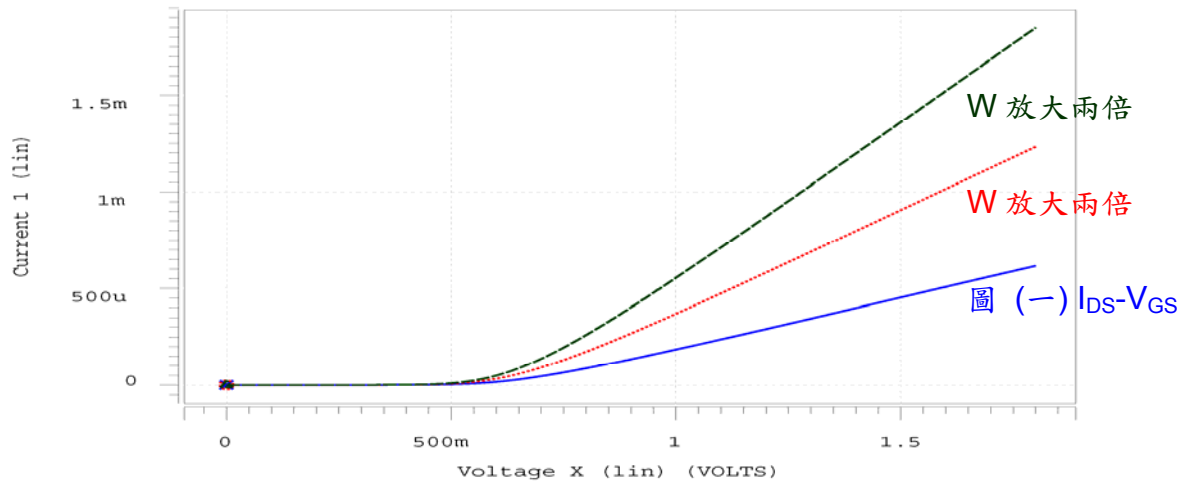
- I. 試著利用 HSPICE 將圖 (一) 的電路描述出來，讓 $\text{Length} = 0.18\mu\text{m}$ ， $\text{Width} = 1\mu\text{m}$ 。試著對 V_G 做直流掃描從 0V 到 1.8V 每次增加 0.01V ，觀察 I_{DS} 。即為模擬圖 (一) 中的 $I_{DS} - V_{GS}$ Characteristic Curve，觀察 I_{DS} 。如下圖所示。



- II. 試著利用 HSPICE 將圖 (二) 的電路描述出來，讓 $\text{Length} = 0.18\mu\text{m}$ ， $\text{Width} = 3\mu\text{m}$ 。試著對 V_G 做直流掃描從 -1.8V 到 0V 每次增加 0.01V ，觀察 I_{DS} 。即為模擬圖 (一) 中的 $I_{DS} - V_{GS}$ Characteristic Curve，觀察 I_{DS} 。如下圖所示。



III. 分別改變 NMOS 與 PMOS 的 Width，例如把 Width 放大兩倍，放大三倍，模擬 $I_{DS}-V_{GS}$ Characteristic Curve 觀察 V_{TH} 與 I_{DS} 的變化。如下圖所示。



並將 Saturation 最大電流與 V_{TH} 記錄後完成下表

Width (μm)	NMOS			PMOS		
	1 μm	2 μm	3 μm	3 μm	6 μm	9 μm
I_D (mA) (手算)						
I_D (mA) (實際)						
V_{TH} (V)						

2. MOS $I_{DS} - V_{DS}$ Characteristic Curve

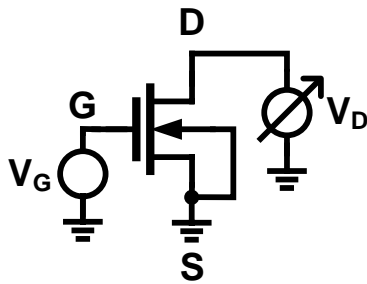


圖 (三) $L=0.18\mu\text{m}$ $W=1\mu\text{m}$

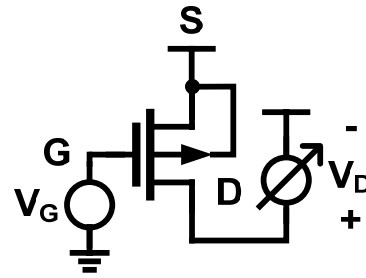
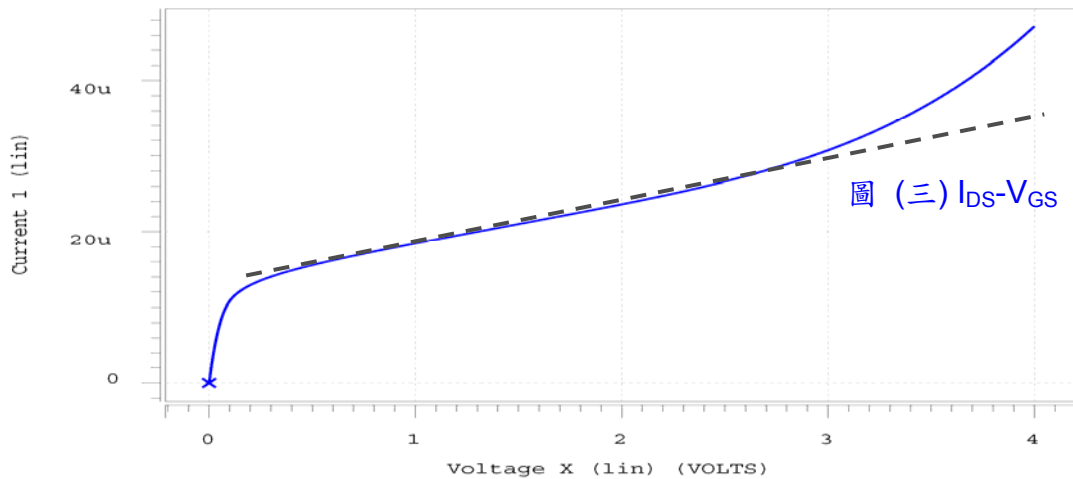
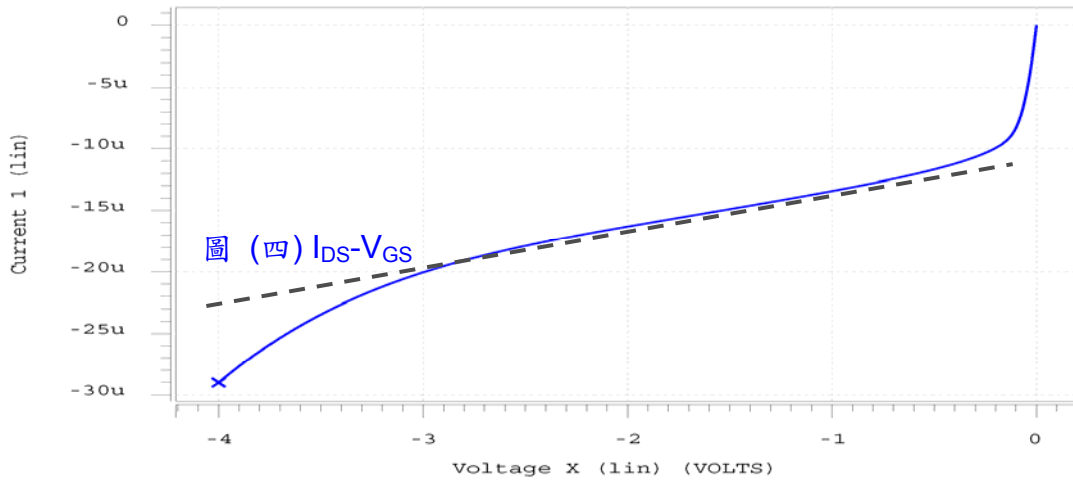


圖 (四) $L=0.18\mu\text{m}$ $W=3\mu\text{m}$

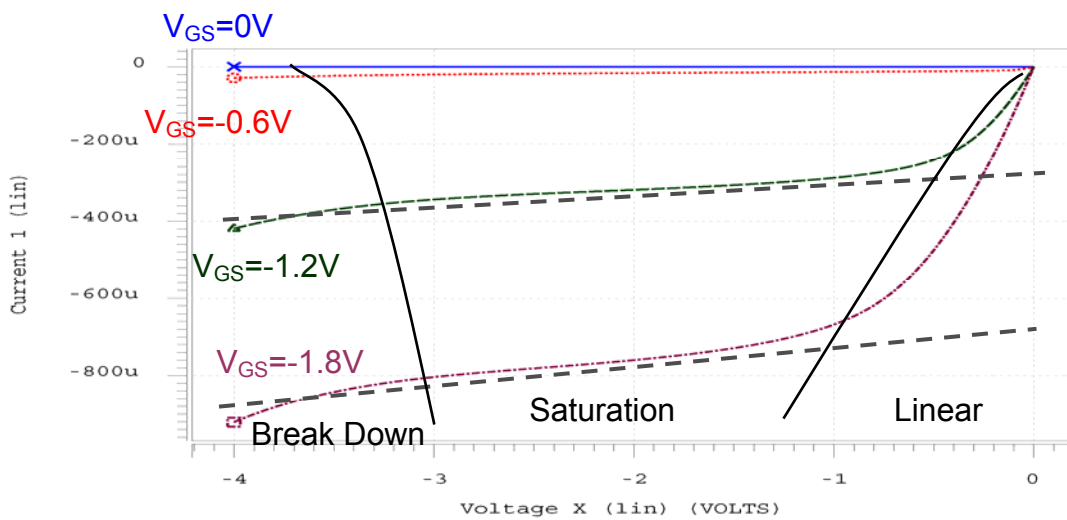
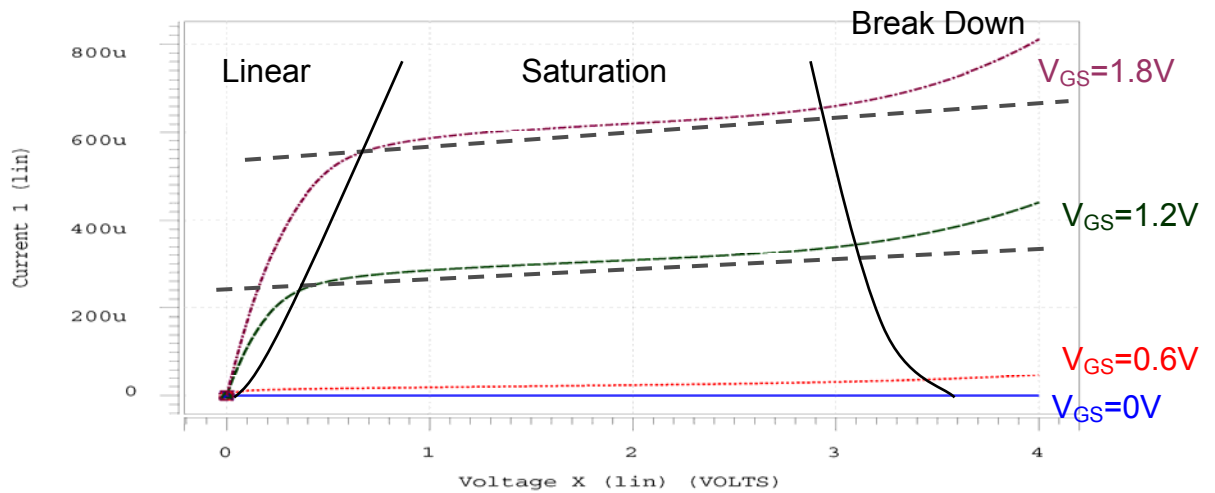
- I. 圖 (三)中由 Gate 端輸入偏壓 $V_{GS} = 0.6\text{V}$ ，接著對 V_{DS} 做直流掃瞄，從 0 V 到 4 V 每次增加 0.01 V，觀察圖 (三) $I_{DS} - V_{GS}$ Characteristic Curve。如下圖所示。



- II. 圖 (四)中由 Gate 端輸入偏壓 $V_{GS} = -0.6\text{V}$ ，接著對 V_{DS} 做直流掃瞄，從 -4 V 到 0 V 每次增加 0.01 V，觀察圖 (四) $I_{DS} - V_{GS}$ Characteristic Curve。如下圖所示。



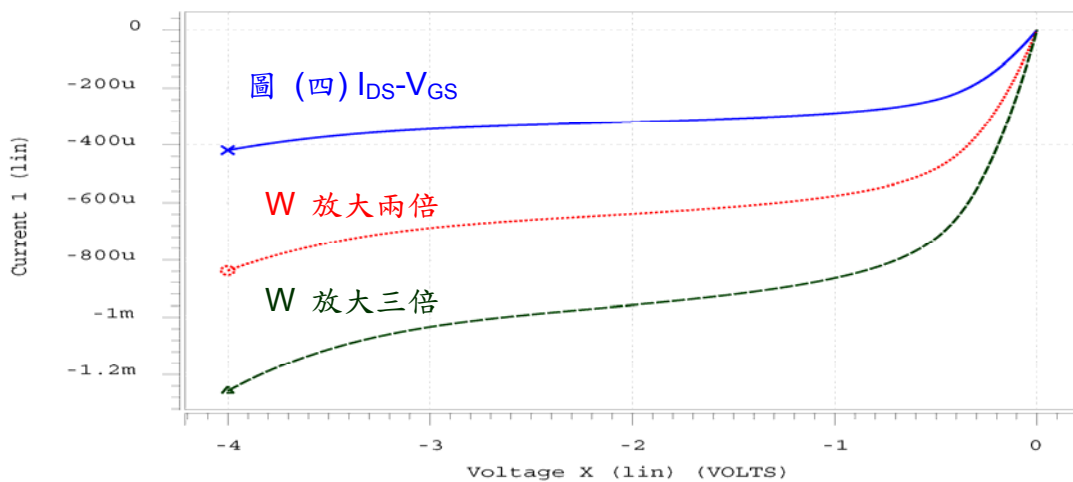
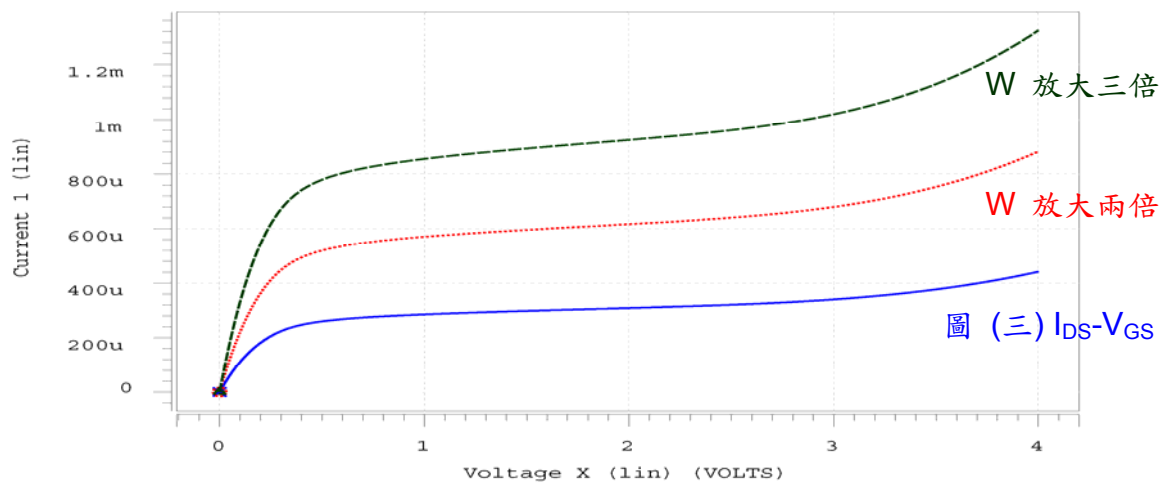
III. 重複步驟 I 與步驟 II，分別改變 NMOS 與 PMOS 的 V_{GS} ，例如把 V_{GS} 改為 0 V、0.6 V、1.2 V 和 1.8 V，模擬 $I_{DS}-V_{GS}$ Characteristic Curve 觀察 $I_{DS}-V_{GS}$ Characteristic Curve 的變化。如下圖所示。



並將 MOS 正常操作時 Saturation 最大電流 (當 $|V_{DS}|=1.8$) 記錄後完成下表，因為 MOS 在飽和區時， $I_{DS} = \mu_n C_{ox} \frac{W}{L} (V_{GS} - V_{TH})^2$ ，由公式可知，在只有改變 V_{GS} 值的情況下， I_{DS} 與 V_{GS} 的平方成正比。

$ V_{GS} $ (V)		0	0.6	1.2	1.8
I_D (mA) (手算)	NMOS				
	PMOS				
I_D (mA) (實際)	NMOS				
	PMOS				

IV. 模擬圖 (三) 與圖 (四) 當 $|V_{GS}| = 1.2$ V，對 V_{DS} 做直流掃描，放大 MOS 元件的 Channel Width 兩倍、三倍，模擬其 $I_{DS} - V_{GS}$ Characteristic Curve。



紀錄當 MOS 正長操作在飽和區時的 I_{DS} 最大值 (當 $|V_{DS}|=1.8$)，並完成下

表。由公式 $I_{DS} = \frac{1}{2} \mu C_{OX} \frac{W}{L} (V_{GS} - V_{TH})^2$ 可以知道， I_{DS} 與 Width 成正比，請

檢查模擬結果 I_{DS} 與 Width 是否有成正比。

Width (μm)		1 μm / 3 μm	2 μm / 6 μm	3 μm / 9 μm
I_D (mA) (手算)	NMOS			
	PMOS			
I_D (mA) (實際)	NMOS			
	PMOS			

3. Channel Length Modulation

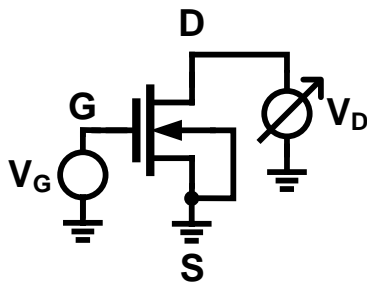


圖 (五) $L=0.18\mu\text{m}$ $W=1\mu\text{m}$

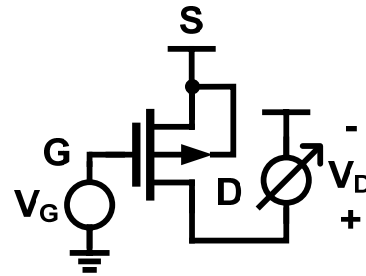
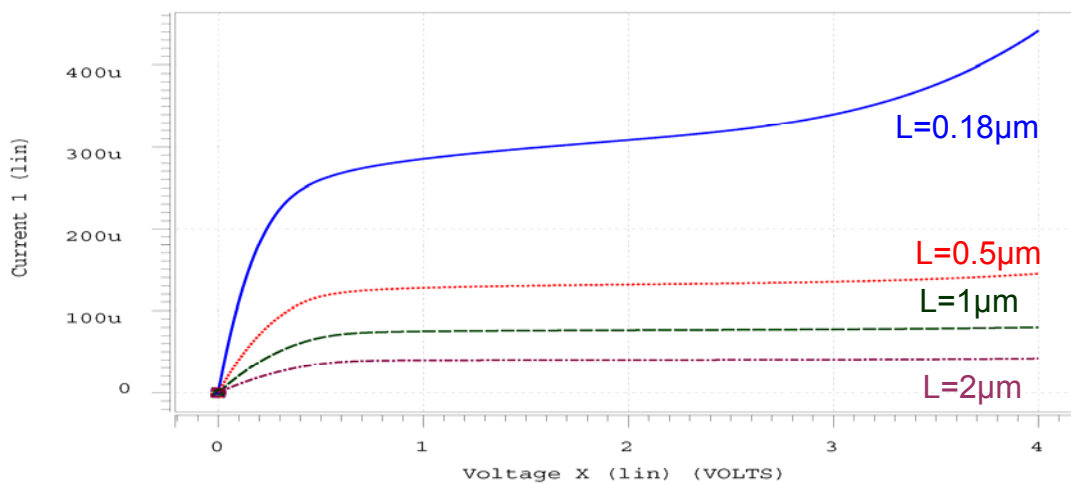
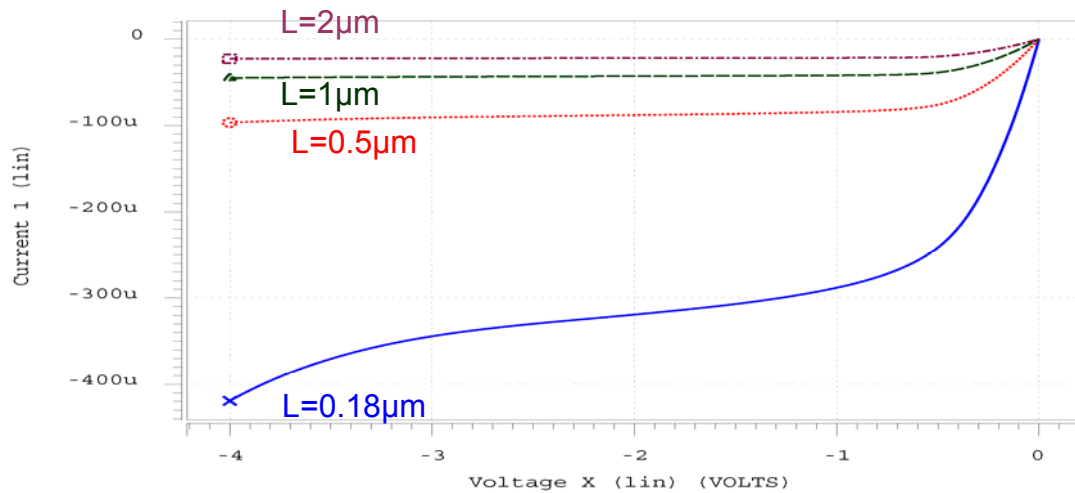


圖 (六) $L=0.18\mu\text{m}$ $W=3\mu\text{m}$

- I. 模擬圖 (五) 之 $I_{DS} - V_{GS}$ Characteristic Curve，固定 Channel Width = 1 μm ， $V_{GS} = 1.2\text{V}$ ，分別將 Length 改為 0.18 μm 、0.5 μm 、1 μm 和 2 μm ，觀察不同 Channel Length 之 NMOS 進入 Saturation Region 後受到 Channel Length Modulation 的影響。



II. 模擬圖 (六) 之 $I_{DS} - V_{GS}$ Characteristic Curve，固定 Channel Width = $3 \mu\text{m}$ ， $V_{GS} = -1.2 \text{ V}$ ，分別將 Length 改為 $0.18 \mu\text{m}$ 、 $0.5 \mu\text{m}$ 、 $1 \mu\text{m}$ 和 $2 \mu\text{m}$ ，觀察不同 Channel Length 之 PMOS 進入 Saturation Region 後受到 Channel Length Modulation 的影響 (計算 MOS 進入飽和區後到崩潰前之斜率)。



Length (μm)		$0.18 \mu\text{m}$	$0.5 \mu\text{m}$	$1 \mu\text{m}$	$2 \mu\text{m}$
I_D (mA) (手算)	NMOS				
	PMOS				
I_D (mA) (實際)	NMOS				
	PMOS				
斜率	NMOS				
	PMOS				

4. Subthreshold Region

$$I_{DS} = I_0 \exp \frac{V_{GS}}{\zeta V_T}$$

I_0 : $V_{GS} = 0$ 時之 I_{DS}

$\zeta > 1$, $V_T = kT/q$

PS. k : 波茲曼常數 = 1.38066×10^{-23} (J/K)

T : 絕對溫度

q : 基本電荷 = 1.60218×10^{-19} (C)

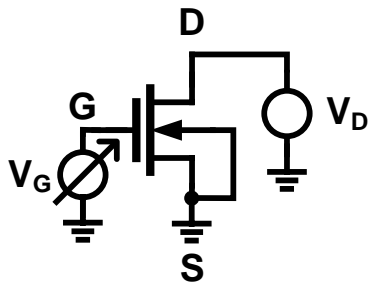


圖 (七) $L=0.18\mu\text{m}$ $W=1\mu\text{m}$

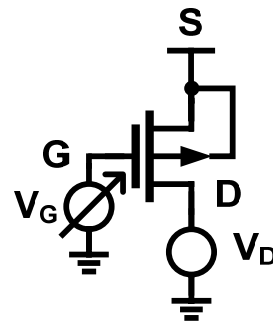
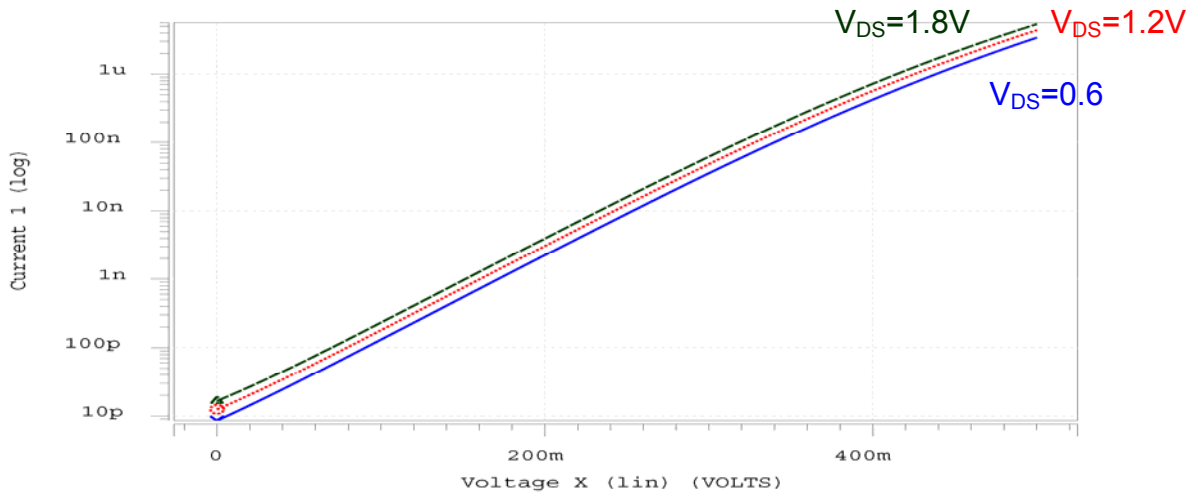
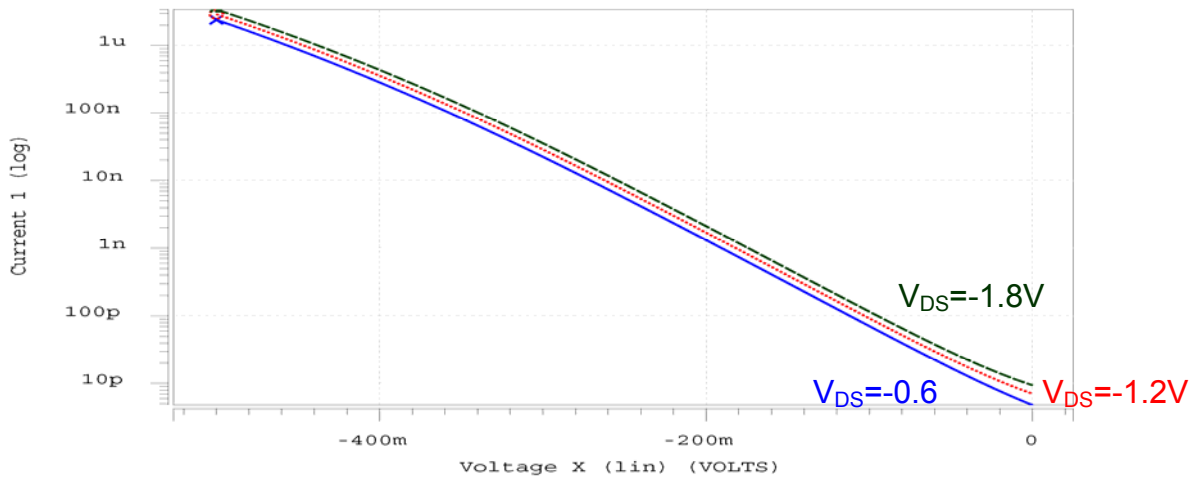


圖 (八) $L=0.18\mu\text{m}$ $W=3\mu\text{m}$

- I. 圖 (七)中在 Drain 端輸入偏壓 $V_{DS} = 0.6\text{V}$ 、 $V_{DS} = 1.2\text{V}$ 和 $V_{DS} = 1.8\text{V}$ ，對 V_{GS} 做直流掃瞄，從 0V 到 0.5V 每次增加 0.01V ，觀察圖 (七) $I_{DS} - V_{GS}$ Characteristic Curve，並將縱軸改為 Log Scale。如下圖所示。



- II. 圖 (八)中在 Drain 端輸入偏壓 $V_{DS} = -0.6\text{V}$ 、 $V_{DS} = -1.2\text{V}$ 和 $V_{DS} = -1.8\text{V}$ ，對 V_{GS} 做直流掃瞄，從 -0.5V 到 0V 每次增加 0.01V ，觀察圖 (八) $I_{DS} - V_{GS}$ Characteristic Curve，並將縱軸改為 Log Scale。如下圖所示。



討論：

1. 請說明 MOS 的操作特性，線性區、飽和區各有什麼作用？
2. 何謂 Diode Connected？在電路中 Diode Connected 有何作用？
3. 當原件尺寸 $W_p/L_p = W_n/L_n$ 時，是否 $|I_{DSp}|/I_{DSn} = \mu_p/\mu_n$ ？ μ_p/μ_n 之比值約為多少？
4. 觀察圖 (五) 與圖 (六) 之模擬結果，請說明 MOS 正常操作於飽和區時，飽和區之斜率與 Length 之關連性。
5. 請說明何為 Channel Length Modulation？
6. 請說明何為 Subthreshold Region？

Lab 3 : Current Source and Current Mirror

目的：

認識 Current Source and Current Mirror，並且了解到如何穩定電流源以及操作時會有哪些效應。

實驗步驟：

1. Current Source

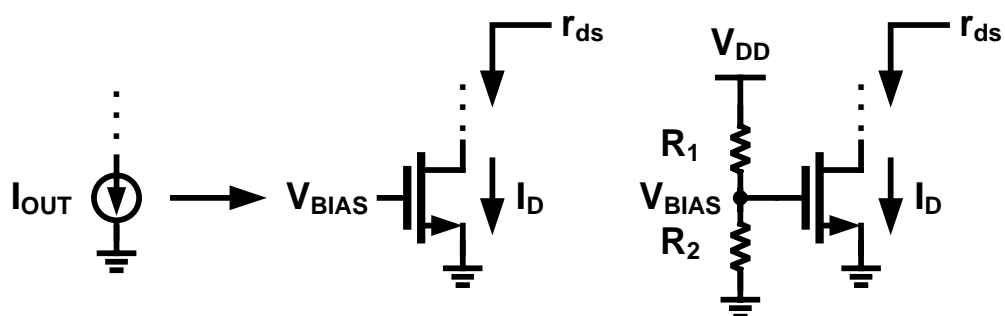


圖 (一)

因為 $V_{GS}(V_{BIAS}) \geq V_t$ 和 $V_{GD} \leq V_{TH}$ 才能讓 NMOS 進入飽和區，所以 $V_{GD} = V_{BIAS} - V_{DS} \leq V_{TH}$ ，因此， $V_{DS} \geq V_{BIAS} - V_{TH} = V_{MIN}$ ，所以 $V_{DS} \geq V_{MIN}$ 才會是一個 Current Source。

$$r_{ds} \approx \frac{1}{\lambda I_D} = \frac{V_A}{I_D}$$

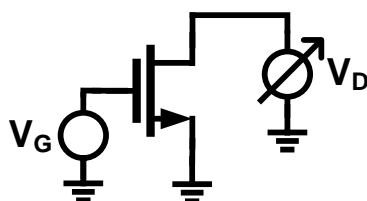
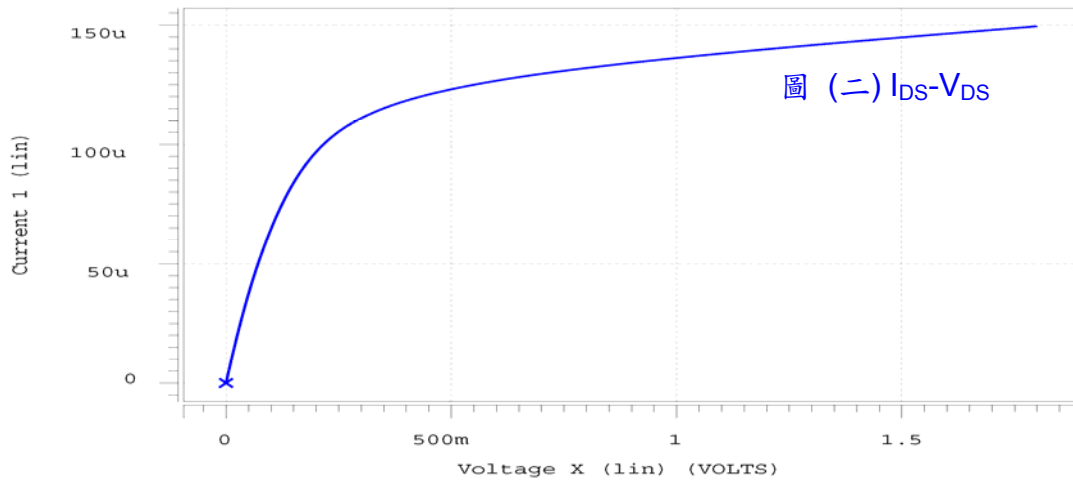
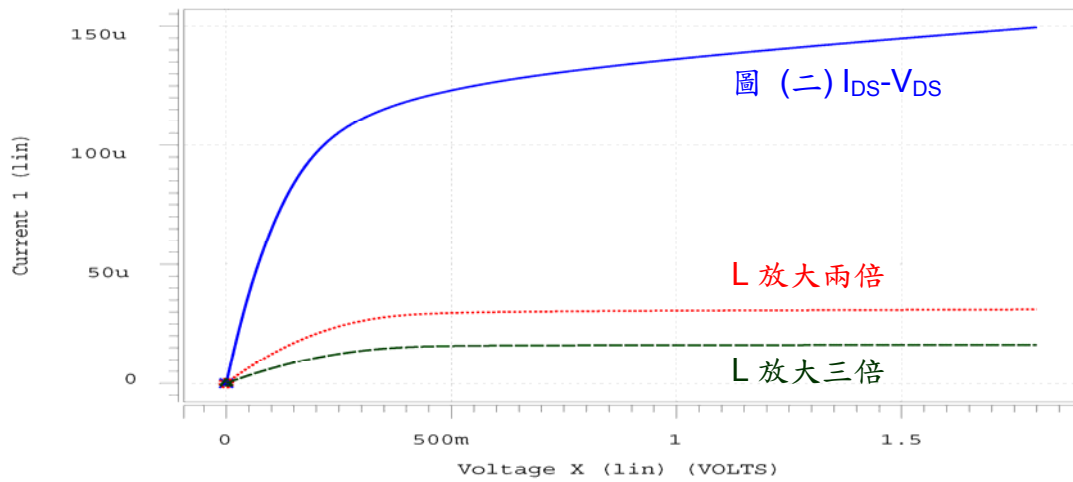


圖 (二)

- 利用 HSPICE 將圖 (二) 的電路描述出來，讓 $Length = 0.18\mu$ ， $Width = 1\mu$ ， $V_{GS} = 0.9V$ 。試著將 V_D 從 $0V$ 到 $1.8V$ ，每次增加 $0.01V$ ，觀察 I_{DS} 。



II. 改變 NMOS 的 Length，例如把 Length 放大兩倍、放大三倍，觀察 I_{DS} 在不同的 Length 下，有何不同。如下圖所示。



2. Current Mirror

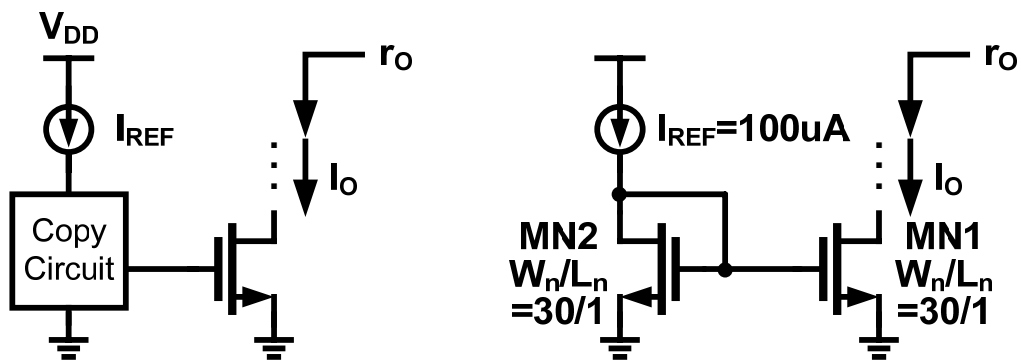


圖 (三)

$$I_O = \frac{1}{2} \mu_n C_{ox} \left(\frac{W}{L} \right)_1 (V_{GS1} - V_t)^2$$

$$I_{REF} = \frac{1}{2} \mu_n C_{ox} \left(\frac{W}{L} \right)_2 (V_{GS2} - V_t)^2$$

$$\Rightarrow I_O = \left(\frac{W}{L} \right)_1 \times I_{REF}$$

1. 利用 Current Mirror 的方式，可由參考電流源 I_{REF} 得到想要的電流源 I_O 。描寫圖 (四) 電路圖之 HSPICE 程式，其中 $L_{MN1} = L_{MN2} = 1\mu\text{m}$ 、 $W_{MN1} = W_{MN2} = 30\mu\text{m}$ 和 $I_{REF} = 100\mu\text{A}$ 。利用對 V_{DS} 做直流掃描，觀察在不同的 $V_{DS, MN1}$ 下， I_O 的曲線。

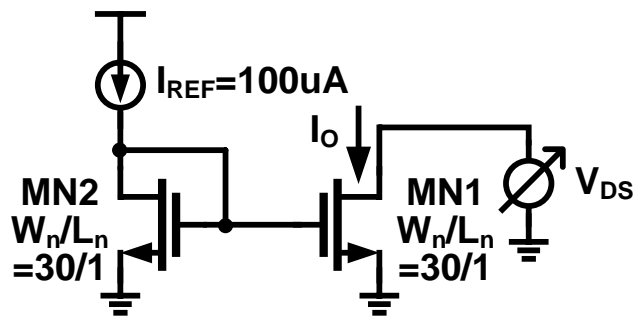
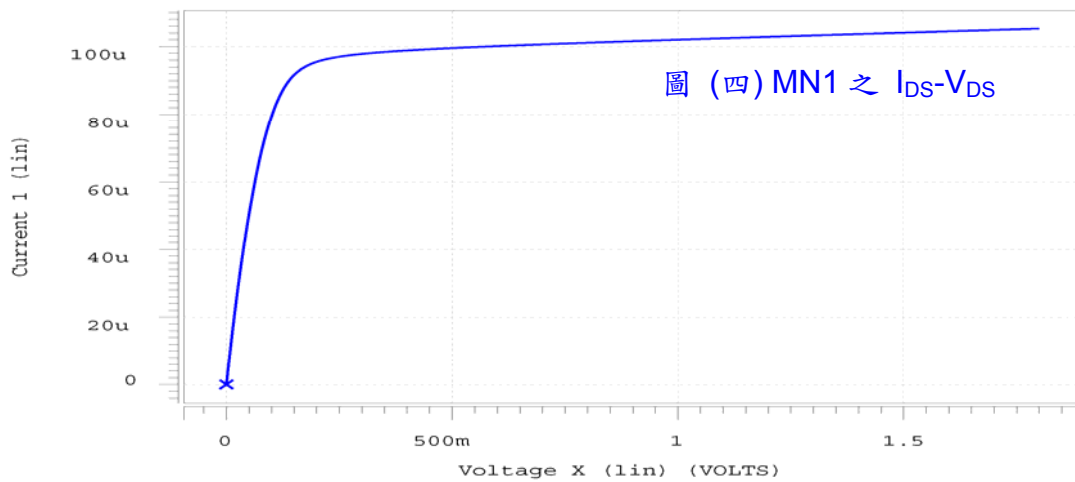
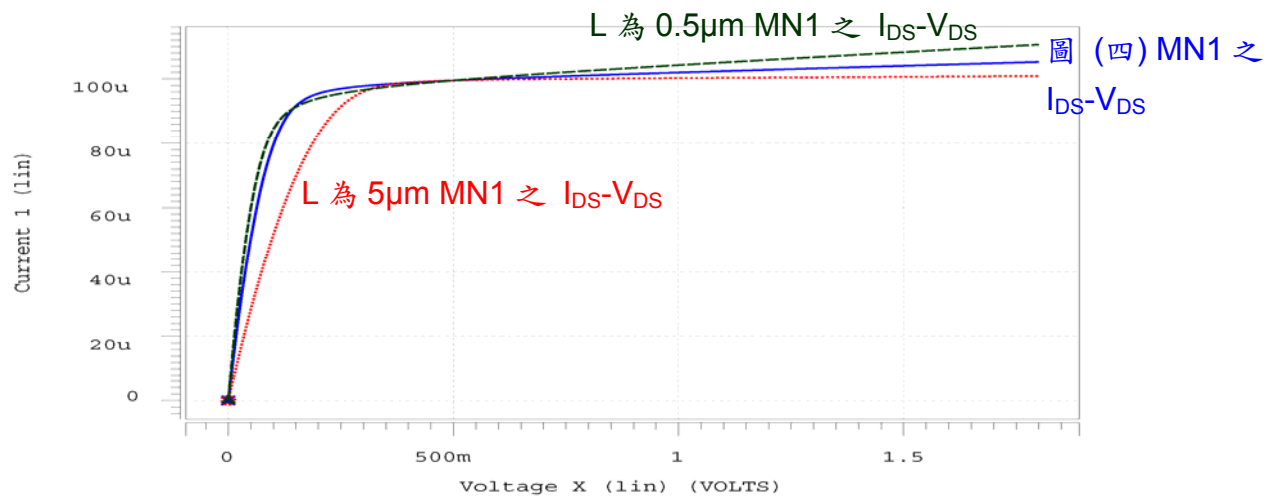


圖 (四)



- II. 將 MN1 與 MN2 的 Length 改為 5 μm 再改為 0.5 μm ，觀察 I_O 的變化，如下圖所示。



圖六

上述步驟可以看到當 Length 小的時候，電流的曲線會最後會一直往上攀升，而當 Length 加大後，可以發現電流會趨近於定值，這是因為受到 Channel Length Modulation 的影響，所以把 Channel Length 加大後，會讓輸出阻抗 r_o 增加，使得 I_O 更接近理想電流源。這是因為當 Length 愈大的時候， λ 值會愈小 ($\lambda \propto \frac{1}{L}$)，而 λ 值愈大，斜率則愈小，反之則愈大。若考慮 Channel Length Modulation 先前之公式將被改寫為

$$I_O = \frac{1}{2} \mu_n C_{ox} \left(\frac{W}{L} \right)_1 (V_{GS1} - V_t)^2 (1 + \lambda V_{DS1})$$

$$I_{REF} = \frac{1}{2} \mu_n C_{ox} \left(\frac{W}{L} \right)_2 (V_{GS2} - V_t)^2 (1 + \lambda V_{DS2})$$

$$\Rightarrow I_O = \frac{\left(\frac{W}{L} \right)_1 (1 + \lambda V_{DS1})}{\left(\frac{W}{L} \right)_2 (1 + \lambda V_{DS2})} \times I_{REF}$$

討論：

1. 假設 $I_{REF}=100\mu A$ ，如何利用一個 I_{REF} 在 IC 內部分別產生 $300\mu A$ 、 $50\mu A$ 的電流源？
2. 請說明圖 (五) 的架構，即使操作在飽和區也無法被當成 Current Source 使用？

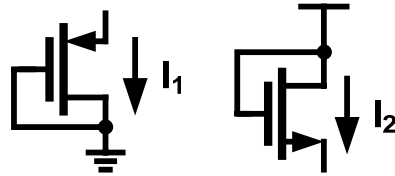


圖 (五)

3. 如圖 (六) 若所有 MOS 皆操作在飽和區，請推算流過 R_o 之電流 I_o 大小為何，並以 HSPICE 模擬驗證。(觀察 .OP 結果即可)

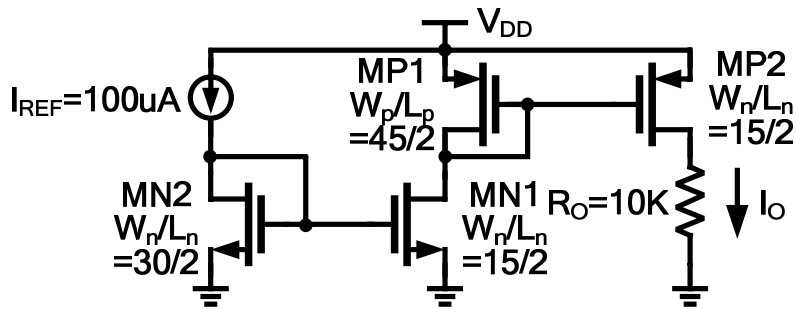


圖 (六)

Lab 4 : Cascode Current Mirror

實驗目的：

介紹如何讓 Lab 3 中的電流鏡更穩定或者特性更好，以及低壓操作之 Current Mirror。

實驗步驟：

1. Cascode Current Mirror

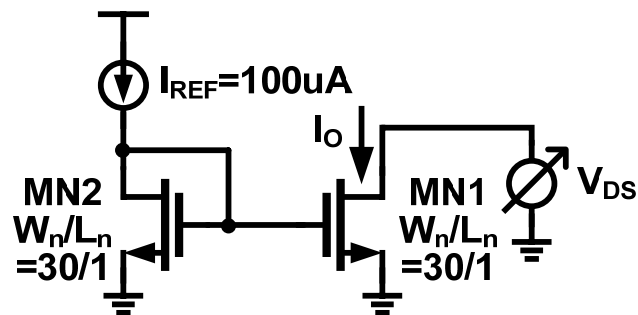
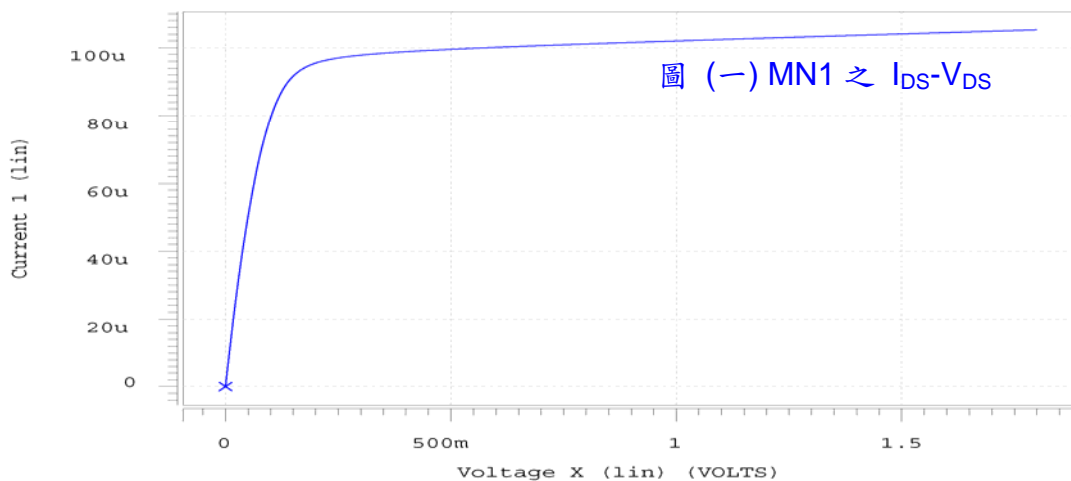


圖 (一)

- I. 圖 (一) 為 Lab3 的 Current Mirror 的電路，首先對觀察 I_o 的波形圖，如下圖所示。



- II. 由 Lab 3 實驗中可得知，若要減小 Channel Length Modulation 的影響，必須要增加 Length 的長度，這個動作也相當增加輸出阻抗 r_o ，使其更接近理想電流源。由此可知，除了增加元件的 Length 的長度外，也可增加整體電路的輸出阻抗，使電流鏡操作更理想。在此將要為讀者介紹的是 Cascode Current Mirror，如圖 (二)所示，這種架構利用了 Cascode 可增加輸出阻抗的特性，增加 Current Mirror 電路的輸出阻抗，當然也必須付出一些代價，為

了確保所有的 MOS 皆操作在飽和區，所以 V_{MIN} (維持 Current Mirror 可操作的最小輸出端電壓) 必須比圖 (一) 大，也壓縮了後續電路的操作 Swing，在此可利用簡單的分析來求得 V_{MIN} ，由於 $V_{OV} = V_{GS} - V_t \Rightarrow V_{GS} = V_{OV} + V_t$ ，因為 Current Mirror 的關係，所以 $V_{DS2} = V_{DS1}$ ，故 $V_{DS2} = V_{DS1} = V_{GS2} = V_X$ ，且 $V_N = V_X + V_{GS4}$ ，所以

$$\begin{aligned}
 V_O &= V_N - V_{TH} \\
 &= V_X + V_{GS4} - V_{TH} \\
 &= V_{GS2} + V_{GS4} - V_{TH} \\
 &= (V_{GS2} - V_{TH}) + (V_{GS4} - V_{TH}) + V_{TH} \\
 &= 2V_{OV} + V_{TH} \equiv V_{MIN}
 \end{aligned}$$

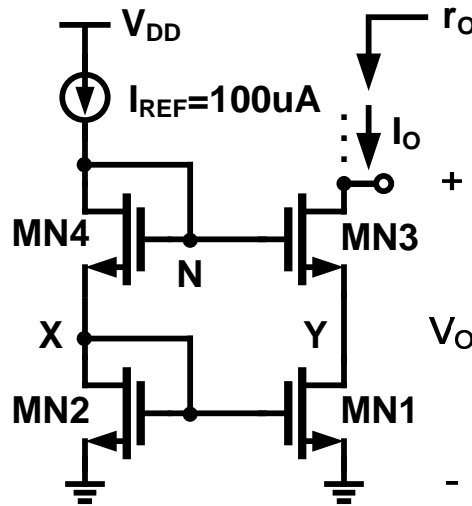


圖 (二)

圖 (二) 之輸出阻抗分析可借由簡單的小訊號分析得到結果，將圖 (二) 電路以二階小訊號模型後如圖 (三) 所示，在小訊號模型中因 V_X 與 V_N 皆為直流偏壓源，故可等效接地。因為 Gate 端，不會有電流流過，只須觀察右邊的小訊號等效電路即可。為了計算輸出阻抗，在此加上一個待測電壓源 V_{TEST} 。

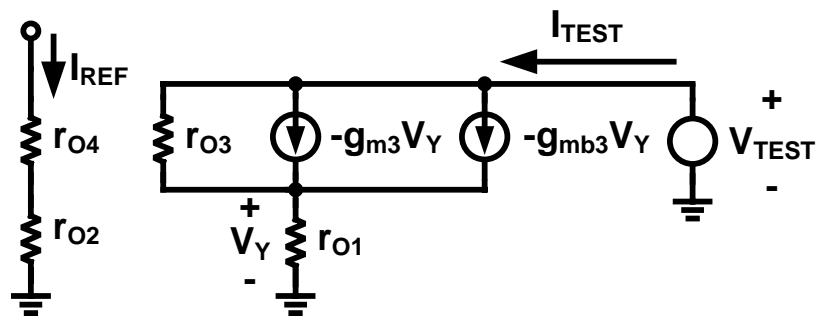


圖 (三)

$$\begin{aligned}
 V_{TEST} &= (I_{TEST} + g_{m3} V_Y + g_{mb3} V_Y) \times r_{O3} + V_Y \\
 V_Y &= I_{TEST} \times r_{O1} \\
 V_{TEST} &= (I_{TEST} + g_{m3} I_{TEST} r_{O1} + g_{mb3} I_{TEST} r_{O1}) \times r_{O3} + I_{TEST} r_{O1} \\
 r_O &= V_{TEST} / I_{TEST} \\
 &= g_{m3} r_{O1} r_{O3} + g_{mb3} r_{O1} r_{O3} + r_{O1} + r_{O3}
 \end{aligned}$$

推算出輸出阻抗 $r_O = g_{m3} r_{O1} r_{O3} + g_{mb3} r_{O1} r_{O3} + r_{O1} + r_{O3}$ ，若要增大輸出阻抗 r_O 可加大 MN3 Width 的長度。在此電路中，MN1 主要作用為 Mirror MN2 的電流，所以在設計中，MN1 的 Length 比較大，以降低 Channel Length Modulation，整體電路的特性也會更加接近理想電流源。

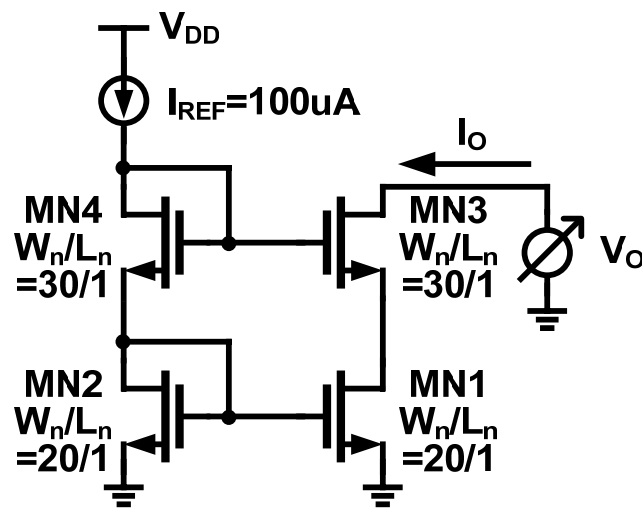
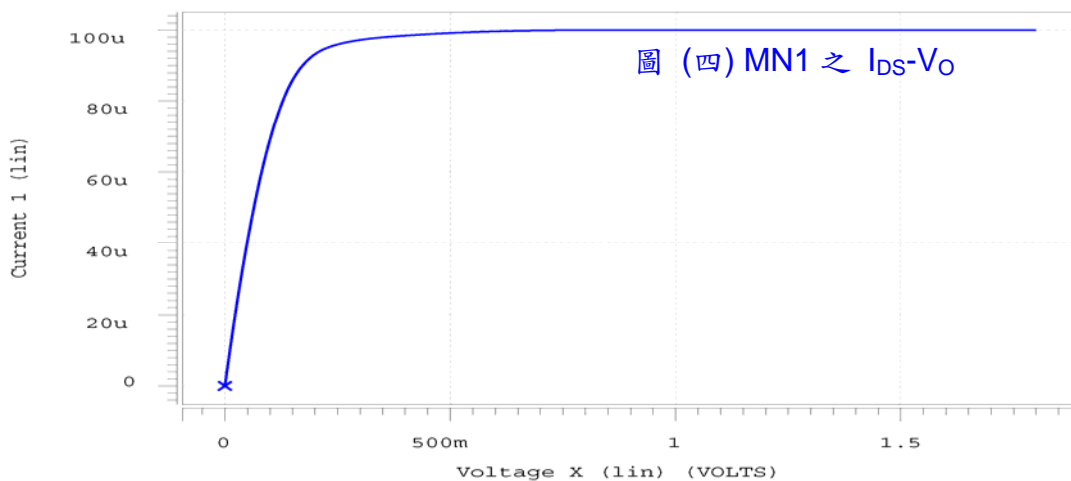
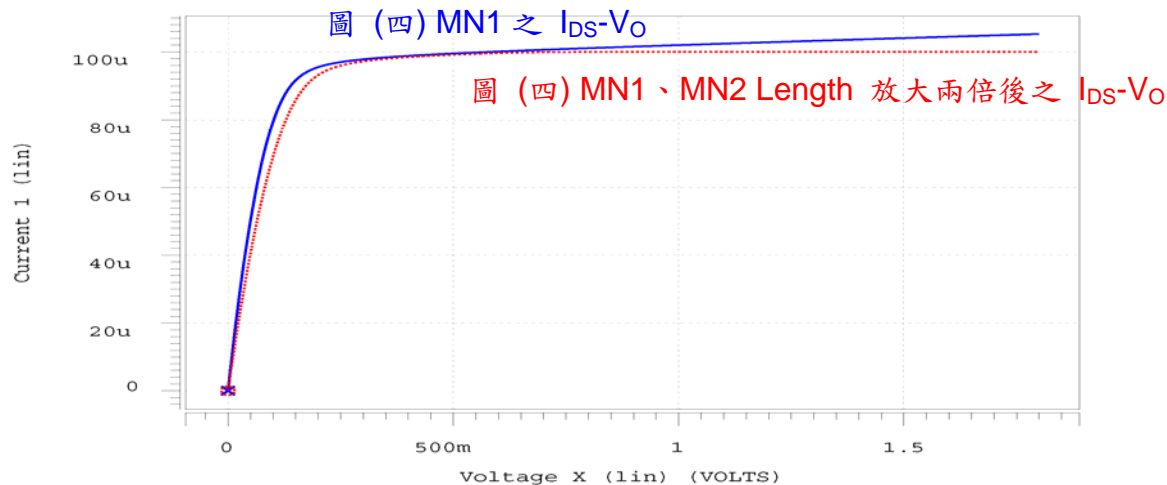


圖 (四)

- III. 利用 HSPICE 將圖 (四) 的電路描述出來，對 V_O 做直流掃描，將 V_O 從 0V 到 1.8V，每次增加 0.01V，觀察 $I_{DS, MN1}$ 。結果如下圖所示。



- IV. 利用 HSPICE 將圖 (四) 的電路描述出來，並將 MN1 與 MN2 的 Length 放大兩倍，對 V_O 做直流掃描，將 V_O 從 0V 到 1.8V，每次增加 0.01V，觀察 $I_{DS,MN1}$ ，與圖 (四) 原本結果同時顯示，結果如下圖所示。



- V. 利用 HSPICE 將圖 (四) 的電路描述出來，並將 MN3 與 MN4 的 Width 放大兩倍，對 V_O 做直流掃描，將 V_O 從 0V 到 1.8V，每次增加 0.01V，觀察 $I_{DS,MN1}$ ，與圖 (四) 原本結果同時顯示，結果如下圖所示，並完成表 (一)。

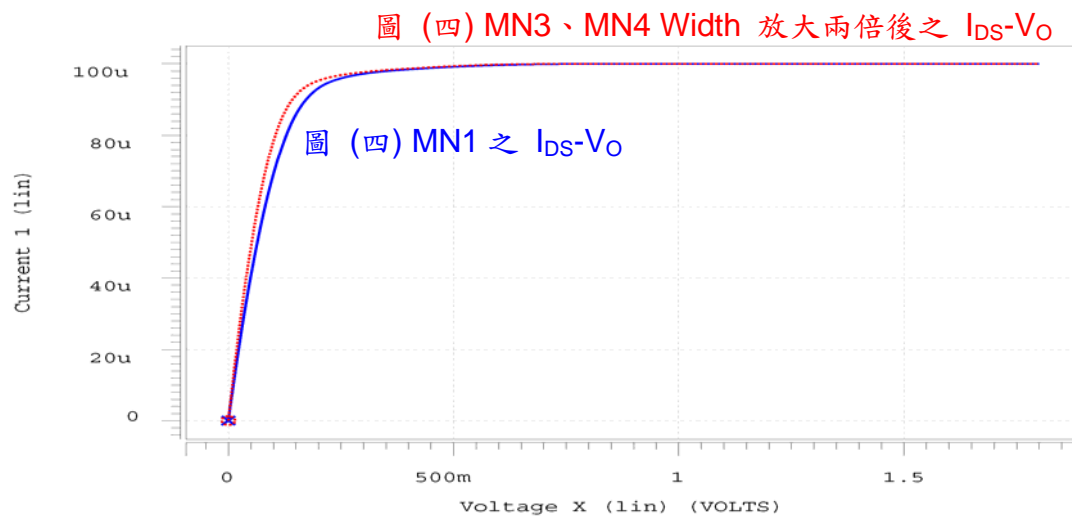
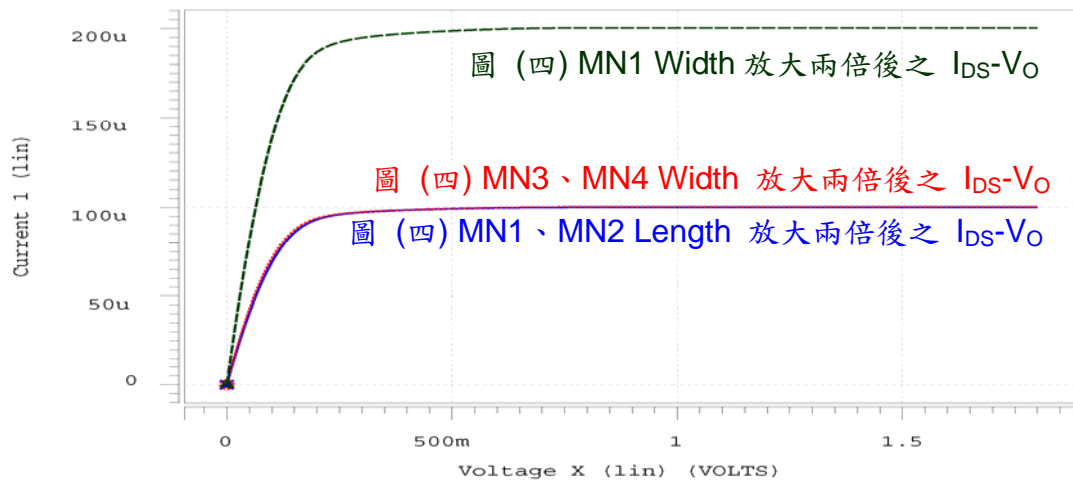


	圖 (一)	圖 (四)	步驟 IV	步驟 V
輸出阻抗 r_o (手算)				

表 (一)

- VI. 利用 HSPICE 將圖 (四) 的電路描述出來，並將 MN1 的 Width 放大兩倍，對 V_O 做直流掃描，將 V_O 從 0V 到 1.8V，每次增加 0.01V，觀察 $I_{DS,MN1}$ ，與步驟 IV 和步驟 V 結果同時顯示，結果如下圖所示。



2. Wilson Current Mirror

- I. Wilson Current Mirror 電路圖如圖 (五) 所示，利用 MN1 的負迴授效應，使 MN2 可以 Mirror 到 I_{REF} 的電流，故 $I_O = I_{REF}$ 。此電路的 V_{MIN} 與 r_o 分別為， $V_{MIN} = 2V_{OV} + V_{TH}$ 與 $r_o \cong g_{m3}r_{O1}r_{O3}$ 。

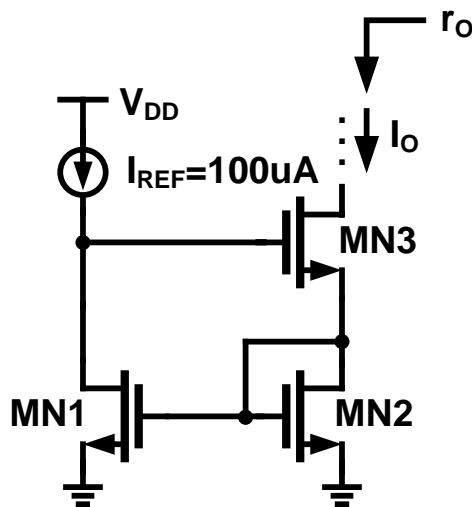


圖 (五)

- II. 利用 HSPICE 將圖 (六) 的電路描述出來，對 V_O 做直流掃描，將 V_O 從 0V 到 1.8V，每次增加 0.01V，觀察 $I_{DS,MN2}$ 。

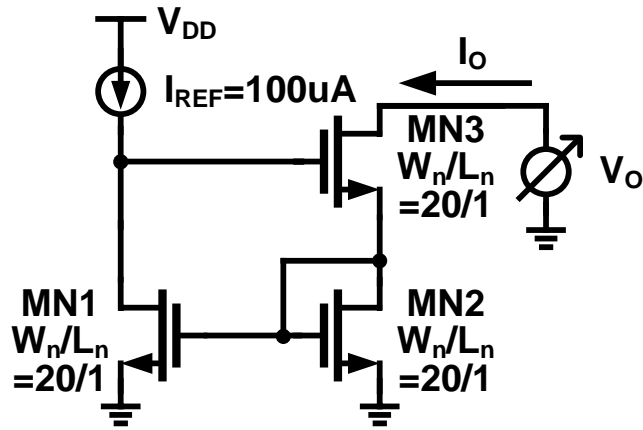


圖 (六)

- III. 利用 HSPICE 將圖 (六) 的電路描述出來，同時將 MN1 與 MN2 的 Width 放大兩倍後及三倍後，對 V_O 做直流掃描，將 V_O 從 0V 到 1.8V，每次增加 0.01V，觀察 $I_{DS,MN2}$ ，與圖 (六) 原本結果同時顯示，結果如下圖所示並完成表 (二)。

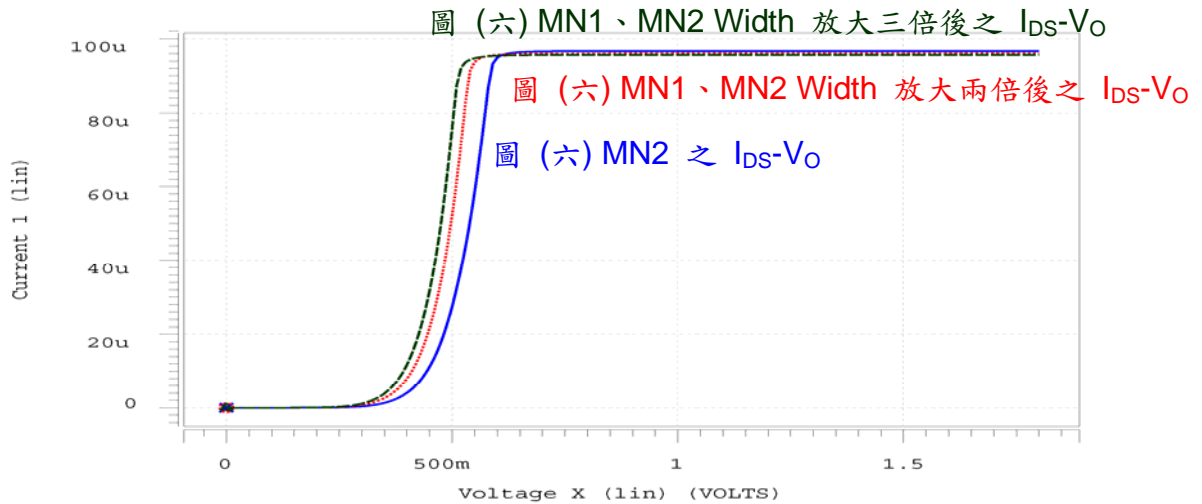


	圖 (六)	W 放大兩倍	W 放大三倍
V_{MIN} (手算)			

表 (二)

- IV. 利用 HSPICE 將圖 (六) 的電路描述出來，將 MN3 的 Width 放大兩倍後及三倍後，對 V_O 做直流掃描，將 V_O 從 0V 到 1.8V，每次增加 0.01V，觀察 $I_{DS,MN2}$ ，與圖 (六) 原本結果同時顯示，結果如下圖所示並完成表 (三)。

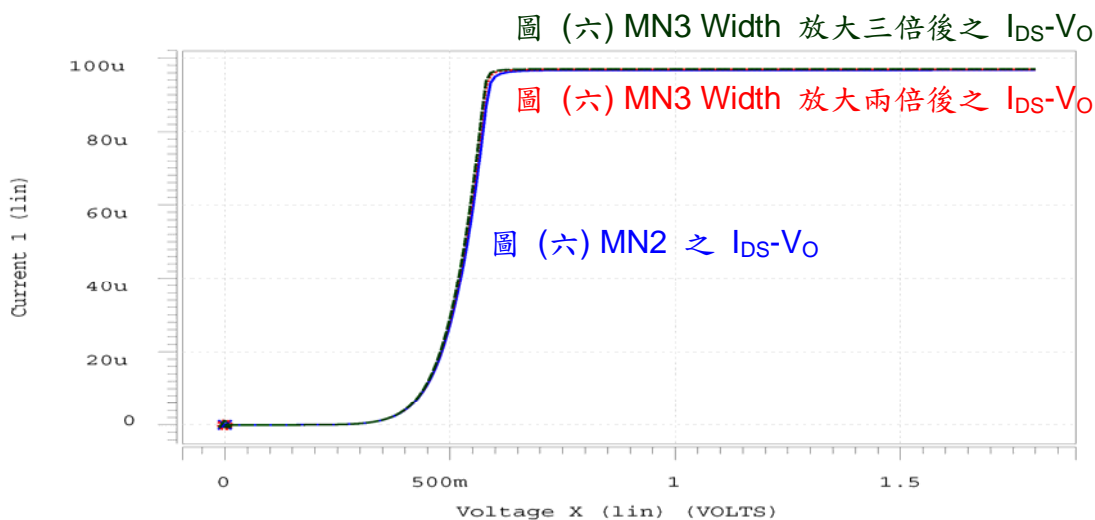


	圖 (六)	W 放大兩倍	W 放大三倍
輸出阻抗 r_o (手算)			

表 (三)

3. Low Voltage Current Mirror

- I. Low Voltage Current Mirror 電路圖如圖 (七) 所示，將 Cascode Current Mirror 做點修改，將原本 MN1 與 MN2 Gate 端接到 MN4 的 Drain 端，將 MN3 與 MN4 則以其他偏壓電路給定電壓 V_{BIAS} 。此電路的 V_{MIN} 與 r_o 分別為， $V_{MIN} = 2V_{OV}$ 與 $r_o = g_{m3}r_{o1}r_{o3} + g_{mb3}r_{o1}r_{o3} + r_{o1} + r_{o3}$ 。與先前的 Cascode Current Mirror 和 Wilson Current Mirror 比較，此電路 $V_{MIN} = 2V_{OV}$ 大幅減小一個 V_{TH} ，且保有相同大小的 r_o ，但此電路相對應的也有缺點，Cascode Current Mirror 和 Wilson Current Mirror 皆為自偏壓電路，不需額外的偏壓電路就可達成 Mirror 作用，但 Low Voltage Current Mirror 則需要偏壓電路才可操作。

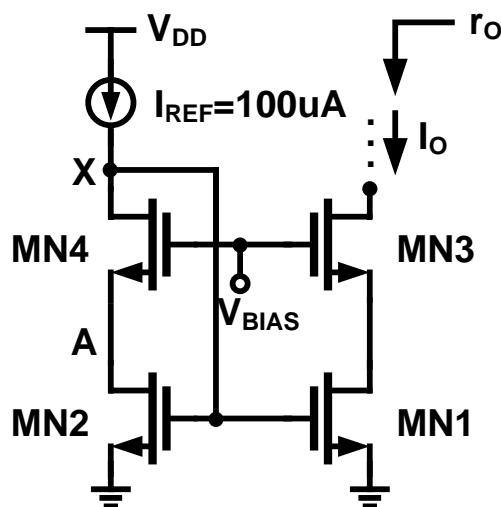


圖 (七)

- II. 如何選擇圖 (七) 電路中 V_{BIAS} 值的大小是使用此電路時必須面臨到的一大課題，藉由以下的分析中將會得到如何選擇 V_{BIAS} 值才可讓此電路正常操作。

$$\text{For MN4 saturation } V_{BIAS} - V_{TH4} \leq V_X$$

$$\text{For MN2 saturation } V_{GS2} - V_{TH2} \leq V_A$$

$$V_A = V_{BIAS} - V_{GS4}$$

$$\Rightarrow V_{GS4} + (V_{GS2} - V_{TH2}) \leq V_{BIAS} \leq V_{GS2} + V_{TH4}$$

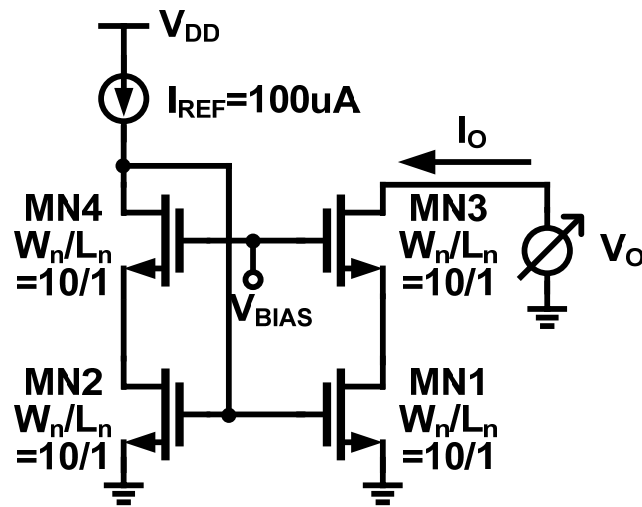
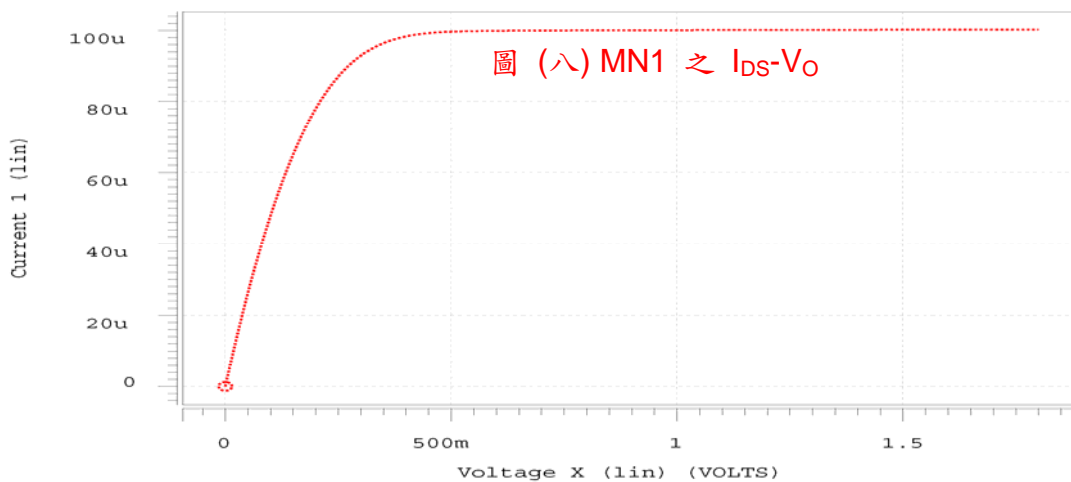


圖 (八)

- III. 利用 HSPICE 將圖 (八) 的電路描述出來，並取適當 V_{BIAS} 值，對 V_O 做直流掃描，將 V_O 從 0V 到 1.8V，每次增加 0.01V，觀察 $I_{DS,MN1}$ ，結果如下圖所示。



IV. 利用 HSPICE 將圖 (六) 的電路描述出來，同時將 MN1 與 MN2 的 Width 放大兩倍後及三倍後，對 V_O 做直流掃描，將 V_O 從 0V 到 1.8V，每次增加 0.01V，觀察 $I_{DS,MN1}$ ，與圖 (八) 原本結果同時顯示，結果如下圖所示並完成表 (四)。

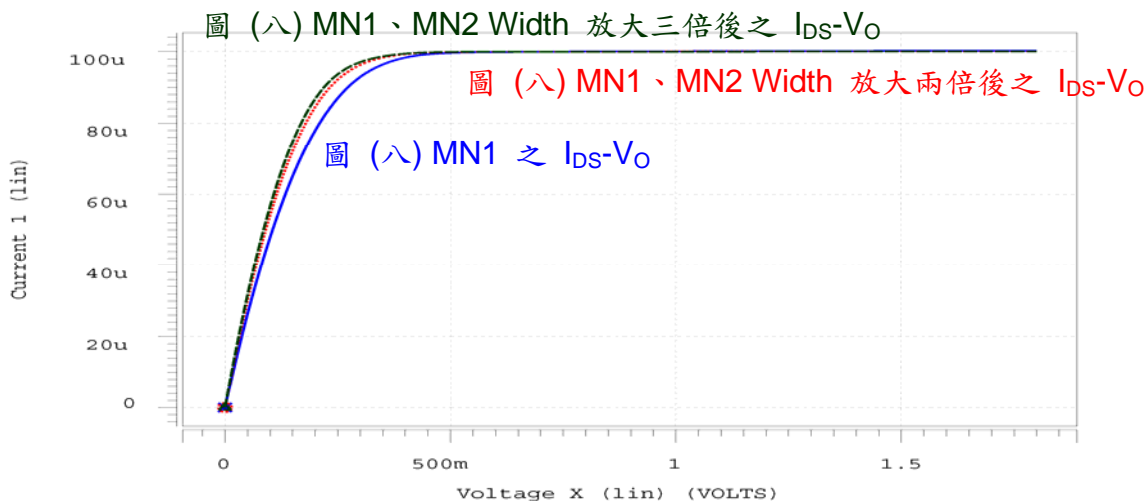


	圖 (六)	W 放大兩倍	W 放大三倍
V_{BIAS} (手算)			
V_{MIN} (手算)			

表 (四)

討論：

1. 請證明 Wilson Current Mirror 之 V_{MIN} 與 r_o 。
2. 請證明 Low Voltage Current Mirror 之 V_{MIN} 與 r_o 。

Lab 5 : Common Source Amplifier with Resistor Load /

Active Load

實驗目的：

藉由此次的模擬來了解基本 Common Source Amplifier，也利用此次來觀察簡單的放大器之特性。

實驗步驟：

1. Common Source Amplifier With Resistor Load

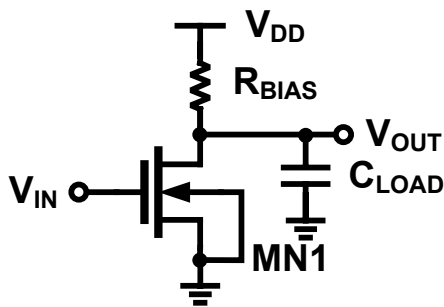
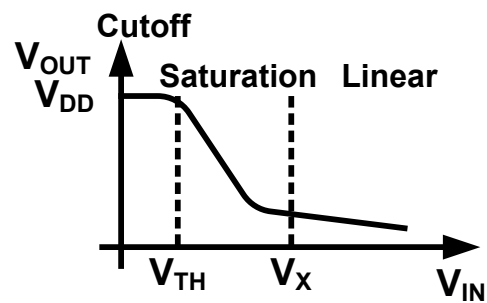
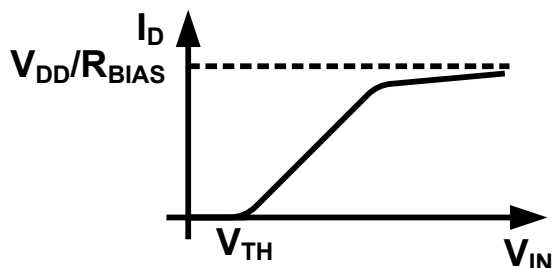


圖 (一) Common Source Amplifier
With Resistor Load



(a)



(b)

圖 (二)

- 圖 (一) 為 Common Source Amplifier，當 MN1 操作在飽和區時，此電路才會有放大的作用，MN1 在飽和區的操作的條件為 $V_{IN} \geq V_{TH}$ 和 $V_{IN} - V_{OUT} \leq V_{TH}$ 。其中 C_{LOAD} ，其所代表的意義為輸出負載，或下一級電路之負載。如圖 (二) 所示，當 $V_{IN} < V_{TH}$ 時 MN1 操作在截止區， $V_{OUT} = V_{DD}$ 、 $I_D = 0$ 。當 $V_{IN} \geq V_{TH}$ 時 MN1 操作在飽和區，隨著 V_{IN} 的上升， I_D 也跟著上升而 V_{OUT} 由 V_{DD} 往下降。所謂的放大器就是要利用在這一區間中， V_{IN}

微小的變化會造成 I_D 極大的變化，因 I_D 極大的變化使 V_{OUT} 也有巨大的變化。而 V_{OUT} 與 V_{IN} 的比值便是放大倍率。故當 MN1 操作在飽和區時才可被當為一個放大器。當 $V_{IN} \geq V_{TH}$ 和 $V_{IN} - V_{OUT} > V_{TH}$ 時 MN1 操作在線性區，因線性區之等效阻抗相當小，所以 V_{OUT} 幾乎為 0 而 I_D 會漸漸趨近於 V_{DD}/R_{BIAS} 。

在交流方面

$$\text{DC gain } \frac{V_{OUT}}{V_{IN}} = -g_m R_{OUT} = -g_m (r_o \parallel R_{BIAS})$$

$$\text{-3dB Frequency } \omega_{P1} = \frac{1}{R_{BIAS} [C_{LOAD} + C_{GD}]}$$

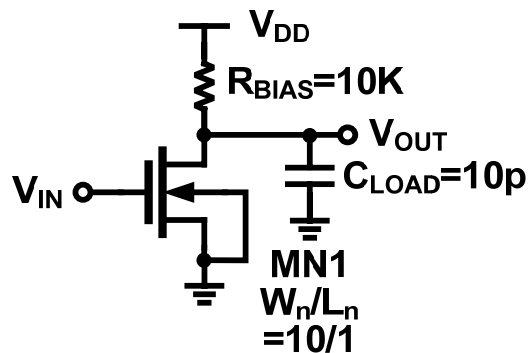
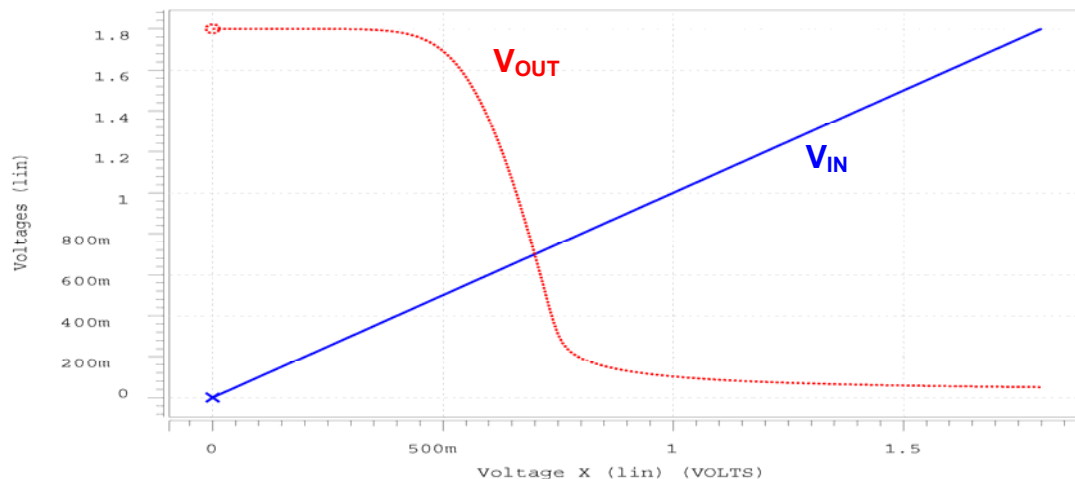


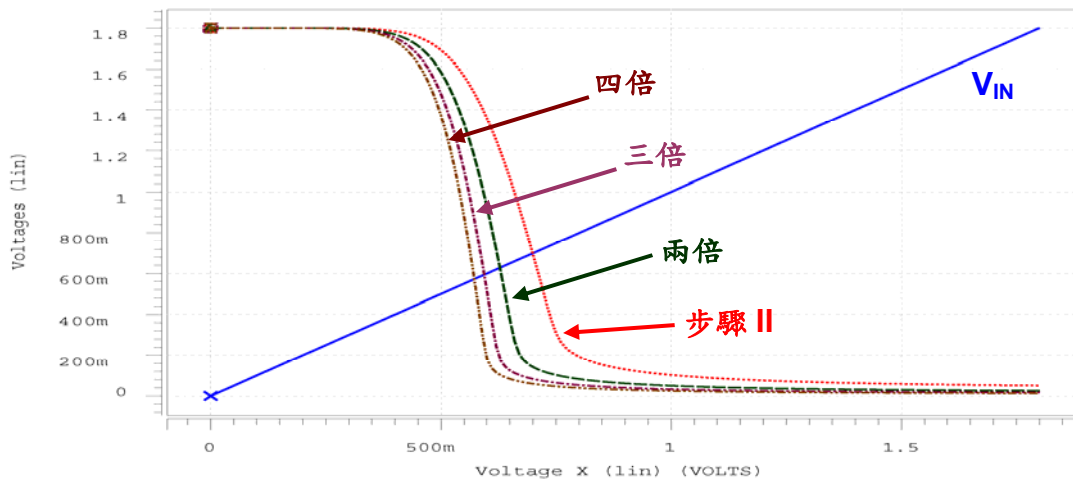
圖 (三)

- II. 利用 HSPICE 將圖 (三) 的電路描述出來，對 V_{IN} 做直流掃描，將 V_{IN} 從 0V 到 1.8V，每次增加 0.01V，觀察 V_{OUT} 。結果如下圖所示。



- III. 利用 HSPICE 將圖 (三) 的電路描述出來，將 MN1 的 Width 分別增加兩倍、三倍和四倍，對 V_{IN} 做直流掃描，將 V_{IN} 從 0V 到 1.8V，每次增加 0.01V，觀察 V_{OUT} 。將模擬結果與步驟 II 之結果同時顯示，並完成表 (一)，

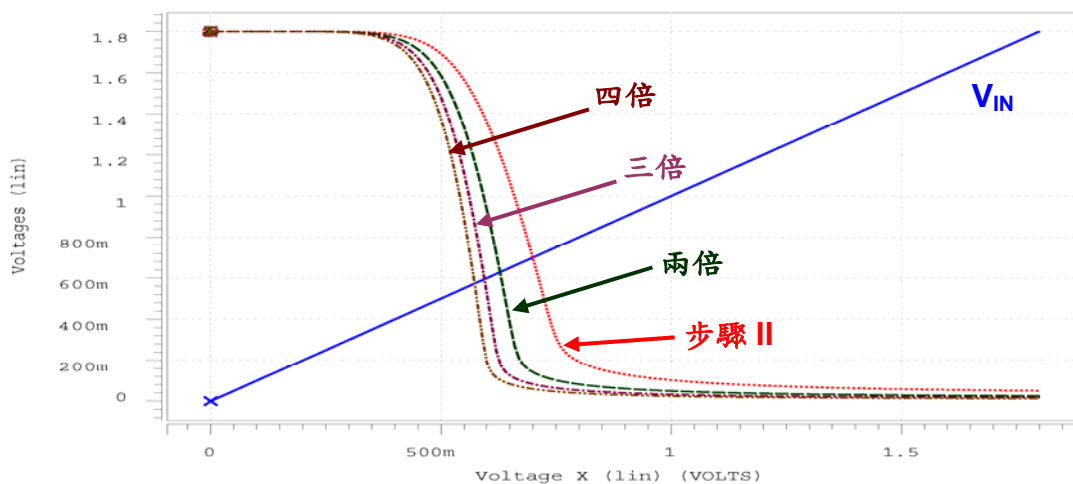
模擬結果如下圖所示。



	步驟 II	兩倍	三倍	四倍
V_{OUT} 轉態位置 (V)				
V_{OUT} 轉移曲線斜率				

表 (一)

IV. 利用 HSPICE 將圖 (三) 的電路描述出來，將 MN1 的 R_{BIAS} 分別增加兩倍、三倍和四倍，對 V_{IN} 做直流掃描，將 V_{IN} 從 0V 到 1.8V，每次增加 0.01V，觀察 V_{OUT} 。將模擬結果與步驟 II 之結果同時顯示，並完成表 (二)，模擬結果如下圖所示。

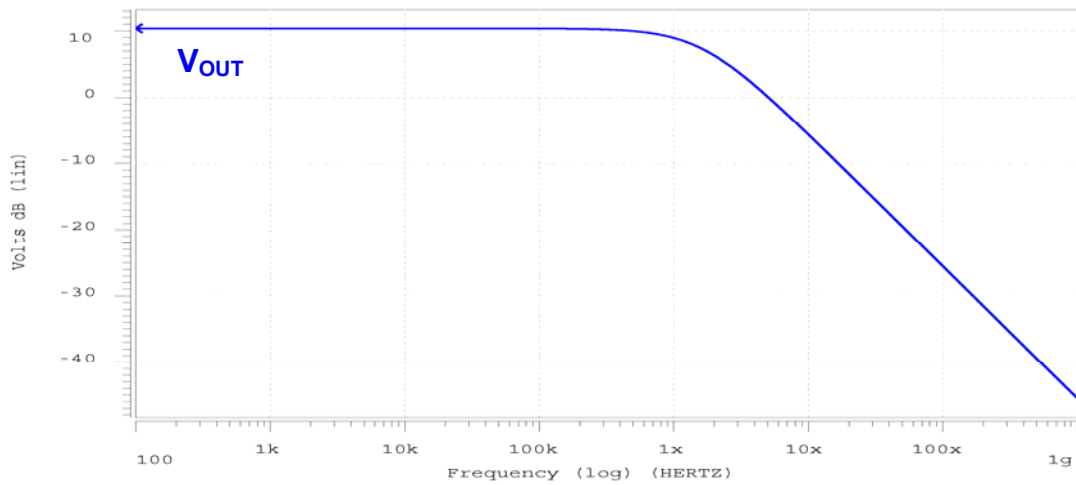


	步驟 II	兩倍	三倍	四倍
V_{OUT} 轉態位置 (V)				
V_{OUT} 轉移曲線斜率				

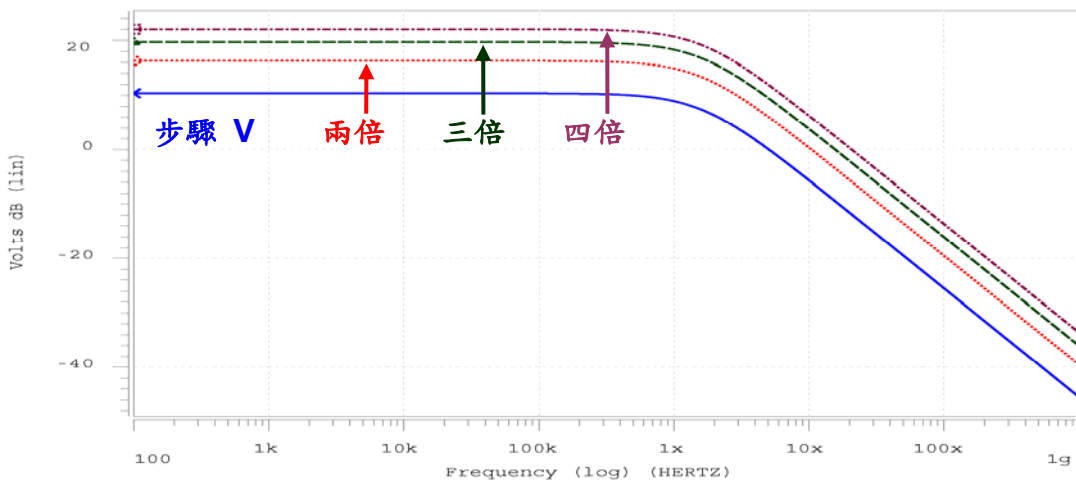
表 (二)

V. 利用 HSPICE 將圖 (三) 的電路描述出來，在轉移曲線上適當的取得工作點後，對 V_{IN} 做交流掃描，從 100 Hz 到 1G Hz，掃描時以 10 倍頻增加，共做 100 點分析，將最後結果以 DB 值顯示，觀察 V_{OUT} 模擬結果。模擬結

果如下圖所示。



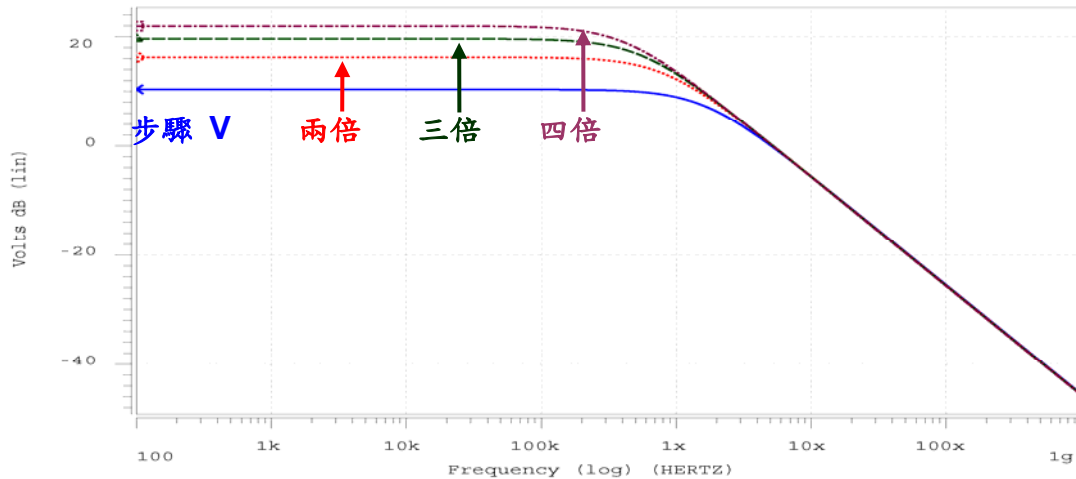
VI. 利用 HSPICE 將圖 (三) 的電路描述出來，將 MN1 的 Width 分別增加兩倍、三倍和四倍，對 V_{IN} 做交流掃描，從 100 Hz 到 1G Hz，掃描時以 10 倍頻增加，共做 100 點分析，將最後結果以 dB 值顯示，觀察 V_{OUT} 。將模擬結果與步驟 V 之結果同時顯示，並完成表 (三)，模擬結果如下圖所示。



	步驟 V	兩倍	三倍	四倍
工作點 (mV)				
放大倍率 (手算)				
放大倍率 (模擬)				
R_{OUT} (Ω) (手算)				
R_{OUT} (Ω) (模擬)				
f_{P1} (Hz) (手算)				
f_{P1} (Hz) (模擬)				
頻寬 (Hz) (手算)				
頻寬 (Hz) (模擬)				

表 (三)

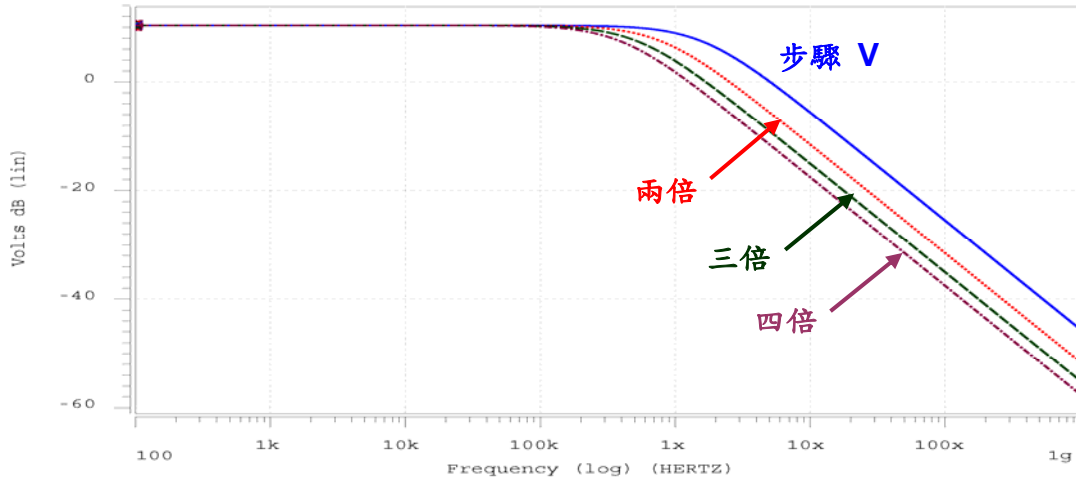
VII. 利用 HSPICE 將圖 (三) 的電路描述出來，將 MN1 的 R_{BIAS} 分別增加兩倍、三倍和四倍，對 V_{IN} 做交流掃描，從 100 Hz 到 1G Hz，掃描時以 10 倍頻增加，共做 100 點分析，將最後結果以 dB 值顯示，觀察 V_{OUT} 。將模擬結果與步驟 V 之結果同時顯示，並完成表 (四)，模擬結果如下圖所示。



	步驟 V	兩倍	三倍	四倍
工作點 (mV)				
放大倍率 (手算)				
放大倍率 (模擬)				
R_{OUT} (Ω) (手算)				
R_{OUT} (Ω) (模擬)				
f_{P1} (Hz) (手算)				
f_{P1} (Hz) (模擬)				
頻寬 (Hz) (手算)				
頻寬 (Hz) (模擬)				

表 (四)

VIII. 利用 HSPICE 將圖 (三) 的電路描述出來，將 MN1 的 C_{LOAD} 分別增加兩倍、三倍和四倍，對 V_{IN} 做交流掃描，從 100 Hz 到 1G Hz，掃描時以 10 倍頻增加，共做 100 點分析，將最後結果以 dB 值顯示，觀察 V_{OUT} 。將模擬結果與步驟 V 之結果同時顯示，並完成表 (五)，模擬結果如下圖所示。



	步驟 V	兩倍	三倍	四倍
工作點 (mV)				
放大倍率 (手算)				
放大倍率 (模擬)				
R_{OUT} (Ω) (手算)				
R_{OUT} (Ω) (模擬)				
f_{P1} (Hz) (手算)				
f_{P1} (Hz) (模擬)				
頻寬 (Hz) (手算)				
頻寬 (Hz) (模擬)				

表 (五)

2. Common Source Amplifier With Active Load

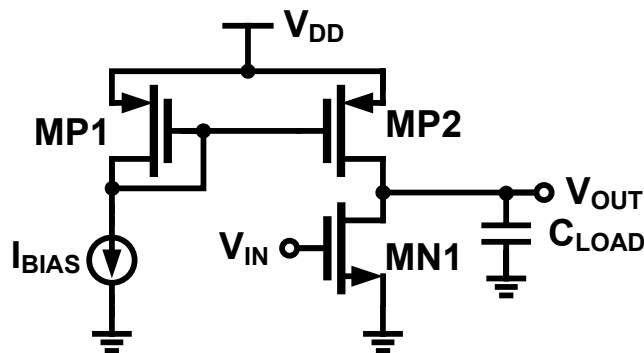


圖 (四)

- I. 圖 (四) 為 Common Source Amplifier with Active Load 電路，此電路與圖 (三) 電路不同之處在於此電路以電流鏡做為偏壓電路，提供穩定偏壓電流，同時還

利用電流鏡的高輸出阻抗提高整體電路的增益值。

在交流方面

$$\text{DC gain } \frac{V_{OUT}}{V_{IN}} = \frac{-g_{m,MN1}}{g_{ds,MP2} + g_{ds,MN1}}$$

$$\text{-3dB Frequency } \omega_{P1} = \frac{g_{ds,MP2} + g_{ds,MN1}}{C_{gd,MP2} + C_{gd,MN1} + C_{bd,MP2} + C_{bd,MN1} + C_{LOAD}}$$

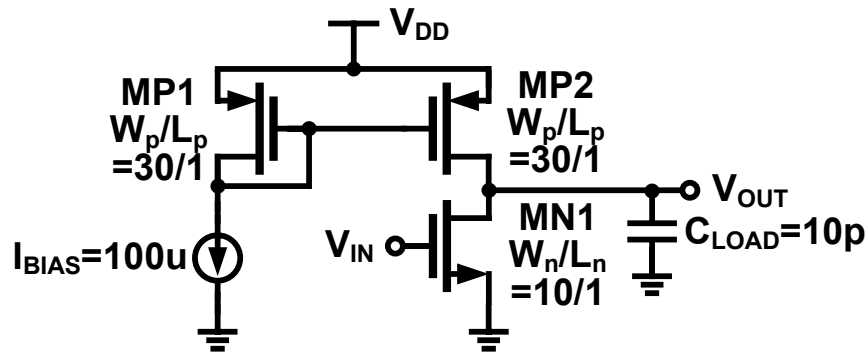
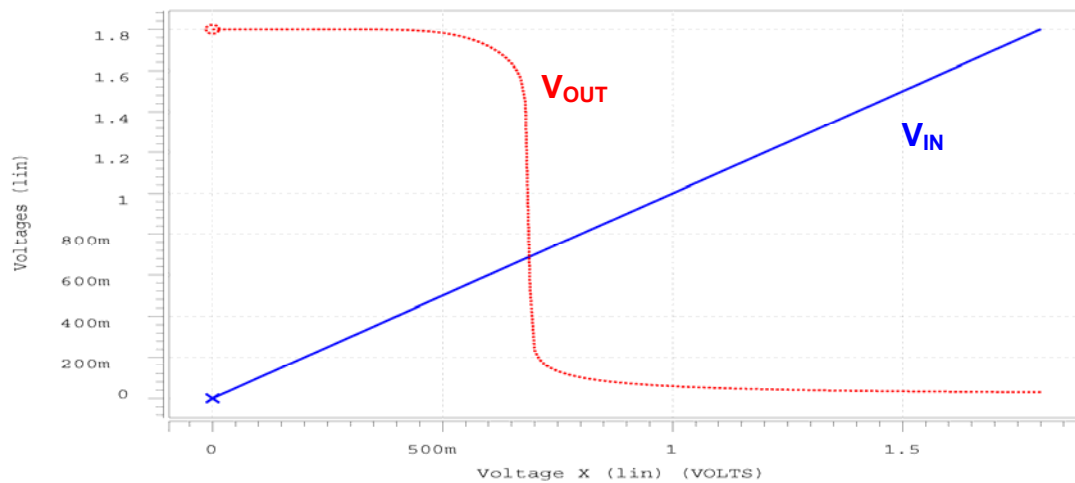
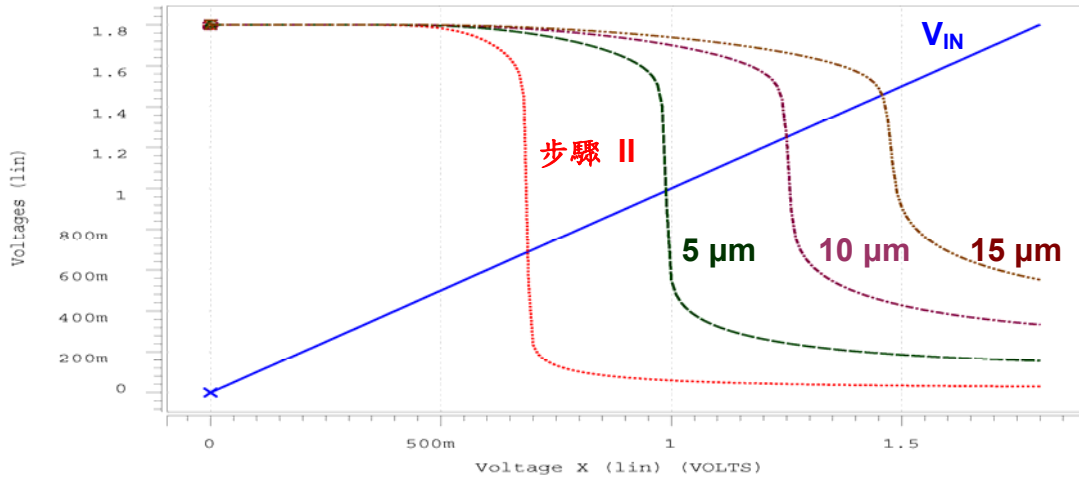


圖 (五)

- II. 利用 HSPICE 將圖 (五) 的電路描述出來，對 V_{IN} 做直流掃描，將 V_{IN} 從 0V 到 1.8V，每次增加 0.01V，觀察 V_{OUT} 。結果如下圖所示。



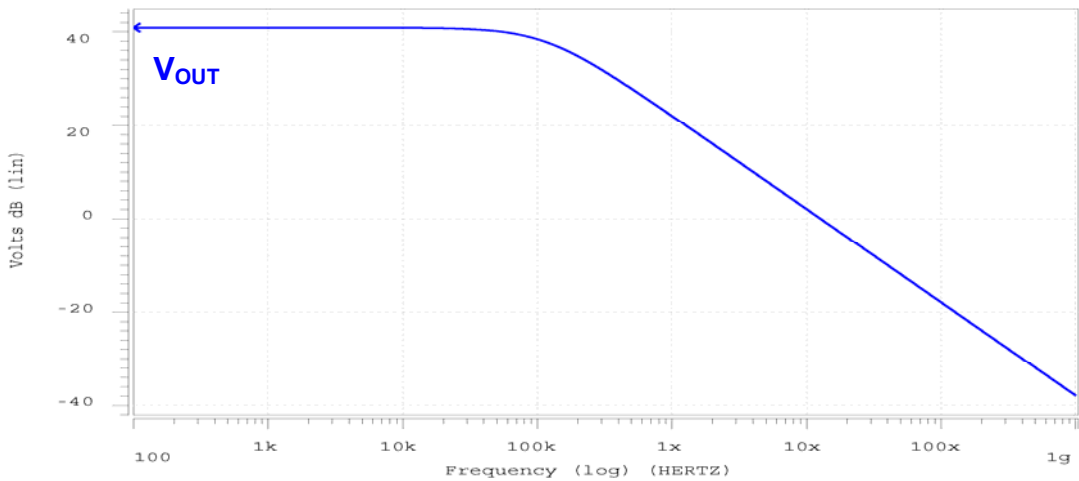
- III. 利用 HSPICE 將圖 (五) 的電路描述出來，將 MN1 的 Length 分別改成 5 μm 、10 μm 和 15 μm ，對 V_{IN} 做直流掃描，將 V_{IN} 從 0V 到 1.8V，每次增加 0.01V，觀察 V_{OUT} 。將模擬結果與步驟 II 之結果同時顯示，並完成表 (六)，模擬結果如下圖所示。



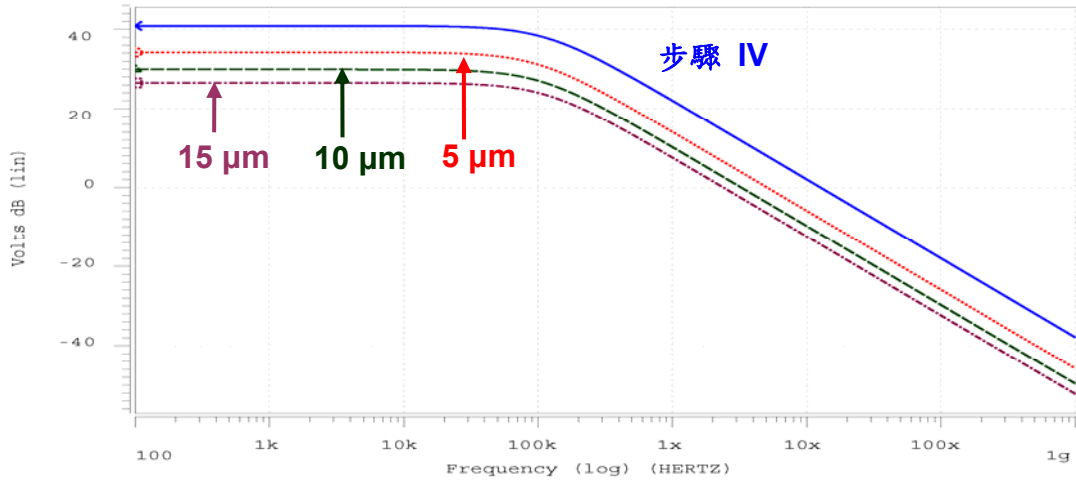
	步驟 II	兩倍	三倍	四倍
V_{OUT} 轉態位置 (V)				
V_{OUT} 轉移曲線斜率				

表 (六)

- IV. 利用 HSPICE 將圖 (五) 的電路描述出來，在轉移曲線上適當的取得工作點後，對 V_{IN} 做交流掃描，從 100 Hz 到 1G Hz，掃描時以 10 倍頻增加，共做 100 點分析，將最後結果以 dB 值顯示，觀察 V_{OUT} 模擬結果。模擬結果如下圖所示。



- V. 利用 HSPICE 將圖 (五) 的電路描述出來，將 MN1 的 Length 分別改成 5 μm 、10 μm 和 15 μm ，對 V_{IN} 做交流掃描，從 100 Hz 到 1G Hz，掃描時以 10 倍頻增加，共做 100 點分析，將最後結果以 dB 值顯示，觀察 V_{OUT} 。將模擬結果與步驟 IV 之結果同時顯示，並完成表 (七)，模擬結果如下圖所示。



	步驟 IV	5 μm	10 μm	15 μm
工作點 (mV)				
放大倍率 (手算)				
放大倍率 (模擬)				
R_{OUT} (Ω) (手算)				
R_{OUT} (Ω) (模擬)				
f_{P1} (Hz) (手算)				
f_{P1} (Hz) (模擬)				
頻寬 (Hz) (手算)				
頻寬 (Hz) (模擬)				

表 (七)

討論：

1. 請模仿 Common Source Amplifier With Resistor Load 實驗步驟，對圖 (六) 之電路做分析與模擬。

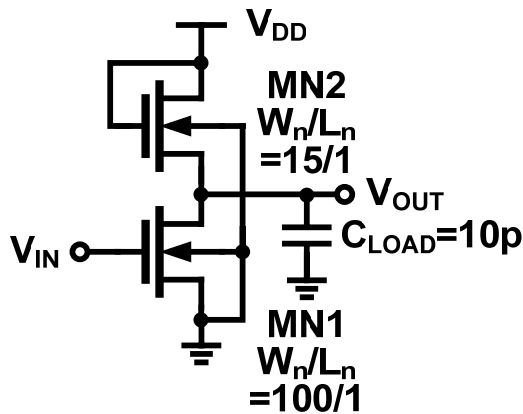


圖 (六)

2. 請模仿 Common Source Amplifier With Resistor Load 實驗步驟，對圖 (七) 之電路做分析與模擬。

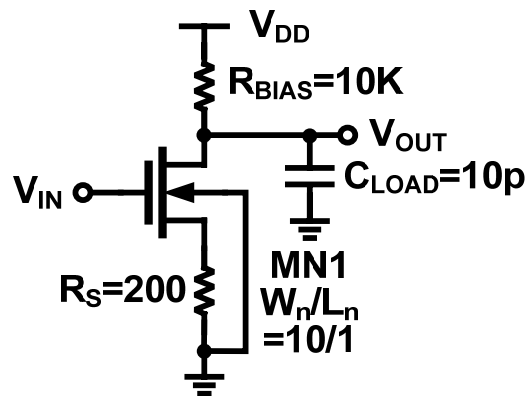


圖 (七)

3. 請解釋何為 Source Degeneration ?
4. 請對圖 (一)、圖 (四)、圖 (六) 與圖 (七)，做直流分析 MOS 操作在飽和區的條件為何與小訊號公式推導。
5. 在本次實驗中，為何使用 Active Load ?

Lab 6 : The Common Gate Amplifier

實驗目的：

證明 CG 組態放大器其直流增益是正向的，而且外接電容或是電阻都會影響其頻寬增益的大小，而且 Body Effect 效應會增加其 Gain 值。

實驗步驟：

2. Common Gate Amplifier

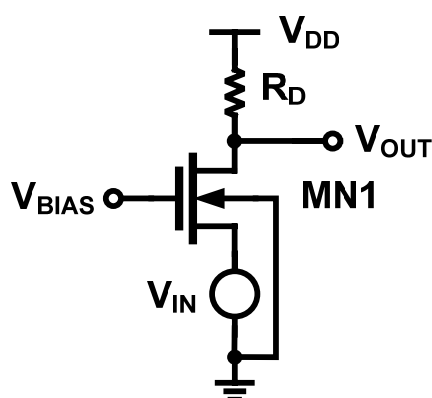


圖 (一)

- I. 圖 (一) 為 Common Gate Amplifier，其負載為電阻被動負載。考慮 MN1 操作在飽和區時 $V_{BIAS} - V_{IN} \geq V_{TH} \geq V_{BIAS} - V_{OUT}$ ，所以 MN1 操作在飽和區的條件可以改寫為 $V_{BIAS} - V_{IN} \geq V_{TH}$ 與 $V_{OUT} \geq V_{IN}$ 。
- II. 不考慮 Channel Length Modulation 及電壓源內阻 R_S 時，當 MN1 在飽和區時，流過 MN1 的電流為

$$I_D = \frac{1}{2} \mu_n C_{OX} \frac{W}{L} (V_{BIAS} - V_{IN} - V_{TH})^2,$$

則輸出電壓 V_{OUT} 為

$$V_{OUT} = V_{DD} - \frac{1}{2} \mu_n C_{OX} \frac{W}{L} (V_{BIAS} - V_{IN} - V_{TH})^2 R_D$$

對上式微分後可得 DC gain

$$\begin{aligned} \frac{\partial V_{OUT}}{\partial V_{IN}} &= -\mu_n C_{OX} \frac{W}{L} (V_{BIAS} - V_{IN} - V_{TH}) \left(-1 - \frac{\partial V_{TH}}{\partial V_{IN}} \right) R_D \\ \frac{\partial V_{OUT}}{\partial V_{IN}} &= \mu_n C_{OX} \frac{W}{L} R_D (V_{BIAS} - V_{IN} - V_{TH}) (1 + \eta) \\ &= g_m (1 + \eta) R_D, \quad \eta = \frac{\partial V_{TH}}{\partial V_{IN}} = \frac{g_{mb}}{g_m} \end{aligned}$$

由上式可得，Common Gate 的增益為正值，另外輸入阻抗

$$R_{IN} = \frac{1}{g_m + g_{mb}}$$

輸出阻抗

$$R_{OUT} = R_D$$

III. 考慮 Channel Length Modulation 及輸入電壓源內阻 R_S 時，當 MN1 在飽和區時，DC gain 為

$$\frac{V_{OUT}}{V_{IN}} = \frac{(g_m + g_{mb})r_o + 1}{r_o + (g_m + g_{mb})r_o R_S + R_S + R_D} R_D$$

輸入阻抗

$$R_{IN} = \frac{R_D + r_o}{1 + (g_m + g_{mb})r_o}$$

輸出阻抗

$$R_{OUT} = \left\{ [1 + (g_m + g_{mb})r_o] R_S + r_o \right\} \parallel R_D$$

-3dB Frequency

$$\omega_{P1} = \frac{1}{[R_D \parallel R_{OUT}][C_{LOAD} + C_{GD}]} \cong \frac{1}{R_D [C_{LOAD} + C_{GD}]}$$

$$\omega_{P2} = \frac{1}{\left[R_S \parallel \frac{1}{g_m} \right] [C_{GS} + C_{SB}]}$$

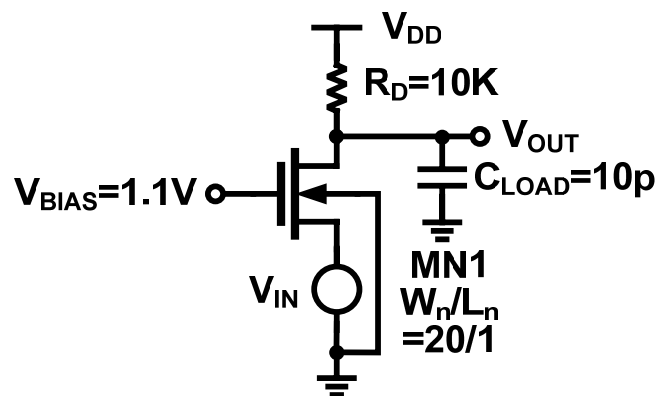
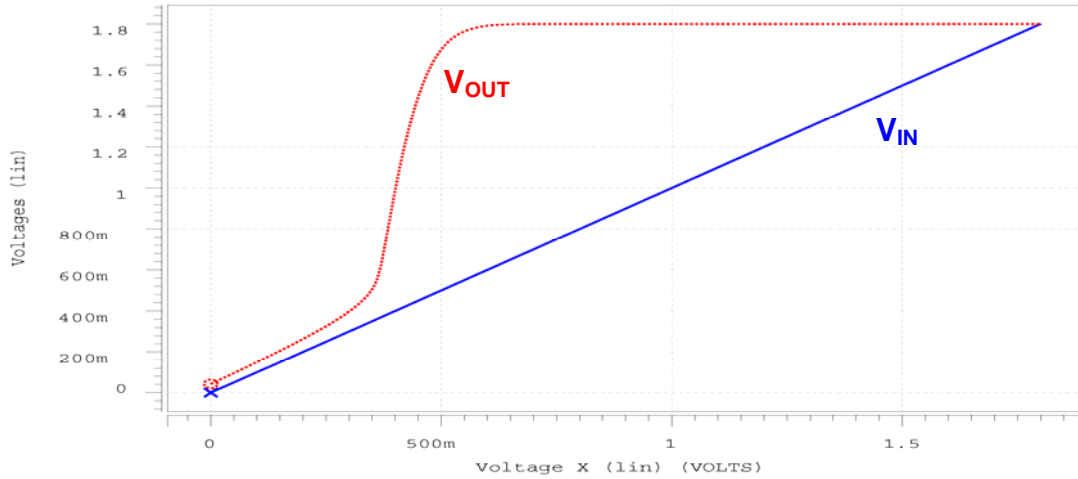
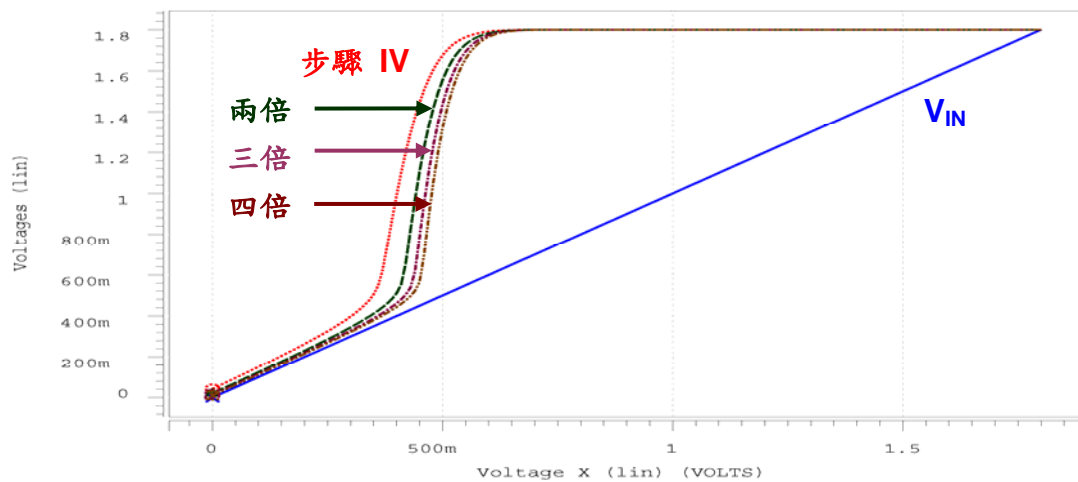


圖 (二)

IV. 利用 HSPICE 將圖 (二) 的電路描述出來，對 V_{IN} 做直流掃描，將 V_{IN} 從 0V 到 1.8V，每次增加 0.01V，觀察 V_{OUT} 。結果如下圖所示。



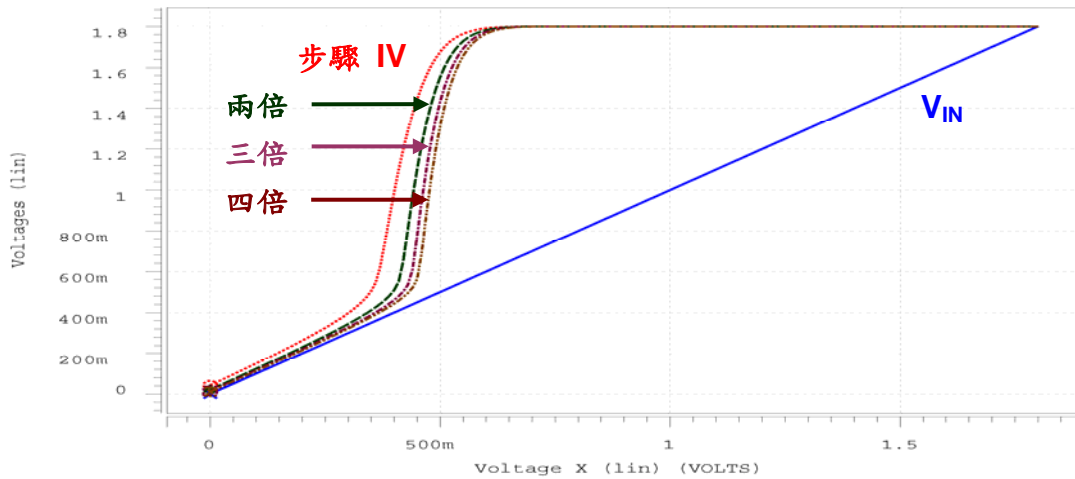
V. 利用 HSPICE 將圖 (二) 的電路描述出來，將 MN1 的 Width 分別增加兩倍、三倍和四倍，對 V_{IN} 做直流掃描，將 V_{IN} 從 0V 到 1.8V，每次增加 0.01V，觀察 V_{OUT} 。將模擬結果與步驟 IV 之結果同時顯示，並完成表 (一)，模擬結果如下圖所示。



	步驟 IV	兩倍	三倍	四倍
V_{OUT} 轉態位置 (V)				
V_{OUT} 轉移曲線斜率				

表 (一)

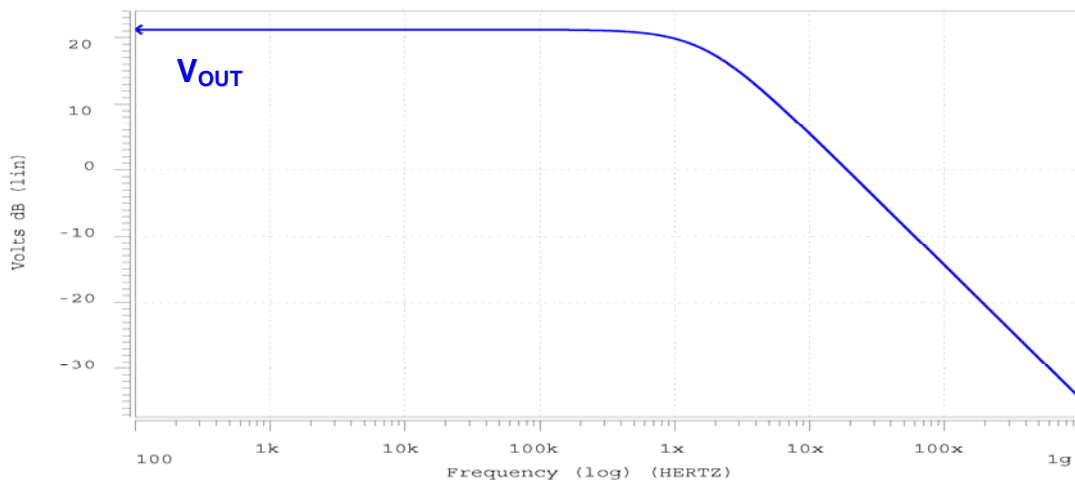
VI. 利用 HSPICE 將圖 (二) 的電路描述出來，將 MN1 的 R_{BIAS} 分別增加兩倍、三倍和四倍，對 V_{IN} 做直流掃描，將 V_{IN} 從 0V 到 1.8V，每次增加 0.01V，觀察 V_{OUT} 。將模擬結果與步驟 IV 之結果同時顯示，並完成表 (二)，模擬結果如下圖所示。



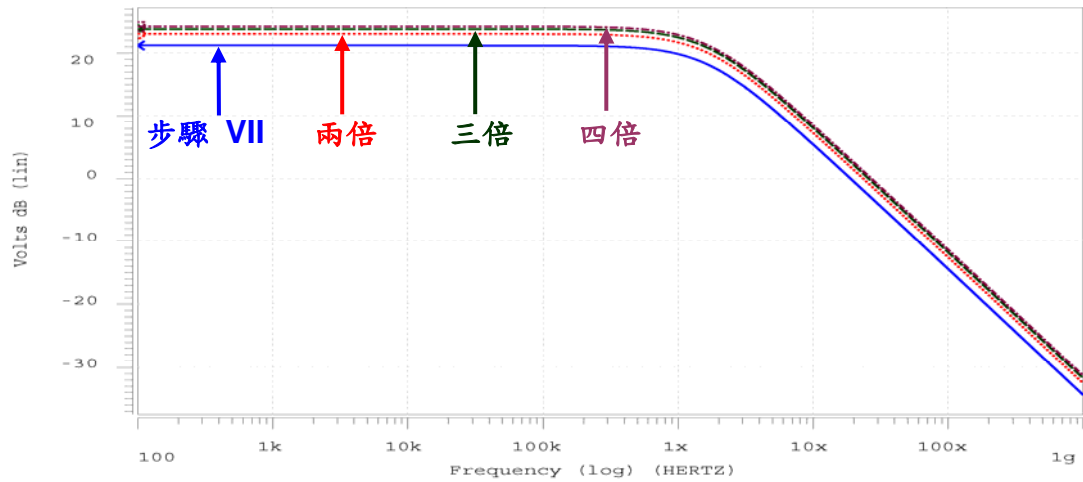
	步驟 IV	兩倍	三倍	四倍
V_{OUT} 轉態位置 (V)				
V_{OUT} 轉移曲線斜率				

表 (二)

VII. 利用 HSPICE 將圖 (二) 的電路描述出來，在轉移曲線上適當的取得工作點後，對 V_{IN} 做交流掃描，從 100 Hz 到 1G Hz，掃描時以 10 倍頻增加，共做 100 點分析，將最後結果以 dB 值顯示，觀察 V_{OUT} 模擬結果。模擬結果如下圖所示。



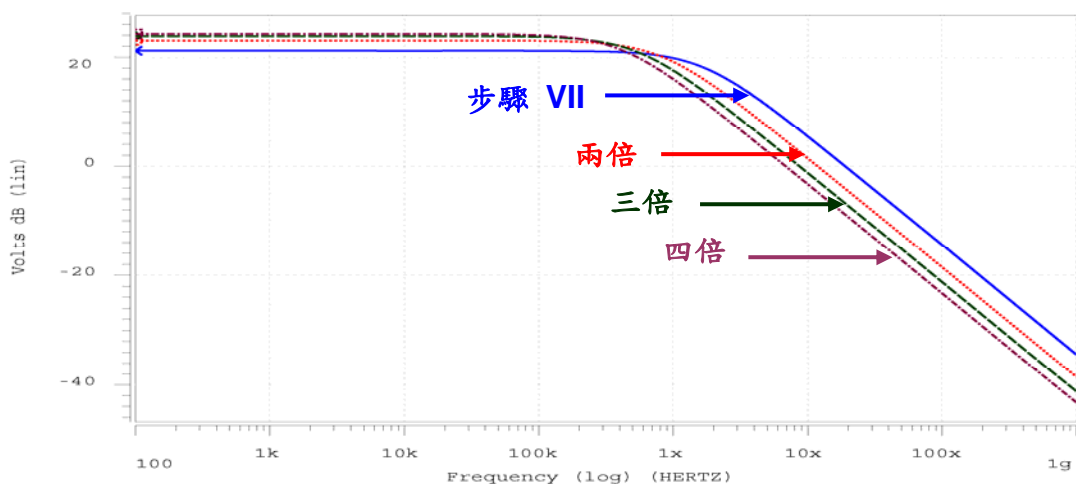
VIII. 利用 HSPICE 將圖 (二) 的電路描述出來，將 MN1 的 Width 分別增加兩倍、三倍和四倍，對 V_{IN} 做交流掃描，從 100 Hz 到 1G Hz，掃描時以 10 倍頻增加，共做 100 點分析，將最後結果以 dB 值顯示，觀察 V_{OUT} 。將模擬結果與步驟 VII 之結果同時顯示，並完成表 (三)，模擬結果如下圖所示。



	步驟 VII	兩倍	三倍	四倍
工作點 (mV)				
放大倍率 (手算)				
放大倍率 (模擬)				
R_{OUT} (Ω) (手算)				
R_{OUT} (Ω) (模擬)				
f_{P1} (Hz) (手算)				
f_{P1} (Hz) (模擬)				
頻寬 (Hz) (手算)				
頻寬 (Hz) (模擬)				

表 (三)

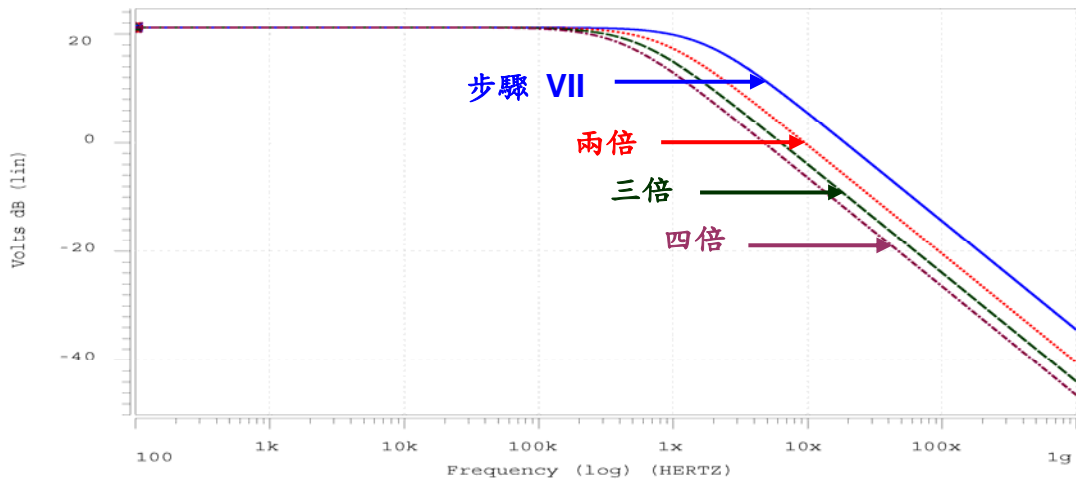
IX. 利用 HSPICE 將圖 (二) 的電路描述出來，將 MN1 的 R_{BIAS} 分別增加兩倍、三倍和四倍，對 V_{IN} 做交流掃描，從 100 Hz 到 1G Hz，掃描時以 10 倍頻增加，共做 100 點分析，將最後結果以 DB 值顯示，觀察 V_{OUT} 。將模擬結果與步驟 VII 之結果同時顯示，並完成表 (四)，模擬結果如下圖所示。



	步驟 VII	兩倍	三倍	四倍
工作點 (mV)				
放大倍率 (手算)				
放大倍率 (模擬)				
R_{OUT} (Ω) (手算)				
R_{OUT} (Ω) (模擬)				
f_{P1} (Hz) (手算)				
f_{P1} (Hz) (模擬)				
頻寬 (Hz) (手算)				
頻寬 (Hz) (模擬)				

表 (四)

- X. 利用 HSPICE 將圖 (三) 的電路描述出來，將 MN1 的 C_{LOAD} 分別增加兩倍、三倍和四倍，對 V_{IN} 做交流掃描，從 100 Hz 到 1G Hz，掃描時以 10 倍頻增加，共做 100 點分析，將最後結果以 DB 值顯示，觀察 V_{OUT} 。將模擬結果與步驟 VII 之結果同時顯示，並完成表 (五)，模擬結果如下圖所示。



	步驟 VII	兩倍	三倍	四倍
工作點 (mV)				
放大倍率 (手算)				
放大倍率 (模擬)				
R_{OUT} (Ω) (手算)				
R_{OUT} (Ω) (模擬)				
f_{P1} (Hz) (手算)				
f_{P1} (Hz) (模擬)				
頻寬 (Hz) (手算)				
頻寬 (Hz) (模擬)				

表 (五)

2. Common Gate Amplifier with Active Load

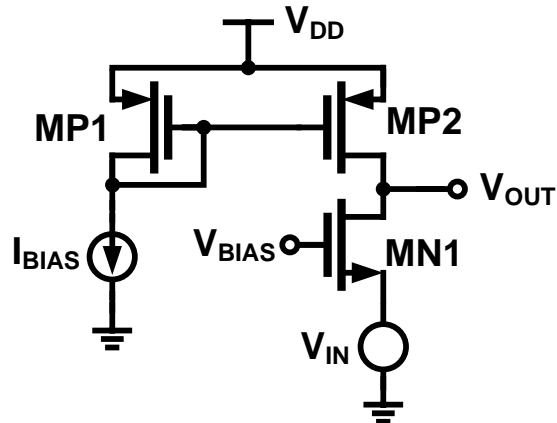


圖 (三)

- I. 圖 (三)為 Common Gate Amplifier with Active Load，其負載為一 Constant Current Source。考慮 MN1 操作在飽和區時 $V_{BIAS} - V_{IN} \geq V_{TH} \geq V_{BIAS} - V_{OUT}$ ，所以 MN1 操作在飽和區的條件可以改寫為 $V_{BIAS} - V_{IN} \geq V_{TH}$ 與 $V_{OUT} \geq V_{IN}$ 。若不考慮輸入電壓源內阻 R_S 經由小訊號分析可得

DC gain

$$\frac{V_{OUT}}{V_{IN}} = \left(g_{m,MN1} + g_{mb,MN1} + \frac{1}{r_{O,MN1}} \right) \times (r_{O,MN1} \parallel r_{O,MP2})$$

輸入阻抗

$$R_{IN} = \frac{1}{(g_{m,MN1} + g_{mb,MN1})} \times \left(1 + \frac{r_{O,MP2}}{r_{O,MN1}} \right)$$

輸出阻抗

$$R_{OUT} = r_{O,MN1} \parallel r_{O,MP2}$$

-3dB Frequency

$$\omega_{P1} = \frac{g_{ds,MP2} + g_{ds,MN1}}{C_{gd,MP2} + C_{gd,MN1} + C_{bd,MP2} + C_{bd,MN1} + C_{LOAD}}$$

$$\omega_{P2} = \frac{1}{\frac{1}{g_{m,MN1}} [C_{GS, MN1} + C_{SB, MN1}]}$$

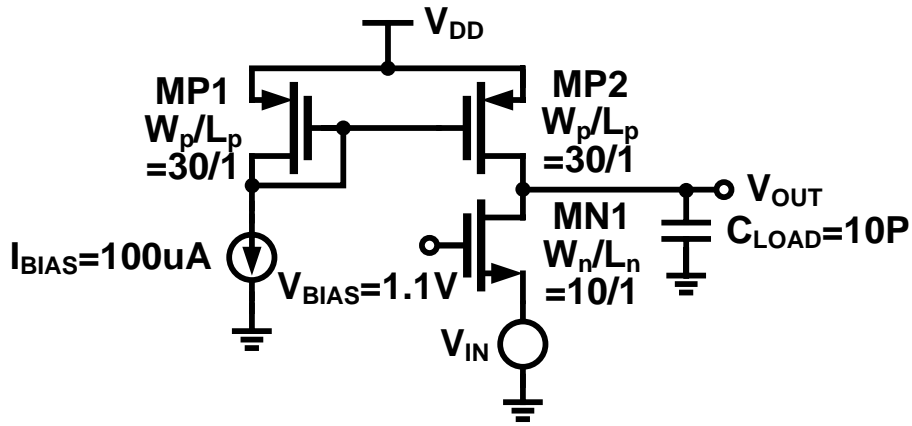
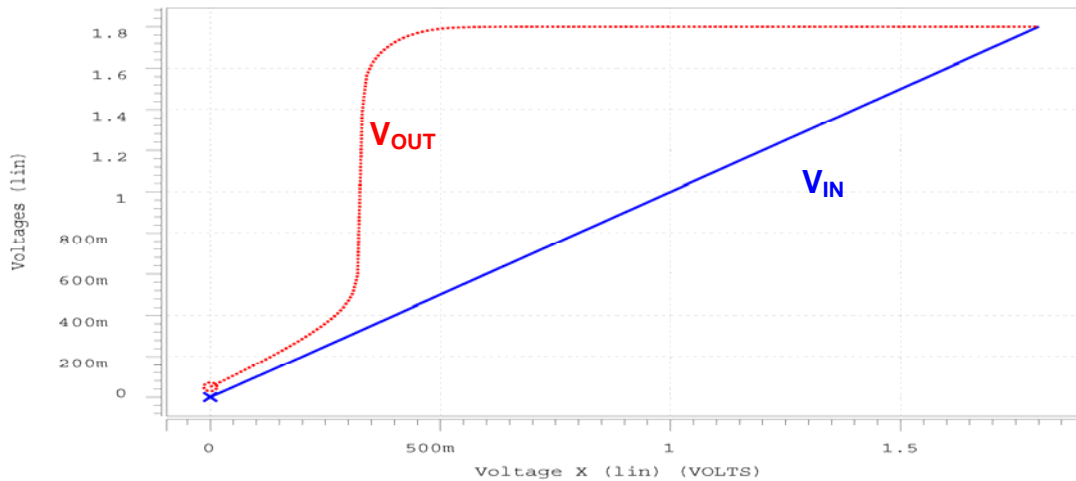
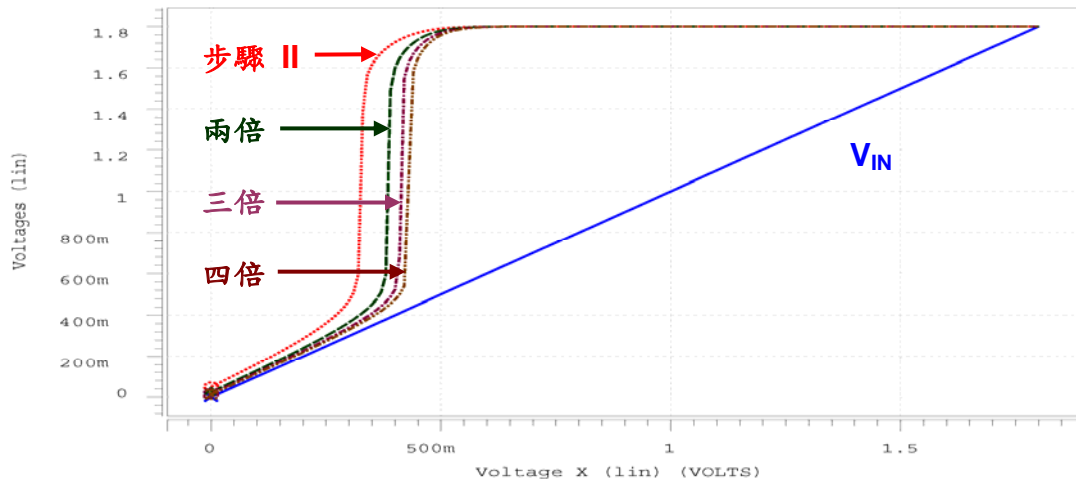


圖 (四)

- II. 利用 HSPICE 將圖 (四) 的電路描述出來，對 V_{IN} 做直流掃描，將 V_{IN} 從 0V 到 1.8V，每次增加 0.01V，觀察 V_{OUT} 。結果如下圖所示。



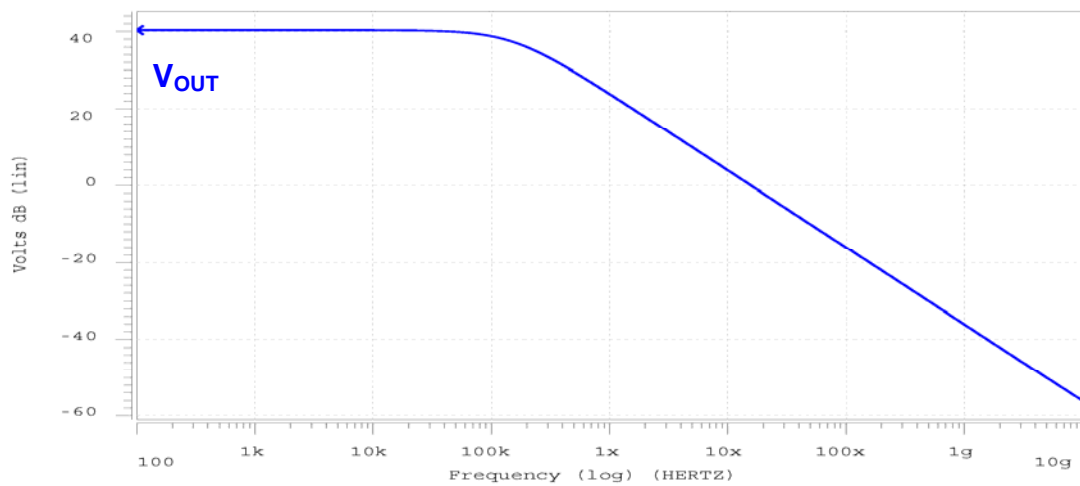
- III. 利用 HSPICE 將圖 (四) 的電路描述出來，將 MN1 的 Width 分別增加兩倍、三倍和四倍，對 V_{IN} 做直流掃描，將 V_{IN} 從 0V 到 1.8V，每次增加 0.01V，觀察 V_{OUT} 。將模擬結果與步驟 II 之結果同時顯示，並完成表 (六)，模擬結果如下圖所示。



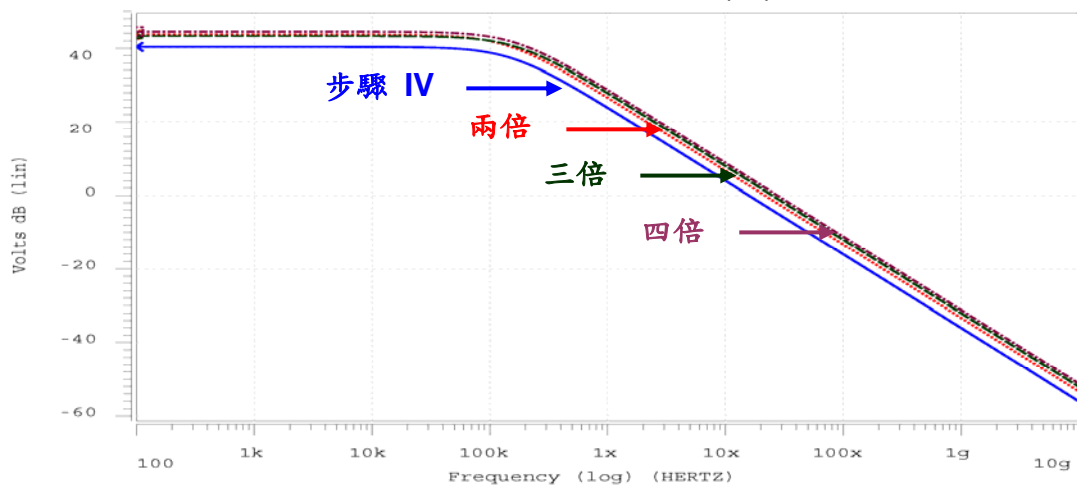
	步驟 II	兩倍	三倍	四倍
V_{OUT} 轉態位置 (V)				
V_{OUT} 轉移曲線斜率				

表 (六)

- IV. 利用 HSPICE 將圖 (四) 的電路描述出來，在轉移曲線上適當的取得工作點後，對 V_{IN} 做交流掃描，從 100 Hz 到 1G Hz，掃描時以 10 倍頻增加，共做 100 點分析，將最後結果以 DB 值顯示，觀察 V_{OUT} 模擬結果。模擬結果如下圖所示。



- V. 利用 HSPICE 將圖 (四) 的電路描述出來，將 MN1 的 Width 分別增加兩倍、三倍和四倍，對 V_{IN} 做交流掃描，從 100 Hz 到 1G Hz，掃描時以 10 倍頻增加，共做 100 點分析，將最後結果以 DB 值顯示，觀察 V_{OUT} 。將模擬結果與步驟 IV 之結果同時顯示，並完成表 (七)，模擬結果如下圖所示。



	步驟 IV	兩倍	三倍	四倍
工作點 (mV)				
放大倍率 (手算)				
放大倍率 (模擬)				
R_{OUT} (Ω) (手算)				
R_{OUT} (Ω) (模擬)				
f_{P1} (Hz) (手算)				
f_{P1} (Hz) (模擬)				
頻寬 (Hz) (手算)				
頻寬 (Hz) (模擬)				

表 (七)

討論：

1. 試說明 Common Gate 與 Common Source 放大器特性有何不同？
2. 請模仿 Common Gate Amplifier With Resistor Load 實驗步驟，對圖 (五) 之電路做分析與模擬。

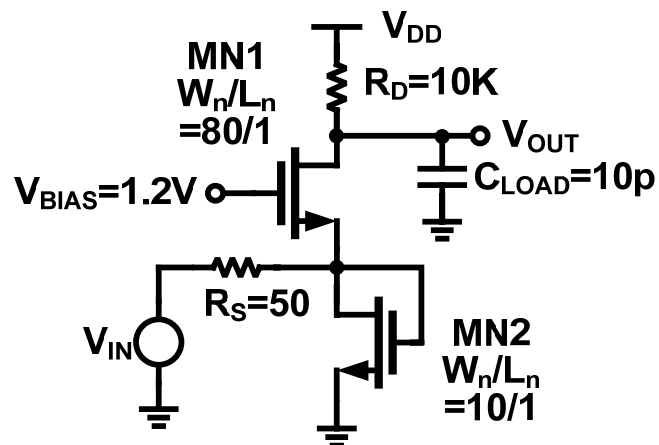


圖 (五)

Lab 7 : The Common-Drain Amplifier

實驗目的：

由於 CS Amplifier 要達到 High Gain 的目的，因此輸出阻抗盡可能要大，但是如果現在要推出一個低輸出阻抗的負載，為了使訊號在幾乎無耗損情況下驅動負載，就得在放大器後設計一個緩衝機制，而 Common Drain Amplifier 正符合這個特點。

實驗步驟：

1. Common Drain Amplifier

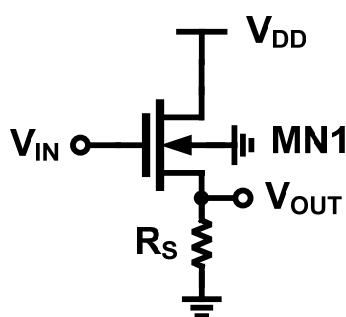


圖 (一) Common Drain Amplifier

- I. 圖 (一) 為一個使用電阻負載之 Common Drain Amplifier，由於 NMOS 元件工作在飽和區的條件為 $V_{GS} \geq V_{TH}$ 且 $V_{GD} \leq V_{TH} \Rightarrow V_{DS} \geq V_{GS} - V_{TH}$ 所以此電路中 MN1 工作在飽和區的條件為

$$V_{DD} - V_{OUT} + V_{TH} \geq V_{IN} - V_{OUT} \geq V_{TH} \Rightarrow V_{OUT} \leq V_{IN} - V_{TH}$$

由上述不等式可以知道，當 V_{IN} 大於 V_{TH} 後， V_{OUT} 會隨著 V_{IN} 而有一個 V_{TH} 的 Level Shift 值，故 Common Drain Amplifier 又稱為 Source Follower，而因 Source 端電位與 Bulk 端電位不同，故此電路會受到 Body Effect 的影響。可以發現隨著 V_{IN} 增加 Source 端電位也會上升，造成 V_{TH} 上升，因此 V_{IN} 與 V_{OUT} 的差值也會變大。

以下進行此電路的小訊號分析，若忽略 Channel Length Modulation 之效應，利用流過 MN1 之電流值與 R_S 之乘積可得 V_{OUT}

$$V_{OUT} = \frac{1}{2} \mu_n C_{OX} \left(\frac{W_n}{L_n} \right) (V_{IN} - V_{OUT} - V_{TH})^2 \times R_S$$

等號兩邊同時對 V_{IN} 偏微分後可得 DC gain

$$A_V = \frac{\partial V_{OUT}}{\partial V_{IN}} = \mu_n C_{OX} \left(\frac{W_n}{L_n} \right) (V_{IN} - V_{OUT} - V_{TH}) \left(1 - \frac{\partial V_{TH}}{\partial V_{IN}} - \frac{\partial V_{OUT}}{\partial V_{IN}} \right) R_S$$

$$\frac{\partial V_{OUT}}{\partial V_{IN}} = \frac{\mu_n C_{OX} \left(\frac{W_n}{L_n} \right) (V_{IN} - V_{OUT} - V_{TH}) R_S}{1 + \mu_n C_{OX} \left(\frac{W_n}{L_n} \right) (V_{IN} - V_{OUT} - V_{TH}) R_S (1 + \eta)}, \quad \frac{\partial V_{TH}}{\partial V_{IN}} = \eta \frac{\partial V_{OUT}}{\partial V_{IN}}$$

且

$$g_m = \frac{\partial I_{DS}}{\partial V_{GS}} = \mu_n C_{OX} \left(\frac{W_n}{L_n} \right) (V_{IN} - V_{OUT} - V_{TH})$$

所以 DC gain

$$A_V = \frac{g_m R_S}{1 + (g_m + g_{mb}) R_S} \cong \frac{1}{1 + \eta}$$

輸出阻抗為

$$R_{OUT} = \frac{1}{g_m + g_{mb}} \parallel R_S$$

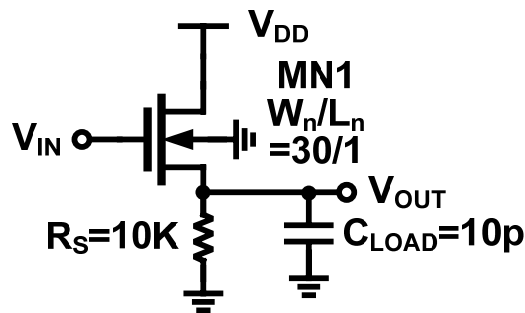
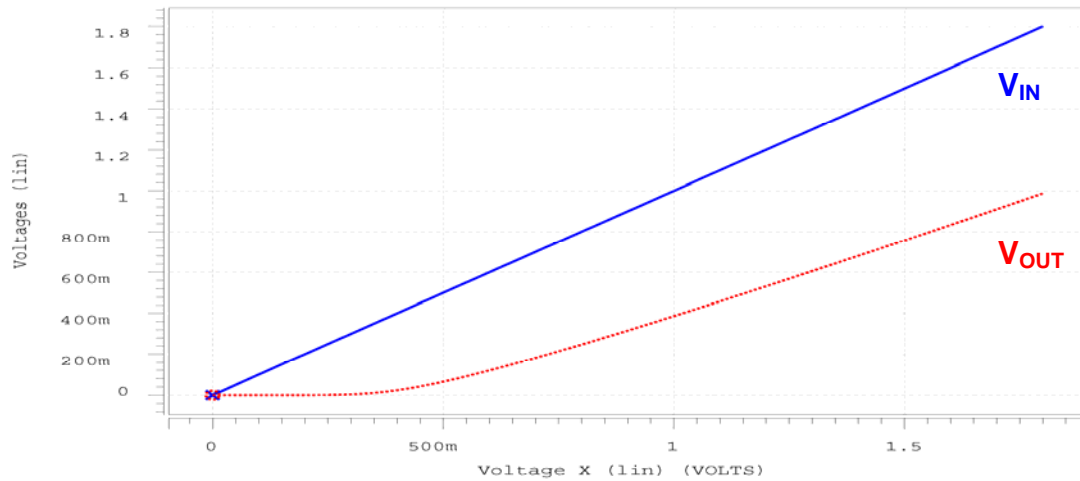
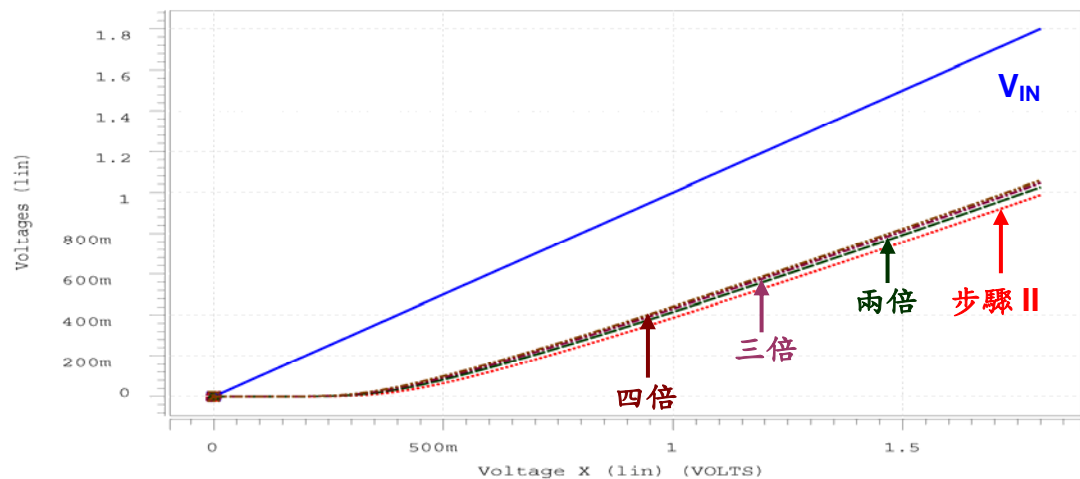


圖 (二)

- II. 利用 HSPICE 將圖 (二) 的電路描述出來，對 V_{IN} 做直流掃描，將 V_{IN} 從 0V 到 1.8V，每次增加 0.01V，觀察 V_{OUT} 。結果如下圖所示。



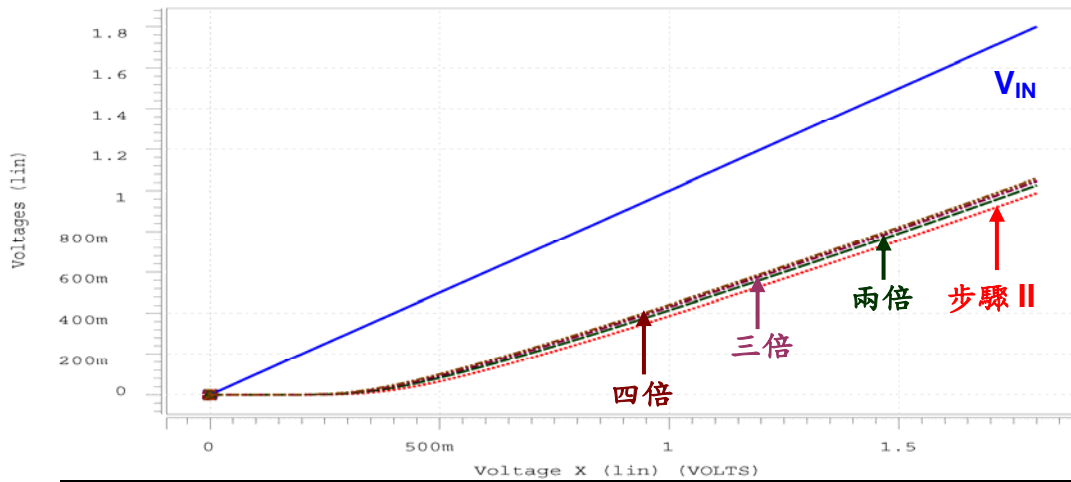
III. 利用 HSPICE 將圖 (二) 的電路描述出來，將 MN1 的 Width 分別增加兩倍、三倍和四倍，對 V_{IN} 做直流掃描，將 V_{IN} 從 0V 到 1.8V，每次增加 0.01V，觀察 V_{OUT} 。將模擬結果與步驟 II 之結果同時顯示，並完成表 (一)，模擬結果如下圖所示。



	步驟 II	兩倍	三倍	四倍
V_{OUT} 轉態位置 (V)				
V_{OUT} 轉移曲線斜率				

表 (一)

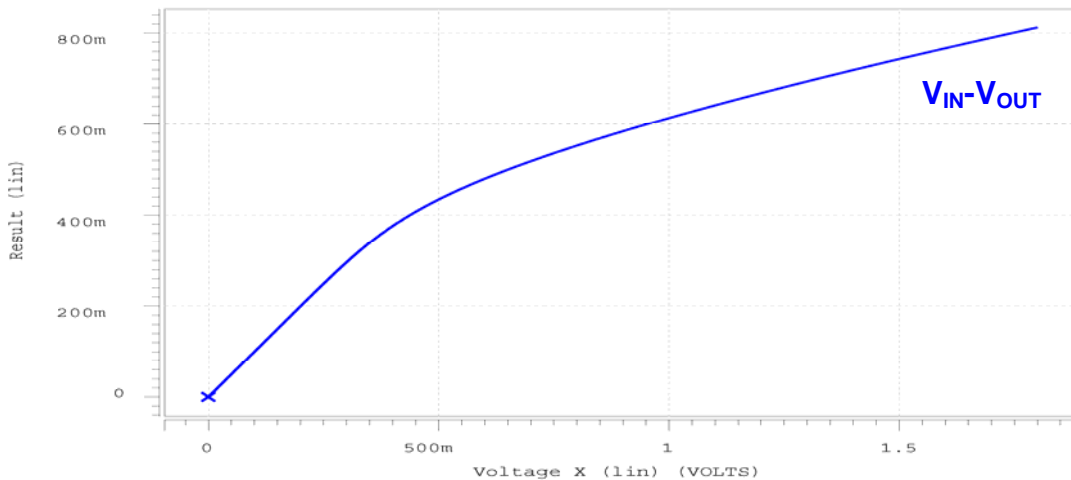
IV. 利用 HSPICE 將圖 (二) 的電路描述出來，將 R_S 分別增加兩倍、三倍和四倍，對 V_{IN} 做直流掃描，將 V_{IN} 從 0V 到 1.8V，每次增加 0.01V，觀察 V_{OUT} 。將模擬結果與步驟 II 之結果同時顯示，並完成表 (二)，模擬結果如下圖所示。



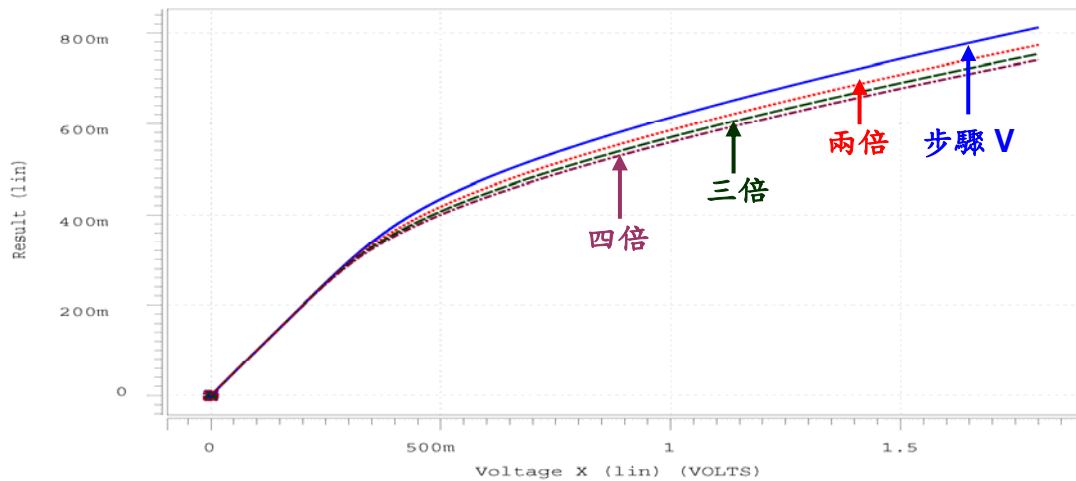
	步驟 II	兩倍	三倍	四倍
V_{OUT} 轉態位置 (V)				
V_{OUT} 轉移曲線斜率				

表 (二)

V. 利用 HSPICE 將圖 (二) 的電路描述出來，對 V_{IN} 做直流掃描，將 V_{IN} 從 0V 到 1.8V，每次增加 0.01V，觀察 V_{IN} 與 V_{OUT} 相減後的結果。結果如下圖所示。



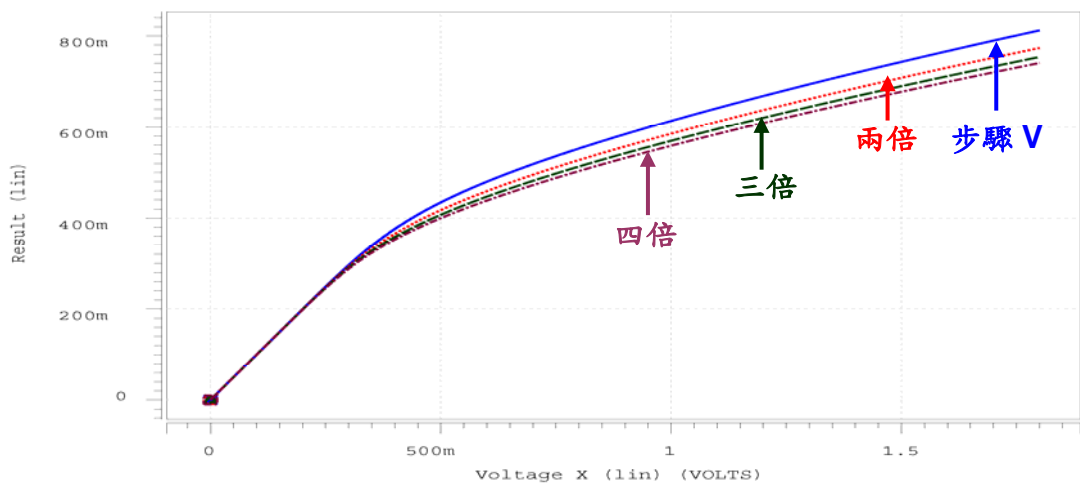
VI. 利用 HSPICE 將圖 (二) 的電路描述出來，將 MN1 的 Width 分別增加兩倍、三倍和四倍，對 V_{IN} 做直流掃描，將 V_{IN} 從 0V 到 1.8V，每次增加 0.01V，觀察 V_{IN} 與 V_{OUT} 相減後的結果。將模擬結果與步驟 V 之結果同時顯示，並完成表 (三)，模擬結果如下圖所示。



	步驟 V	兩倍	三倍	四倍
$V_{IN} - V_{OUT}$ 最大值 (V)				

表 (三)

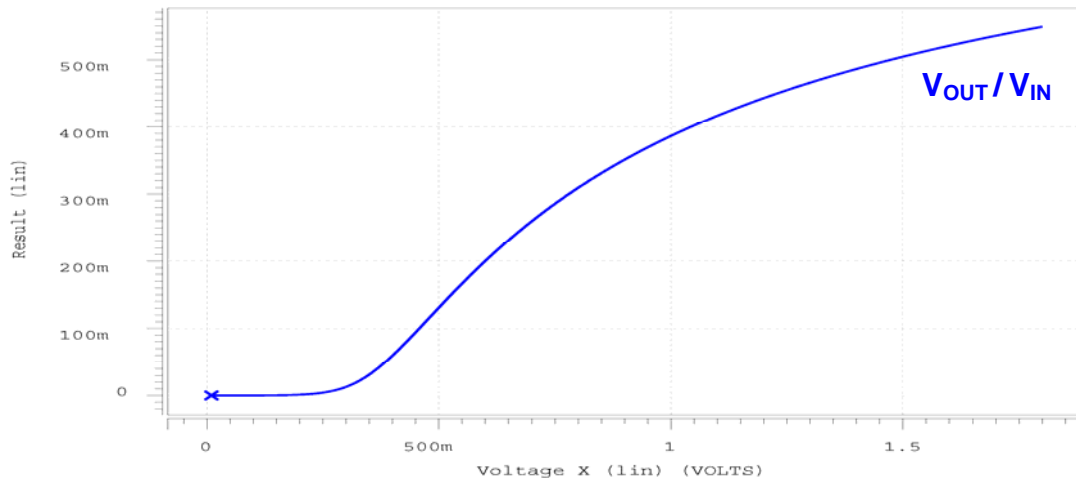
VII. 利用 HSPICE 將圖 (二) 的電路描述出來，將 R_S 分別增加兩倍、三倍和四倍，對 V_{IN} 做直流掃描，將 V_{IN} 從 0V 到 1.8V，每次增加 0.01V，觀察 V_{IN} 與 V_{OUT} 相減後的結果。將模擬結果與步驟 V 之結果同時顯示，並完成表 (四)，模擬結果如下圖所示。



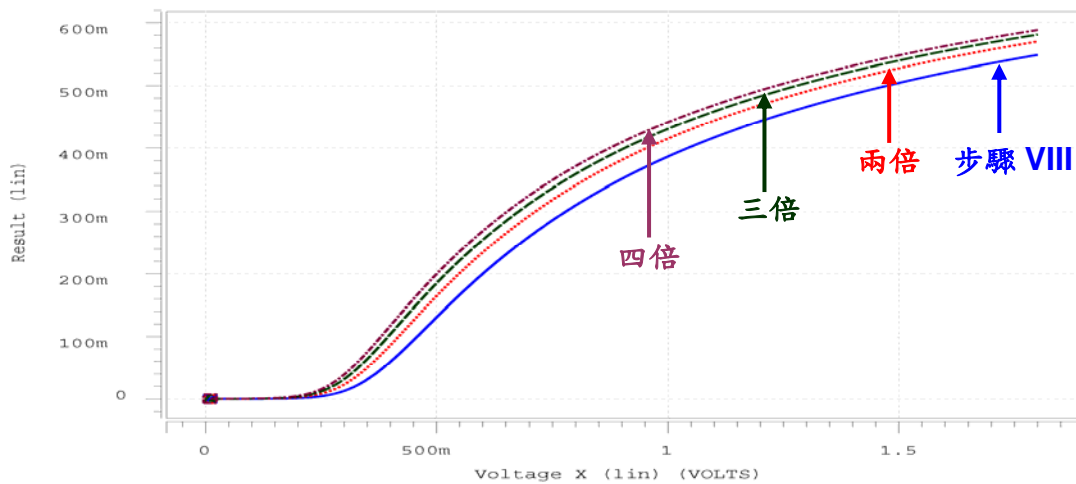
	步驟 V	兩倍	三倍	四倍
$V_{IN} - V_{OUT}$ 最大值 (V)				

表 (四)

VIII. 利用 HSPICE 將圖 (二) 的電路描述出來，對 V_{IN} 做直流掃描，將 V_{IN} 從 0.01V 到 1.8V，每次增加 0.01V，觀察 V_{OUT} 除 V_{IN} 後的結果。結果如下圖所示。



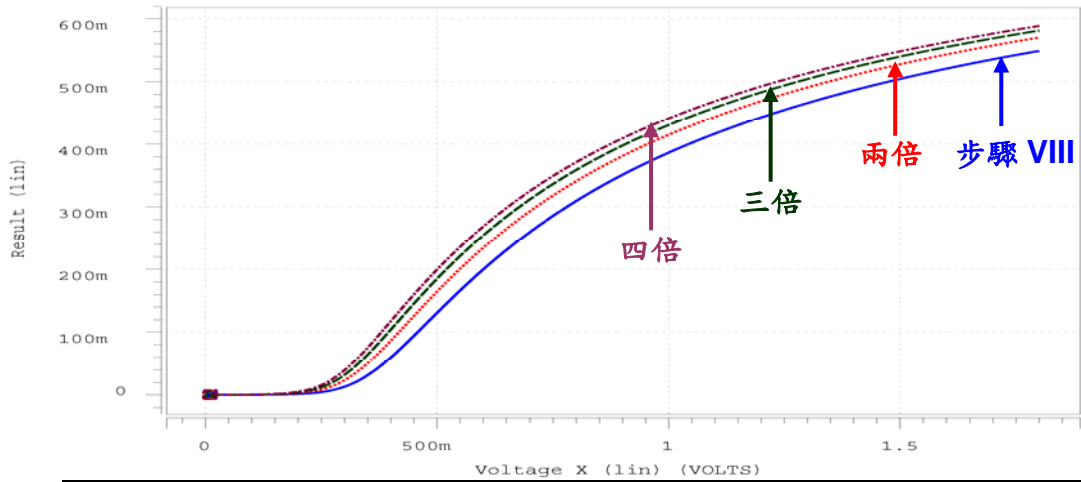
IX. 利用 HSPICE 將圖 (二) 的電路描述出來，將 MN1 的 Width 分別增加兩倍、三倍和四倍，對 V_{IN} 做直流掃描，將 V_{IN} 從 0.01V 到 1.8V，每次增加 0.01V，觀察 V_{OUT} 除 V_{IN} 後的結果。將模擬結果與步驟 VIII 之結果同時顯示，並完成表 (五)，模擬結果如下圖所示。



	步驟 VIII	兩倍	三倍	四倍
V_{OUT}/V_{IN} 最大值				

表 (五)

X. 利用 HSPICE 將圖 (二) 的電路描述出來，將 R_S 分別增加兩倍、三倍和四倍，對 V_{IN} 做直流掃描，將 V_{IN} 從 0.01V 到 1.8V，每次增加 0.01V，觀察 V_{OUT} 除 V_{IN} 後的結果。將模擬結果與步驟 VIII 之結果同時顯示，並完成表 (六)，模擬結果如下圖所示。



	步驟 VIII	兩倍	三倍	四倍
V_{OUT}/V_{IN} 最大值				

表 (六)

2. Common Drain Amplifier with Current Source Load

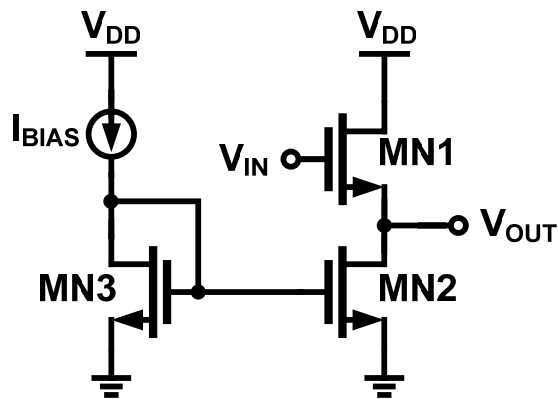


圖 (三)

- I. 在圖 (一) 中流過 MN1 之電流與輸入位準高度相關，當 V_{IN} 電壓增加，會造成 $V_{GS} - V_{TH}$ 增加，但因受到 Body Effect 的影響 $V_{GS} - V_{TH}$ 為非線性增加，故會在輸入-輸出曲線上有非線性項的存在。為了改善非線性問題，可使用電流鏡負載取代電阻負載，等效電路如圖 (三) 所示。

- II. 經由小訊號分析後可得

DC gain

$$A_V = \frac{g_{m,MN1} \left(r_{O,MN1} \parallel r_{O,MN2} \parallel \frac{1}{g_{mb,MN1}} \right)}{1 + g_{m,MN1} \left(r_{O,MN1} \parallel r_{O,MN2} \parallel \frac{1}{g_{mb,MN1}} \right)}$$

輸出阻抗為

$$R_{OUT} = \frac{1}{g_{m,MN1} + g_{mb,MN1}} \parallel r_{O,MN1} \parallel r_{O,MN2} \cong \frac{1}{g_{m,MN1} + g_{mb,MN1}}$$

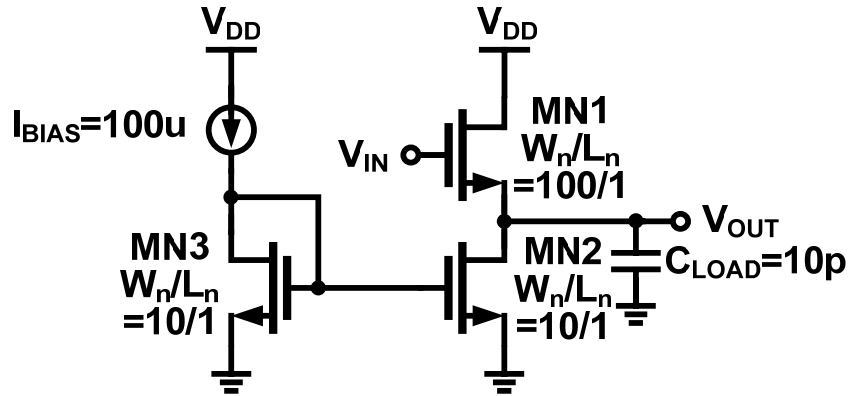
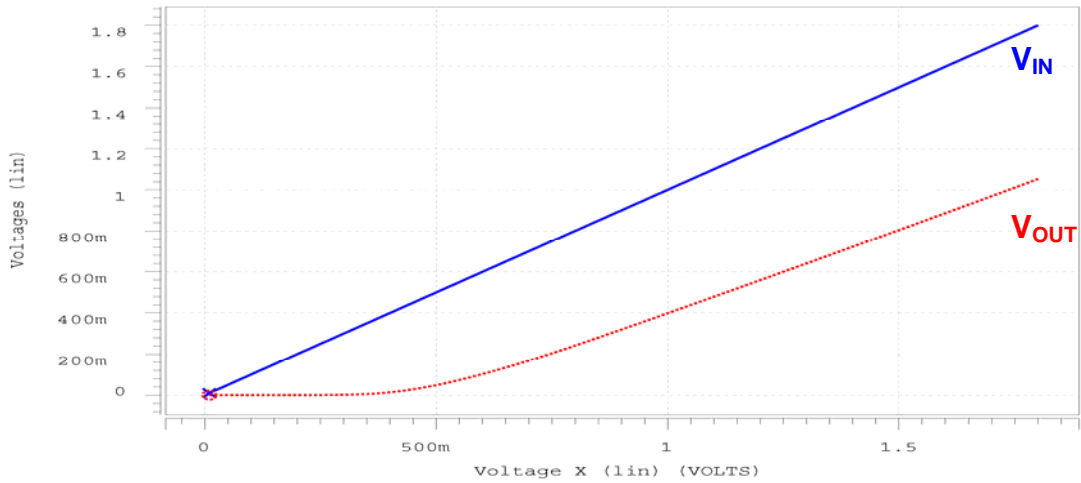
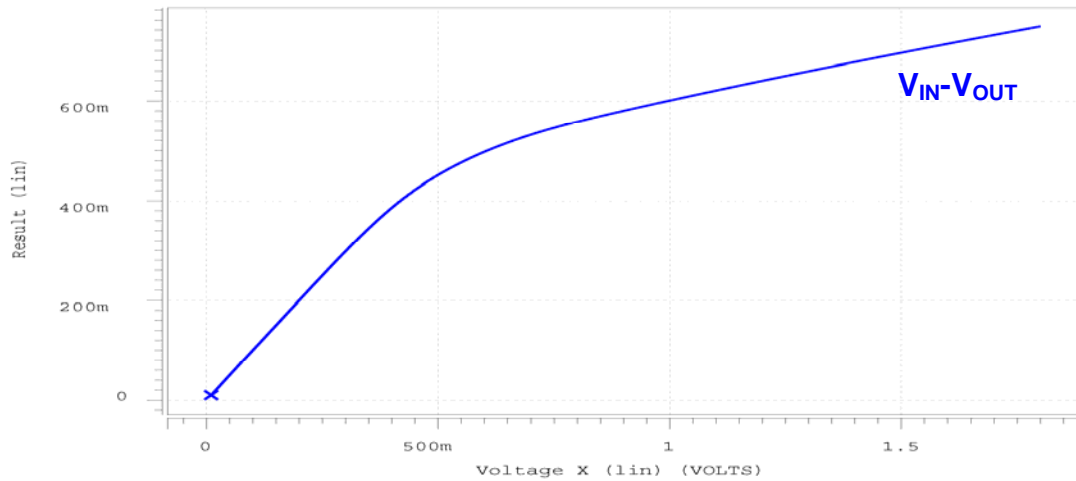


圖 (四)

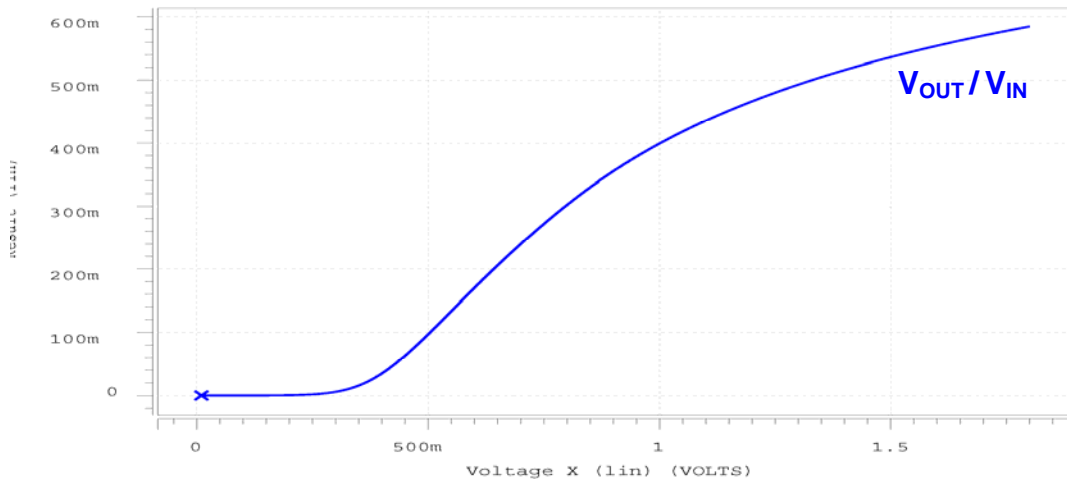
III. 利用 HSPICE 將圖 (四) 的電路描述出來，對 V_{IN} 做直流掃描，將 V_{IN} 從 0V 到 1.8V，每次增加 0.01V，觀察 V_{OUT} 。結果如下圖所示。



IV. 利用 HSPICE 將圖 (四) 的電路描述出來，對 V_{IN} 做直流掃描，將 V_{IN} 從 0V 到 1.8V，每次增加 0.01V，觀察 V_{IN} 與 V_{OUT} 相減後的結果。結果如下圖所示。



V. 利用 HSPICE 將圖 (四) 的電路描述出來，對 V_{IN} 做直流掃描，將 V_{IN} 從 0.01V 到 1.8V，每次增加 0.01V，觀察 V_{OUT} 除 V_{IN} 後的結果。結果如下圖所示。



討論：

1. 請問使用 Source Follower 電路有何優缺點？
2. 請模仿 Common Drain Amplifier 實驗步驟，對圖 (五) 之電路做分析與模擬。

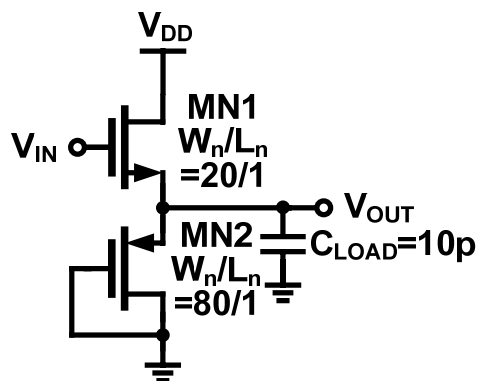


圖 (五)

電子實驗 (八)

實驗名稱：The CS-CD Amplifier

實驗目的：

由於 CS 放大器提供高增益的輸出，但是下一級電路的輸入阻抗若是過小的話，會使得增益減少許多，於是利用 CD 放大器提供高輸入阻抗，使增益避免減少許多。

實驗步驟：

1. CS-CD Amplifier

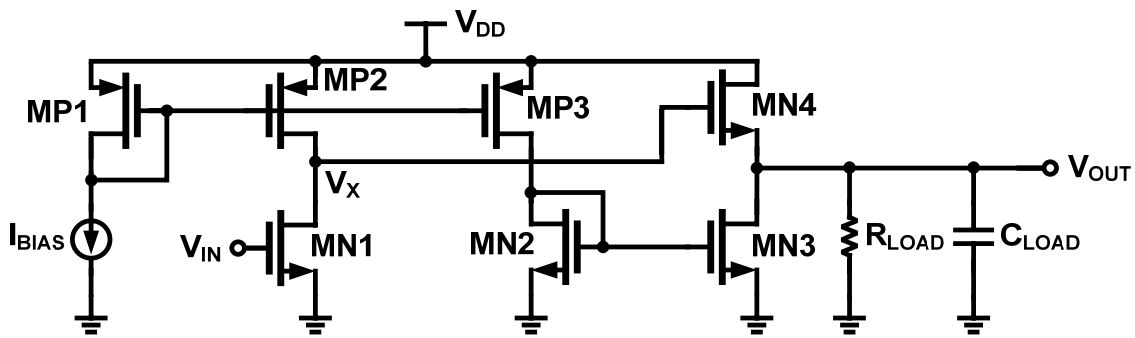


圖 (一)

- I. 圖 (一) 為一 CS-CD Amplifier，在圖 (一) 中由 MP1 與 MP2 組成一組 Current Mirror 提供 MN1 偏壓電流，而 MN1 為一 CS 組態放大器，此部份為 Lab 5 中所學之 Common Source Amplifier with Current Mirror Load 電路。而 V_X 為 CS 組態放大器的輸出點，並接到 MN4 的 Gate 端，MN4 由 MP1、MP3、MN2 與 MN3 提供偏壓電流，MN4 為一 CD 組態放大器。整個 CS-CD Amplifier 電路的負載為 R_{LOAD} 與 C_{LOAD} 。
- II. 此電路的 DC gain 由前面幾次實驗分析可得

$$\frac{V_X}{V_{IN}} = -g_{m,MN1} (r_{O,MN1} \parallel r_{O,MP2})$$

$$\frac{V_{OUT}}{V_X} = \frac{\frac{1}{g_{mb,MN4}} \parallel r_{O,MN4} \parallel r_{O,MN3} \parallel R_{LOAD}}{\frac{1}{g_{mb,MN4}} \parallel r_{O,MN4} \parallel r_{O,MN3} \parallel R_{LOAD} + \frac{1}{g_{m,MN4}}}$$

$$\frac{V_{OUT}}{V_{IN}} = \frac{V_X}{V_{IN}} \frac{V_{OUT}}{V_X} = -g_{m,MN1} (r_{O,MN1} \parallel r_{O,MP2}) \frac{\frac{1}{g_{mb,MN4}} \parallel r_{O,MN4} \parallel r_{O,MN3} \parallel R_{LOAD}}{\frac{1}{g_{mb,MN4}} \parallel r_{O,MN4} \parallel r_{O,MN3} \parallel R_{LOAD} + \frac{1}{g_{m,MN4}}}$$

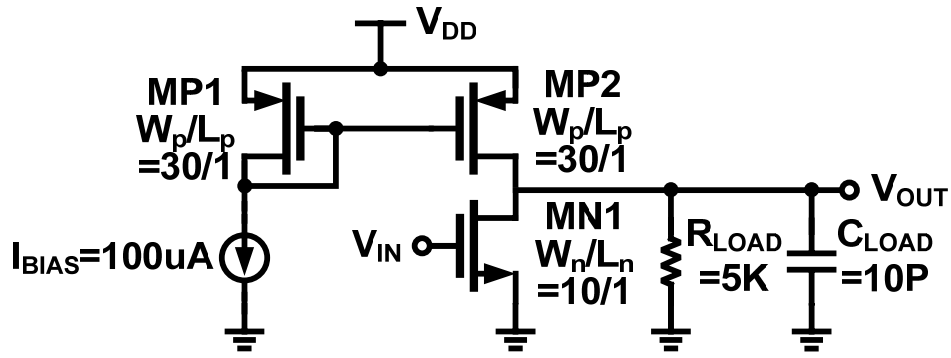
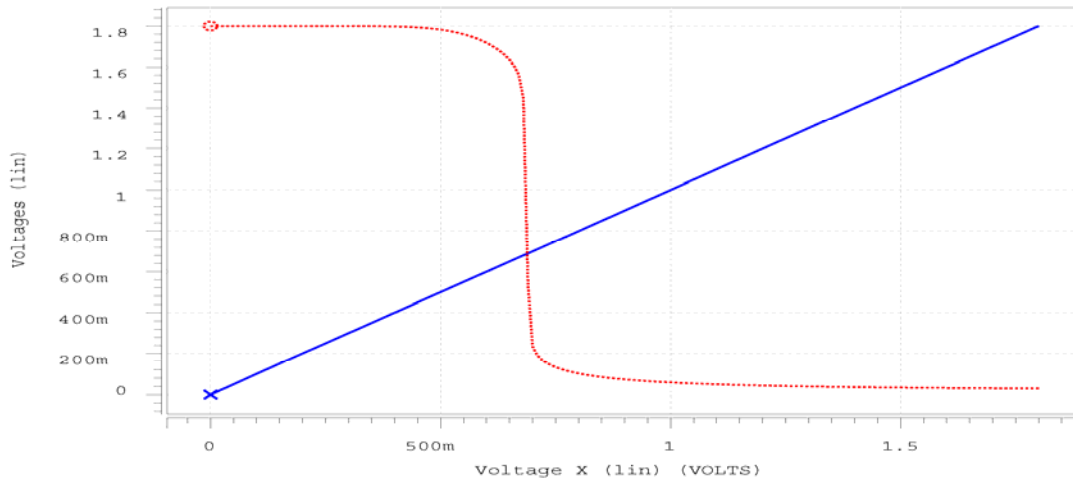
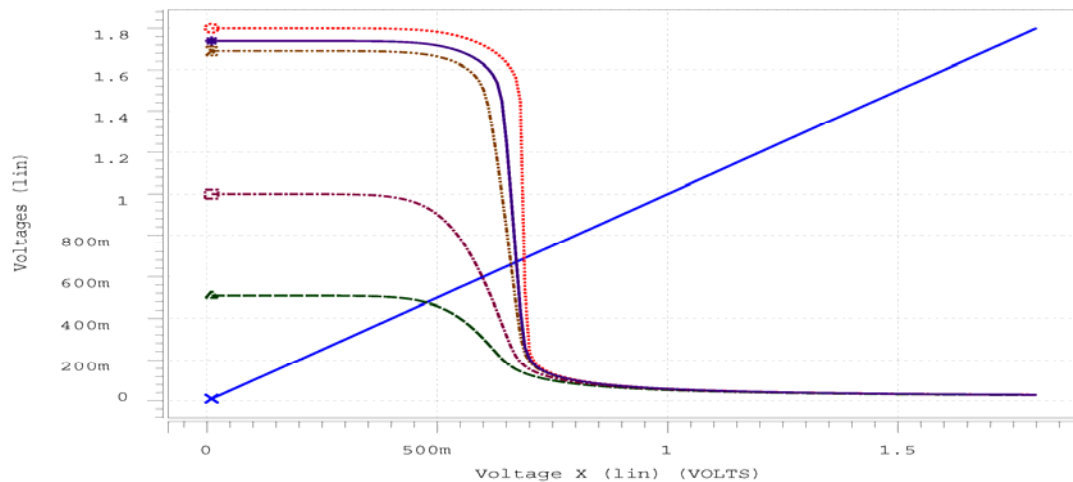


圖 (二)

- III. 利用 HSPICE 將圖 (二) 的電路描述出來，但此時不需加入 R_{LOAD} ，對 V_{IN} 做直流掃描，將 V_{IN} 從 0V 到 1.8V，每次增加 0.01V，觀察 V_{OUT} 。結果如下圖所示。



- IV. 利用 HSPICE 將圖 (二) 的電路描述出來，並將 R_{LOAD} 改為 5K、10K、50K 和 100K 後，對 V_{IN} 做直流掃描，將 V_{IN} 從 0V 到 1.8V，每次增加 0.01V，觀察 V_{OUT} 。將模擬結果與步驟 III 之結果同時顯示，並完成表 (一)，模擬結果如下圖所示。



	步驟 III	5K	10K	50K	100K
V_{OUT} 轉移曲線斜率					
R_{OUT} (Ω) (手算)					
R_{OUT} (Ω) (模擬)					
放大倍率 (手算)					
放大倍率 (模擬)					

表 (一)

V. 利用 HSPICE 將圖 (二) 的電路描述出來，但此時不需加入 R_{LOAD} ，在轉移曲線上適當的取得工作點後，對 V_{IN} 做交流掃描，從 100 Hz 到 1G Hz，掃描時以 10 倍頻增加，共做 100 點分析，將最後結果以 DB 值顯示，觀察 V_{OUT} 模擬結果。模擬結果如下圖所示。

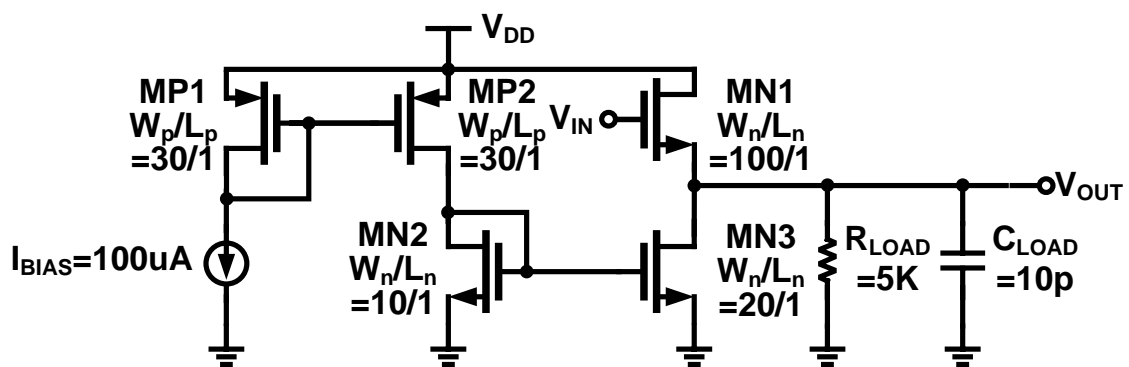
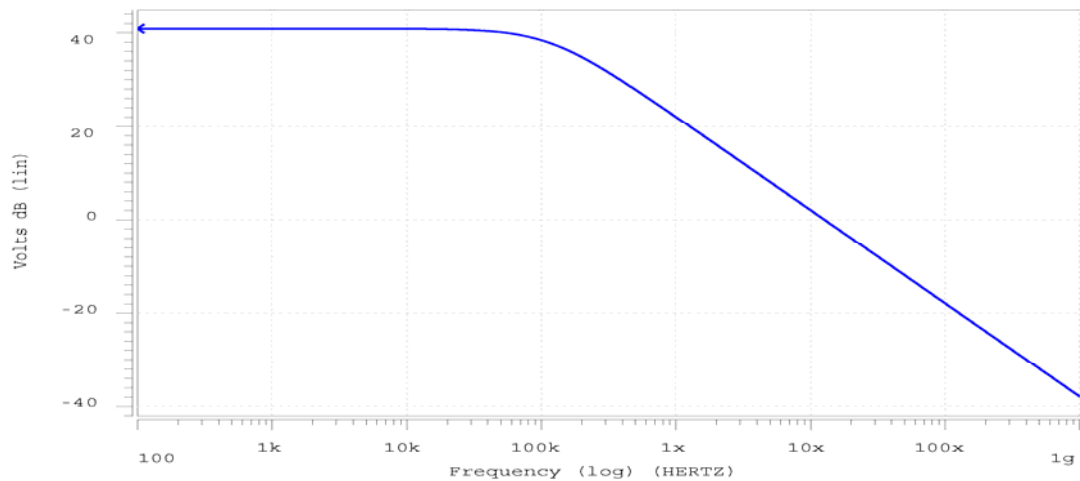
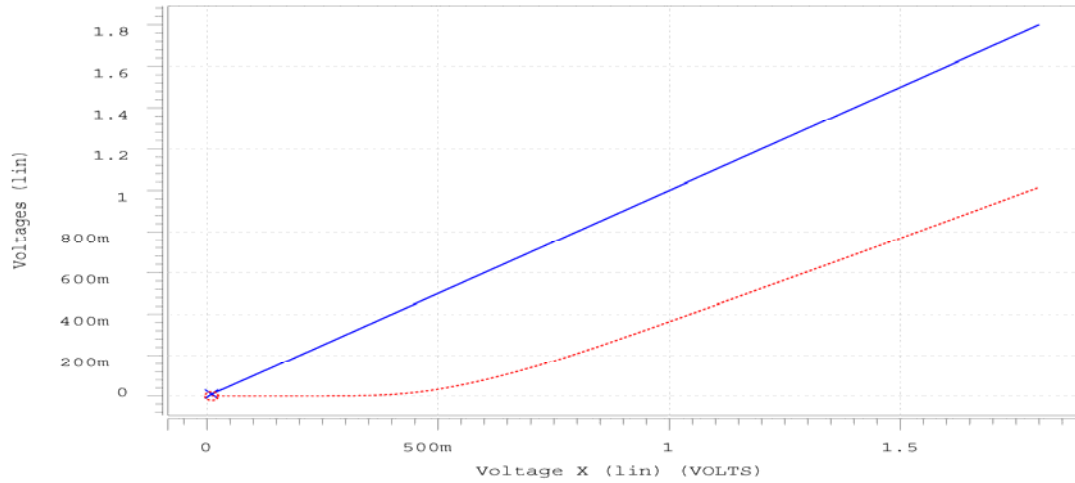
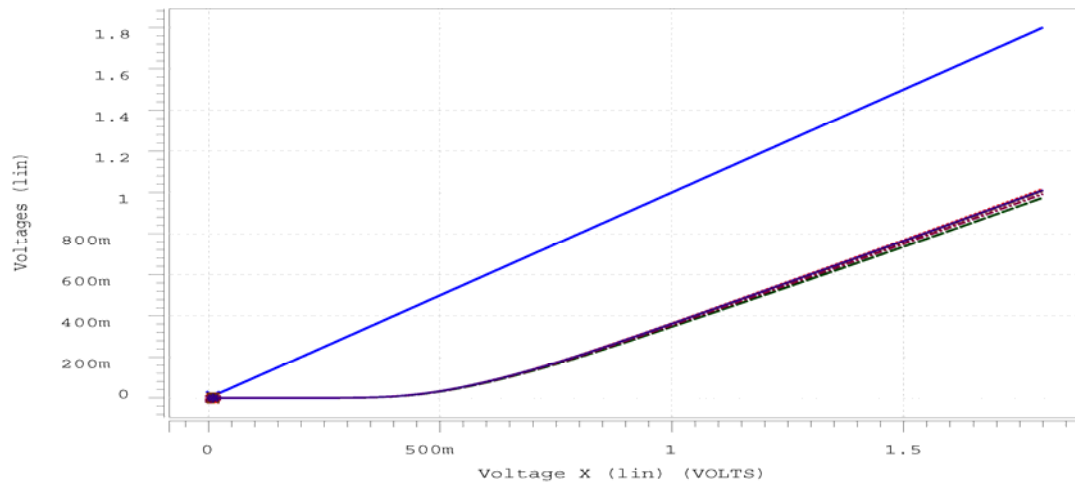


圖 (三)

VI. 利用 HSPICE 將圖 (三) 的電路描述出來，但此時不需加入 R_{LOAD} ，對 V_{IN} 做直流掃描，將 V_{IN} 從 0V 到 1.8V，每次增加 0.01V，觀察 V_{OUT} 。結果如下圖所示。



VII. 利用 HSPICE 將圖 (三) 的電路描述出來，並將 R_{LOAD} 改為 5K、10K、50K 和 100K 後，對 V_{IN} 做直流掃描，將 V_{IN} 從 0V 到 1.8V，每次增加 0.01V，觀察 V_{OUT} 。將模擬結果與步驟 VI 之結果同時顯示，並完成表 (二)，模擬結果如下圖所示。



	步驟 VI	5K	10K	50K	50K
V_{OUT} 轉移曲線斜率					
R_{OUT} (Ω) (手算)					
R_{OUT} (Ω) (模擬)					
放大倍率 (手算)					
放大倍率 (模擬)					

表 (二)

VIII. 利用 HSPICE 將圖 (三) 的電路描述出來，但此時不需加入 R_{LOAD} ，在轉移曲線上適當的取得工作點後，對 V_{IN} 做交流掃描，從 100 Hz 到 1G Hz，掃描時以 10 倍頻增加，共做 100 點分析，將最後結果以 dB 值顯示，觀察 V_{OUT} 模擬結果。模擬結果如下圖所示。

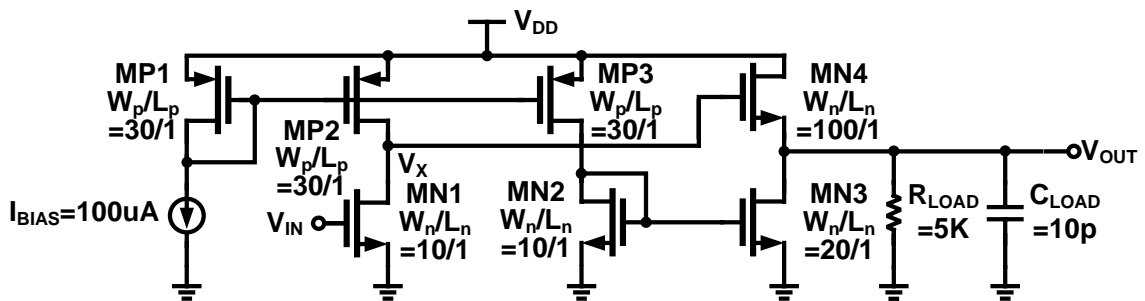
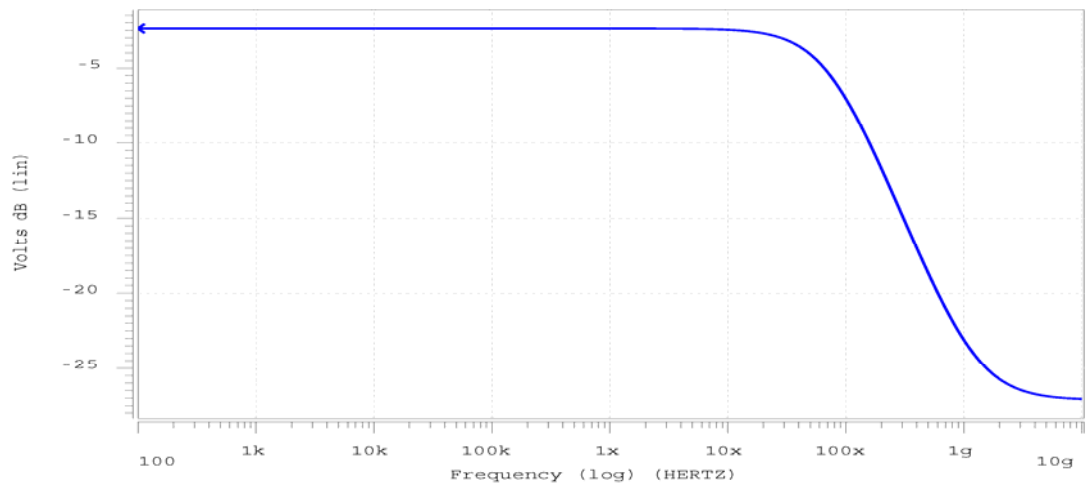
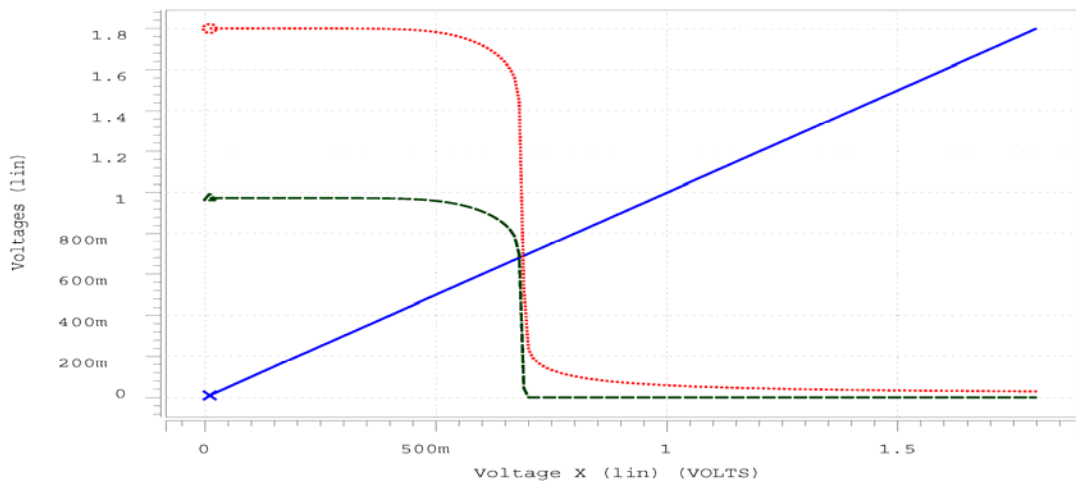


圖 (四)

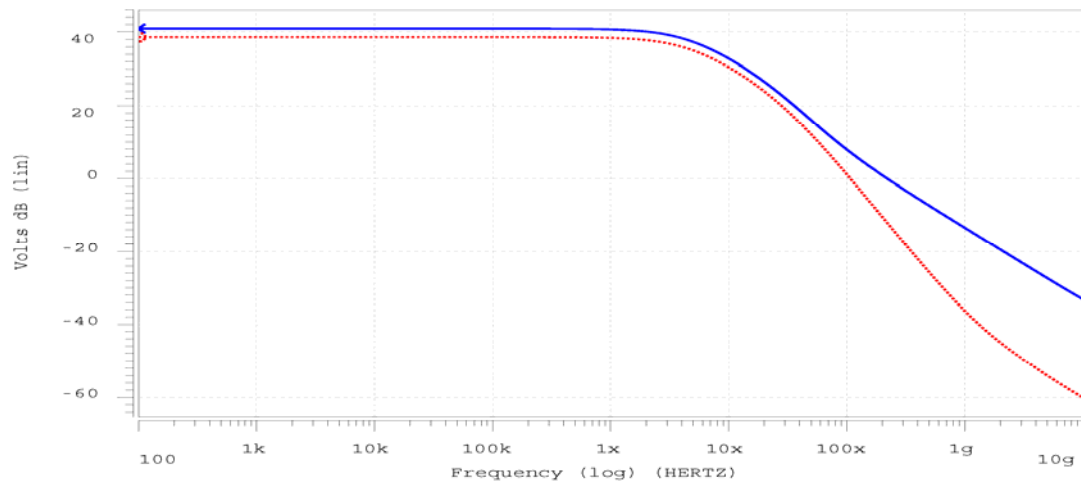
IX. 利用 HSPICE 將圖 (四) 的電路描述出來，對 V_{IN} 做直流掃描，將 V_{IN} 從 0V 到 1.8V，每次增加 0.01V，觀察 V_X 與 V_{OUT} 。結果如下圖所示。並完成表 (三)。



V_{OUT} 轉移曲線斜率	R_{OUT} (Ω)		放大倍率		頻寬 (Hz)	
	(手算)	(模擬)	(手算)	(模擬)	(手算)	(模擬)

表 (三)

X. 利用 HSPICE 將圖 (四) 的電路描述出來，在轉移曲線上適當的取得工作點後，對 V_{IN} 做交流掃描，從 100 Hz 到 1G Hz，掃描時以 10 倍頻增加，共做 100 點分析，將最後結果以 dB 值顯示，觀察 V_X 與 V_{OUT} 模擬結果。模擬結果如下圖所示。



討論：

1. 請說明在本次實驗中為何要使用 CD 組態驅動負載？為何不能單純使用 CS 組態？
2. 對於此電路，為何 V_{OUT} 無法達到全擺幅？
3. 此電路為二級串接放大器，請問是否需要補償？
4. 請分析並模擬圖 (五) 之電路。

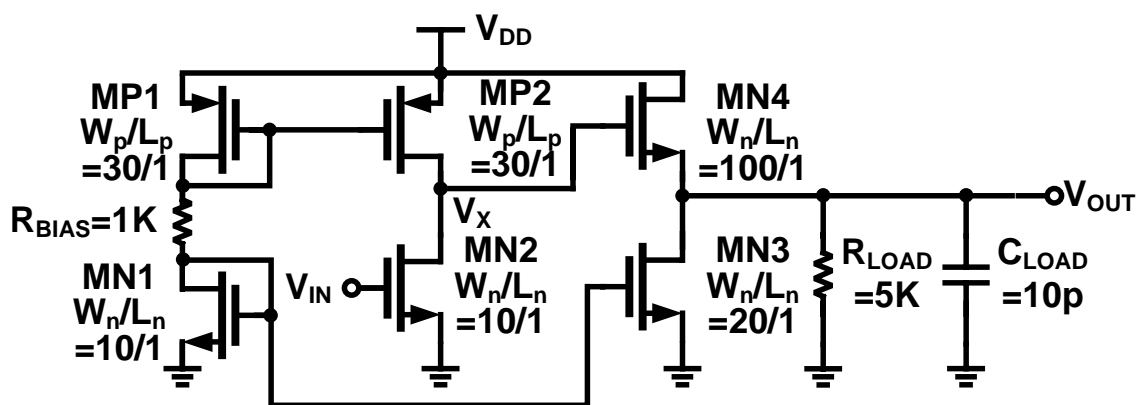


圖 (五)

Lab 9 : The Cascode Amplifier

實驗目的：

證明 Cascode Constant Current Source 可以有效的提高輸出阻抗。以及對於 DC Gain、Pole、G.B.值都有所影響，都將藉由這次的實驗去觀察其參數的改變，對於其值的變化。

實驗步驟：

1. Cascode Amplifier with Current Mirror Load

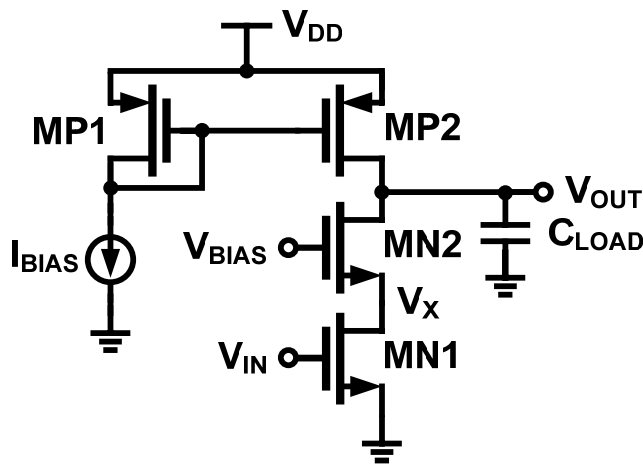


圖 (一)

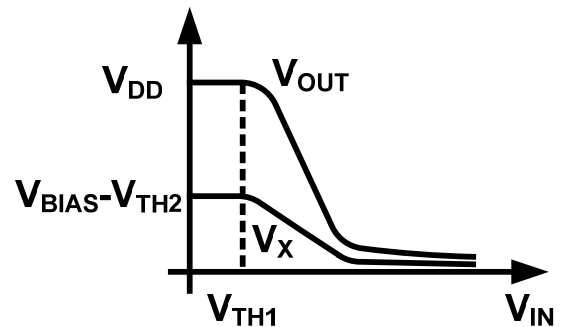


圖 (二)

- I. 圖 (一) 為 Cascode Amplifier with Current Mirror Load 電路圖，與先前的 Common Source with Current Mirror Load 電路圖比較，可發現此電路在原本的輸入元件 MN1 上再串接了一個元件 MN2。對於這樣的電路架構被稱為 Cascode，其中 MN1 被稱為輸入元件，MN2 被稱為串接元件。透過簡單的觀察可以發現到 Cascode 其實是利用 CS 組態將輸入的電壓訊號轉為電流訊號，再經過 CG 組態放大器將訊號放大。Cascode 架構具有高輸出阻抗的優點，但同時因串接元件的關係，輸出的擺幅也因此減小。
- II. 現在對圖 (一) 進行直流信號行為分析，如圖 (二) 所示，當輸入訊號 V_{IN} 由 0V 慢慢上升至 V_{DD} 時，此時 MN1 在 Cutoff 故整個電路應無電流流過， V_{OUT} 的電壓為 V_{DD} ，而此時 V_X 的電壓為何等於 $V_{BIAS} - V_{TH2}$ 呢？因為在整個電路接上電源 V_{DD} 後的瞬間，MN2 因有 V_{BIAS} 偏壓可操作導通的狀態，所以會有一個小電流流過，此時 MN1 在 Cutoff，但因本身元件有寄生電容的關係，故 MN1 可等效為一個小電容。而在因在 MN2 導通時會有電流，故會對 MN1 等效之小電容充電，直到 $V_{BIAS} - V_{TH2}$ 為止。

III. MN1 工作在飽和區之條件為

$$V_{BIAS} - V_{GS2} \geq V_{IN} - V_{TH1} \text{ 若 } V_{IN} = V_{GS2} = V_{GS1} \rightarrow V_{IN} \leq (V_{BIAS} + V_{TH1})/2$$

MN2 工作在飽和區之條件為

$$V_{OUT} - V_{DS1} \geq V_{BIAS} - V_{DS1} - V_{TH2} \rightarrow V_{OUT} \geq V_{BIAS} - V_{TH2}$$

IV. 經由理論分析可得

$$\text{DC Gain } \frac{V_{OUT}}{V_{IN}} = \frac{-g_{m,MN1}(g_{ds,MN2} + g_{m,MN2})}{g_{ds,MN1}g_{ds,MN2} + g_{ds,MN1}g_{ds,MP1} + g_{ds,MN2}g_{ds,MP1} + g_{m,MN2}g_{ds,MP1}}$$

$$r_{OUT} = (r_{ds,MN1} + r_{ds,MN2} + g_{m,MN2}r_{ds,MN1}r_{ds,MN2}) \parallel r_{ds,MP1}$$

-3dB Frequency

$$\omega_{P1} = \frac{g_{ds,MN1}g_{ds,MN2} + g_{ds,MP1}(g_{ds,MN1} + g_{ds,MN2} + g_{m,MN2})}{C_1(g_{ds,MN2} + g_{ds,MP1}) + C_2(g_{ds,MN2} + g_{ds,MP1}) + C_3(g_{ds,MN1} + g_{ds,MN2} + g_{m,MN2})}$$

$$\text{其中 } C_1 = C_{gd,MN1}, C_2 = C_{db,MN1} + C_{sb,MN2} + C_{gs,MN2}, C_3 = C_{db,MN2} + C_{sb,MP1} + C_{gs,MP1} + C_L$$

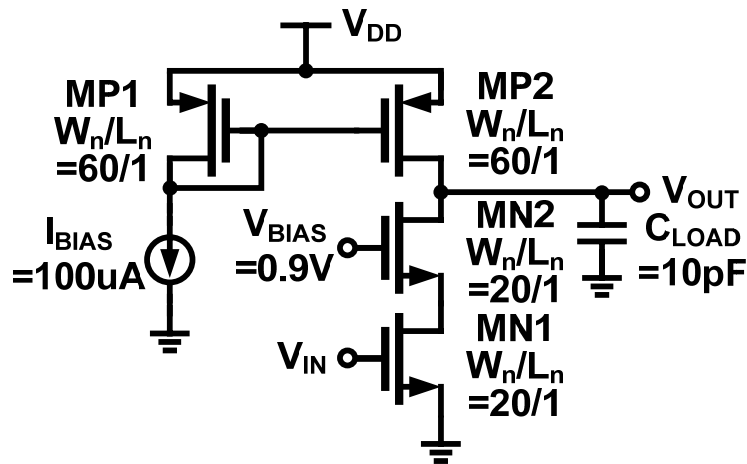
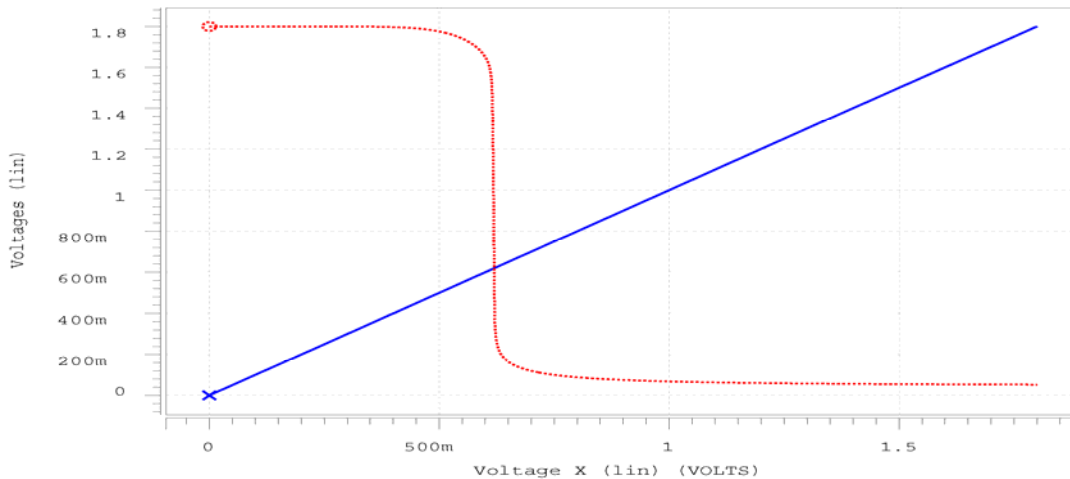
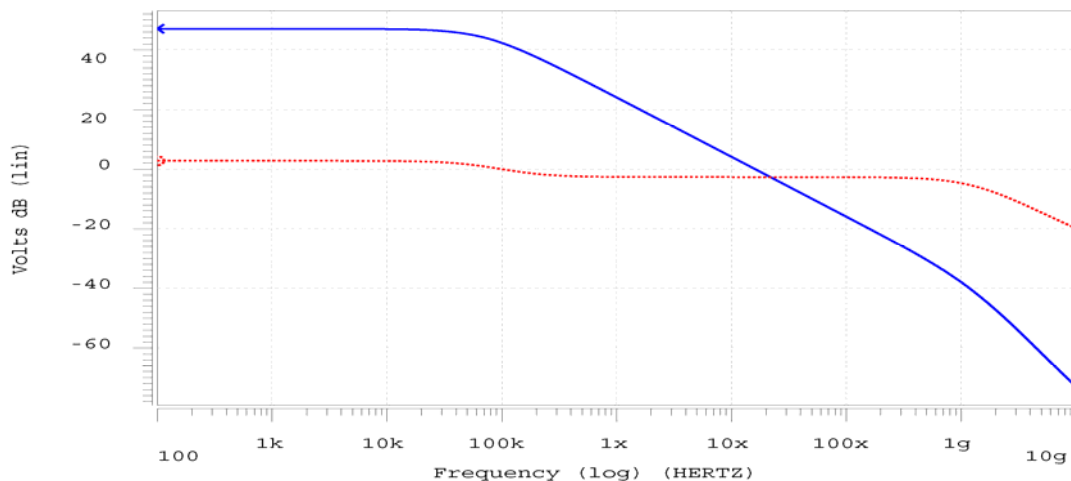


圖 (三)

V. 利用 HSPICE 將圖 (三) 的電路描述出來，對 V_{IN} 做直流掃描，將 V_{IN} 從 0V 到 1.8V，每次增加 0.01V，觀察 V_{OUT} 。結果如下圖所示。



VI. 利用 HSPICE 將圖 (三) 的電路描述出來，在轉移曲線上適當的取得工作點後，對 V_{IN} 做交流掃描，從 100 Hz 到 1G Hz，掃描時以 10 倍頻增加，共做 100 點分析，將最後結果以 dB 值顯示，觀察 V_{OUT} 與 V_X 模擬結果。模擬結果如下圖所示。



VII. 利用 HSPICE 將圖 (三) 的電路描述出來，分別將 C_{LOAD} 在轉移曲線上適當的取得工作點後，對 V_{IN} 做交流掃描，從 100 Hz 到 1G Hz，掃描時以 10 倍頻增加，共做 100 點分析，將最後結果以 dB 值顯示，觀察 V_{OUT} 與 V_X 模擬結果。完成表 (一)，模擬結果如下圖所示。

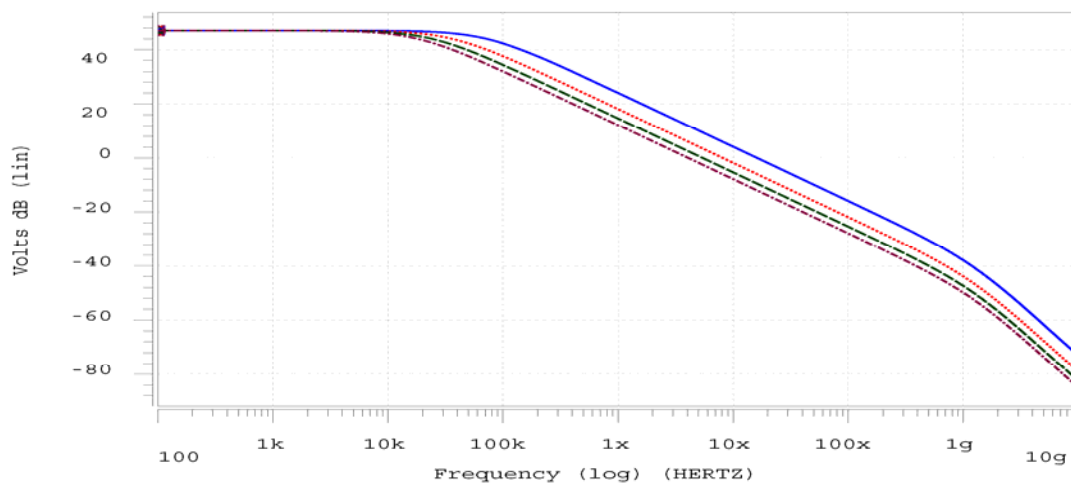


表 (一)

	步驟 V	20P	30P	40P
V_{IN} 工作點 (mV)				
R_{OUT} (Ω) (手算)				
R_{OUT} (Ω) (模擬)				
放大倍率 (dB) (手算)				
放大倍率 (dB) (模擬)				
f_{p1} (Hz) (手算)				
f_{p1} (Hz) (模擬)				

頻寬 (Hz) (手算)				
頻寬 (Hz) (模擬)				

VIII. 利用 HSPICE 將圖 (三) 的電路描述出來，並將 MP1 與 MP2 之 Length 改為 2 μ M、3 μ M 和 4 μ M 後，對 V_{IN} 做直流掃描，將 V_{IN} 從 0V 到 1.8V，每次增加 0.01V，觀察 V_{OUT} 。將模擬結果與步驟 V 之結果同時顯示，並取適當偏壓點後，完成表 (二)，模擬結果如下圖所示。

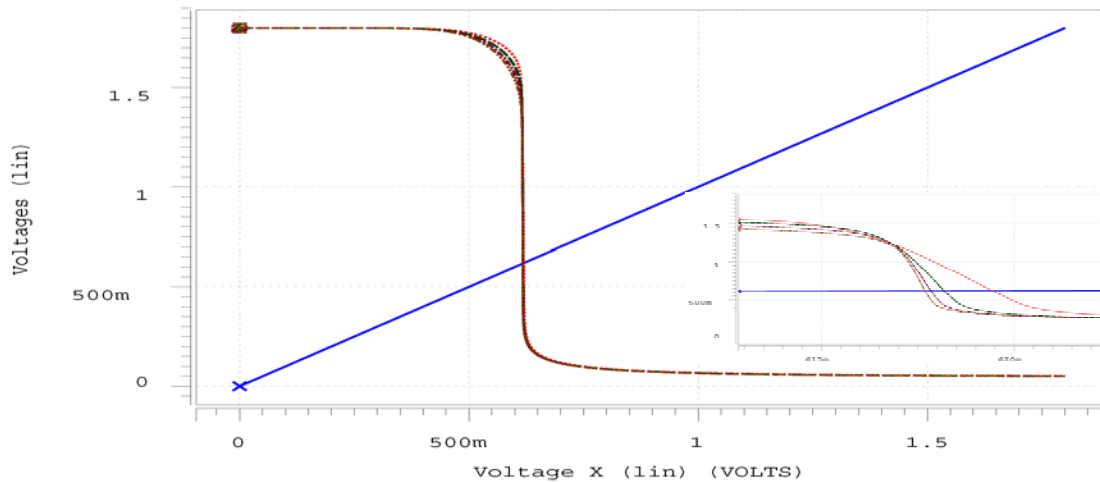
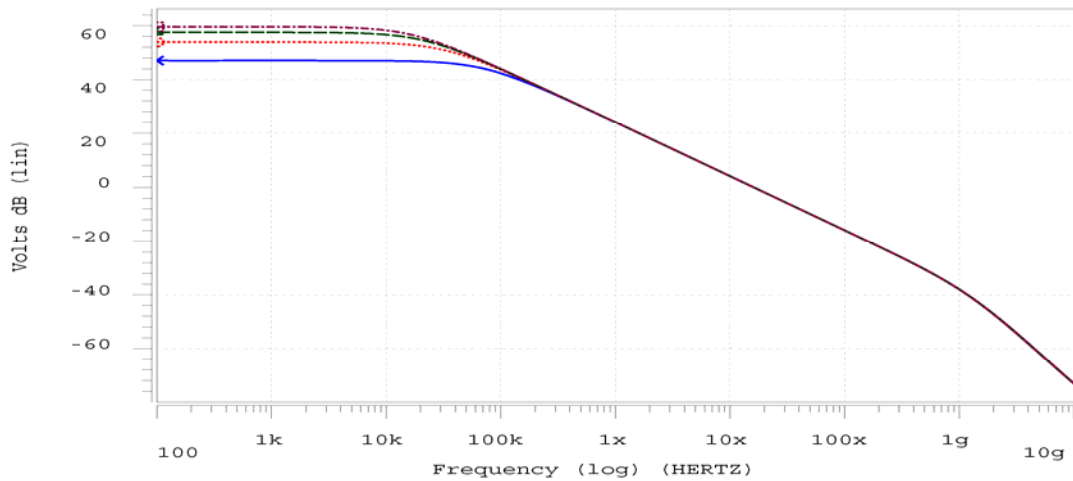


表 (二)

	步驟 V	2 μ M	3 μ M	4 μ M
V_{IN} 工作點 (mV)				
R_{OUT} (Ω) (手算)				
R_{OUT} (Ω) (模擬)				
放大倍率 (dB) (手算)				
放大倍率 (dB) (模擬)				
f_{P1} (Hz) (手算)				
f_{P1} (Hz) (模擬)				
頻寬 (Hz) (手算)				
頻寬 (Hz) (模擬)				

IX. 延續步驟 VIII，在轉移曲線上適當的取得工作點後，對 V_{IN} 做交流掃描，從 100 Hz 到 1G Hz，掃描時以 10 倍頻增加，共做 100 點分析，將最後結果以 dB 值顯示，觀察 V_{OUT} 模擬結果。模擬結果如下圖所示。



X. 利用 HSPICE 將圖 (三) 的電路描述出來，並將 MN1 之 Width 改為 $40\mu\text{M}$ 、 $60\mu\text{M}$ 和 $80\mu\text{M}$ 後，對 V_{IN} 做直流掃描，將 V_{IN} 從 0V 到 1.8V，每次增加 0.01V，觀察 V_{OUT} 。將模擬結果與步驟 V 之結果同時顯示，並取適當偏壓點後，完成表 (三)，模擬結果如下圖所示。

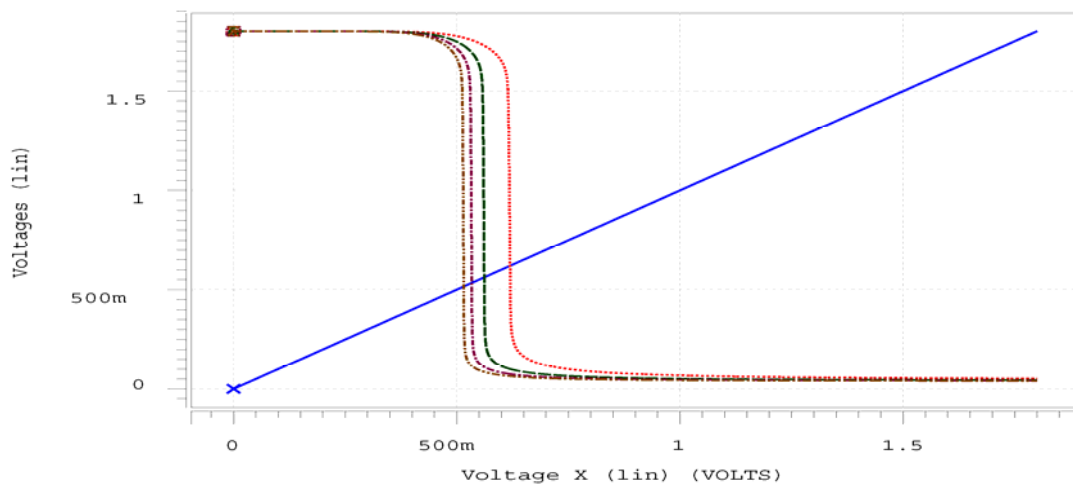
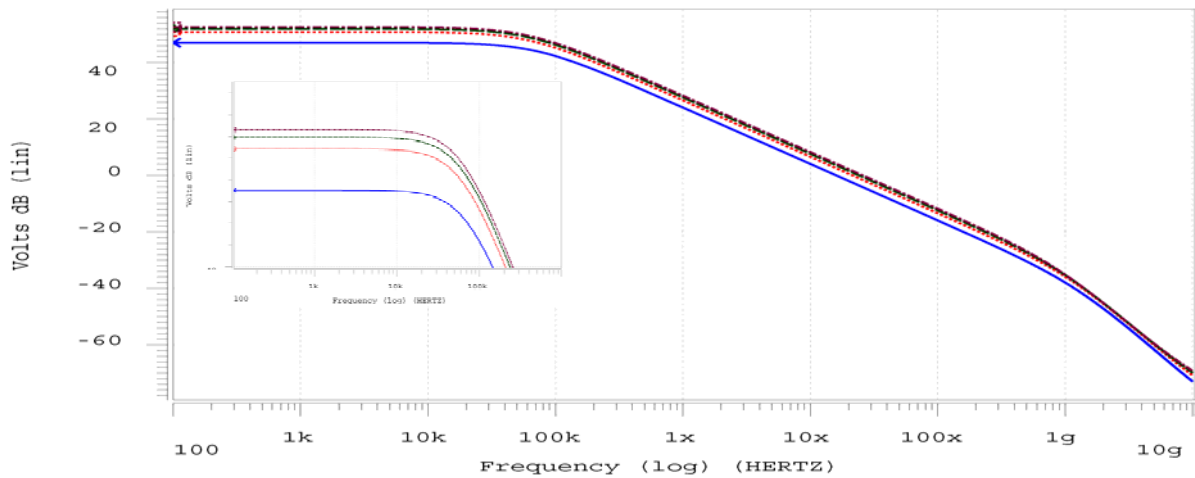


表 (三)

	步驟 V	$40\mu\text{M}$	$60\mu\text{M}$	$80\mu\text{M}$
V_{IN} 工作點 (mV)				
R_{OUT} (Ω) (手算)				
R_{OUT} (Ω) (模擬)				
放大倍率 (dB) (手算)				
放大倍率 (dB) (模擬)				
f_{P1} (Hz) (手算)				
f_{P1} (Hz) (模擬)				
頻寬 (Hz) (手算)				
頻寬 (Hz) (模擬)				

XI. 延續步驟 X，在轉移曲線上適當的取得工作點後，對 V_{IN} 做交流掃描，從 100 Hz 到 1GHz，掃描時以 10 倍頻增加，共做 100 點分析，將最後結果以 dB 值顯示，觀察 V_{OUT} 模擬結果。模擬結果如下圖所示。



2. Cascode Amplifier with Cascode Current Mirror Load

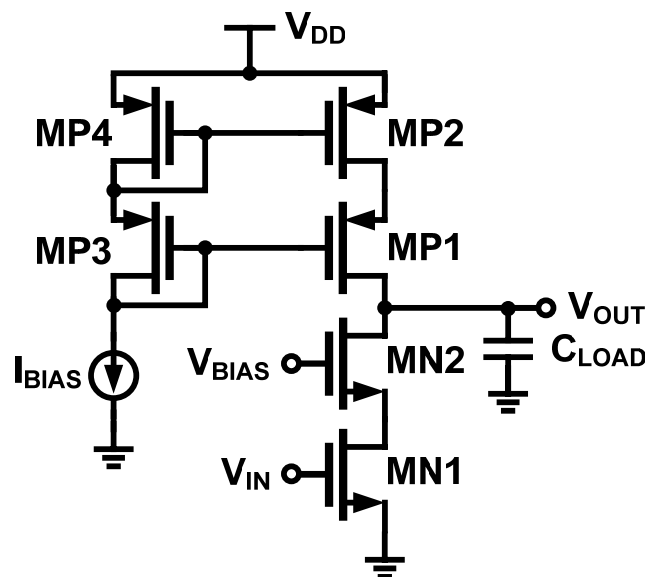


圖 (四) Cascode Amplifier with Cascode Current Mirror Load

- I. 為了增加輸出阻抗，進而提高輸出增益，於是將 Constant Current Source 改成 Cascode 型式。但也因串接元件數量的增加，減小了輸出擺幅。
- II. 經由理論分析可得

$$\text{DC Gain } \frac{V_{OUT}}{V_{IN}} = -g_{m,MN1} r_{OUT}$$

$$r_{OUT} = \left(r_{ds,MN1} + r_{ds,MN2} + g_{m,MN2} r_{ds,MN1} r_{ds,MN2} \right) \parallel \left(r_{ds,MP1} + r_{ds,MP2} + g_{m,MP1} r_{ds,MP1} r_{ds,MP2} \right)$$

$$\cong g_{m,MN2} r_{ds,MN1} r_{ds,MN2} \parallel g_{m,MP1} r_{ds,MP1} r_{ds,MP2}$$

-3dB Frequency

$$\omega_{P1} = \frac{g_{ds,MN1}g_{ds,MN2} + g_{ds,MP1}(g_{ds,MN1} + g_{ds,MN2} + g_{m,MN2})}{C_1(g_{ds,MN2} + g_{ds,MP1}) + C_2(g_{ds,MN2} + g_{ds,MP1}) + C_3(g_{ds,MN1} + g_{ds,MN2} + g_{m,MN2})}$$

其中 $C_1 = C_{gd,MN1}$, $C_2 = C_{db,MN1} + C_{sb,MN2} + C_{gs,MN2}$, $C_3 = C_{db,MN2} + C_{sb,MP1} + C_{gs,MP1} + C_L$

- III. 利用 HSPICE 將圖 (四) 的電路描述出來，並對 V_{IN} 做直流掃描，將 V_{IN} 從 0V 到 1.8V，每次增加 0.01V，觀察 V_{OUT} 。取適當偏壓點後將模擬結果與 Cascode Amplifier with Current Mirror Load 步驟 V 做比較，並完成表 (四)，模擬結果如下圖所示。

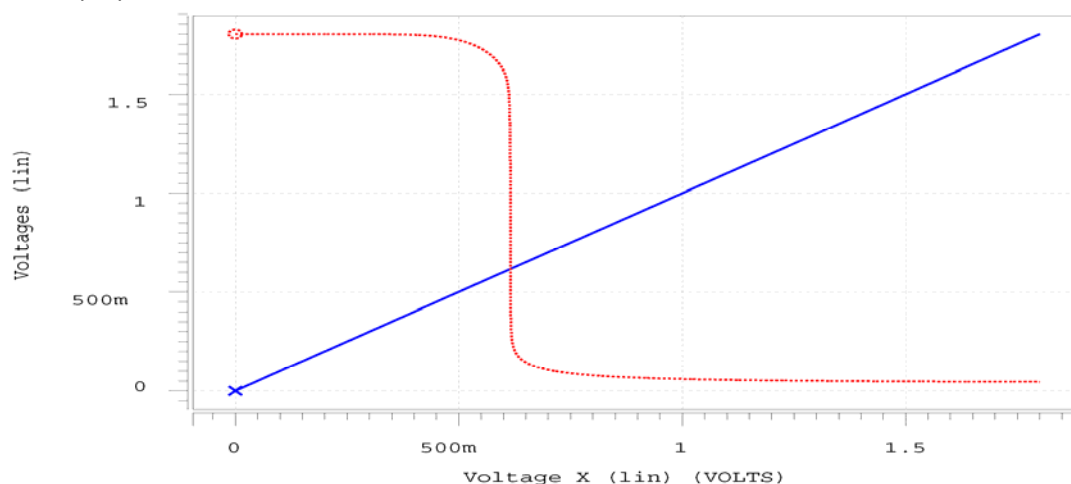
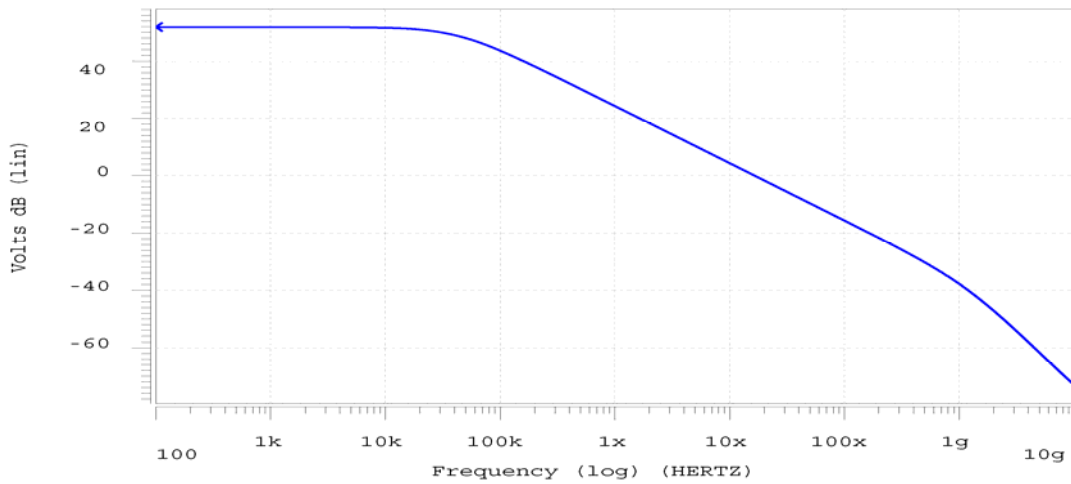


表 (四)

	步驟 V	圖 (四)
V_{IN} 工作點 (mV)		
R_{OUT} (Ω) (手算)		
R_{OUT} (Ω) (模擬)		
放大倍率 (dB) (手算)		
放大倍率 (dB) (模擬)		
f_{P1} (Hz) (手算)		
f_{P1} (Hz) (模擬)		
頻寬 (Hz) (手算)		
頻寬 (Hz) (模擬)		

- IV. 利用 HSPICE 將圖 (四) 的電路描述出來，在轉移曲線上適當的取得工作點後，對 V_{IN} 做交流掃描，從 100 Hz 到 1G Hz，掃描時以 10 倍頻增加，共做 100 點分析，將最後結果以 dB 值顯示，觀察 V_{OUT} 模擬結果。模擬結果如下圖所示。



3. Cascode Amplifier with High Swing Cascode Current Mirror Load

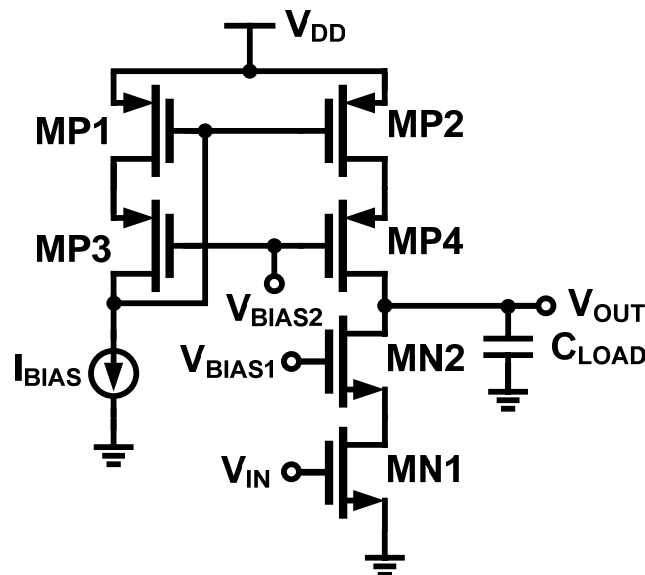


圖 (五) Cascode Amplifier with High Swing Cascode Current Mirror Load

V. 為了增加輸出阻抗，進而提高輸出增益，於是將 Constant Current Source 改成 Cascode 型式。但也因串接元件數量的增加，減小了輸出擺幅，為了能獲得 Cascode 的大輸出阻抗，同時也不會減小太多輸出擺幅，在此運用了先前所提及的 High Swing Cascode Current Mirror 當做負載。

VI. 經由理論分析可得

$$\text{DC Gain } \frac{V_{\text{OUT}}}{V_{\text{IN}}} = -g_{m, \text{MN1}} r_{\text{OUT}}$$

$$r_{\text{OUT}} = \left(r_{\text{ds}, \text{MN1}} + r_{\text{ds}, \text{MN2}} + g_{m, \text{MN2}} r_{\text{ds}, \text{MN1}} r_{\text{ds}, \text{MN2}} \right) \parallel \left(r_{\text{ds}, \text{MP1}} + r_{\text{ds}, \text{MP2}} + g_{m, \text{MP2}} r_{\text{ds}, \text{MP1}} r_{\text{ds}, \text{MP2}} \right)$$

-3dB Frequency

$$\omega_{P1} = \frac{g_{ds,MN1}g_{ds,MN2} + g_{ds,MP1}(g_{ds,MN1} + g_{ds,MN2} + g_{m,MN2})}{C_1(g_{ds,MN2} + g_{ds,MP1}) + C_2(g_{ds,MN2} + g_{ds,MP1}) + C_3(g_{ds,MN1} + g_{ds,MN2} + g_{m,MN2})}$$

其中 $C_1 = C_{gd,MN1}$, $C_2 = C_{db,MN1} + C_{sb,MN2} + C_{gs,MN2}$, $C_3 = C_{db,MN2} + C_{sb,MP1} + C_{gs,MP1} + C_L$

VII. 利用 HSPICE 將圖 (五) 的電路描述出來，並對 V_{IN} 做直流掃描，將 V_{IN} 從 0V 到 1.8V，每次增加 0.01V，觀察 V_{OUT} 。取適當偏壓點後將模擬結果與 Cascode Amplifier with Current Mirror Load 步驟 V 做比較，並完成表 (五)，模擬結果如下圖所示。

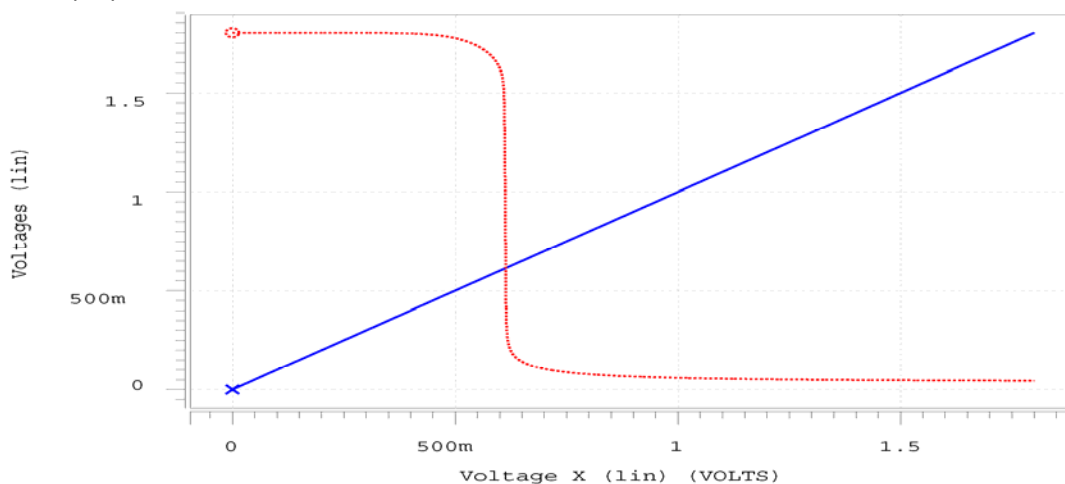
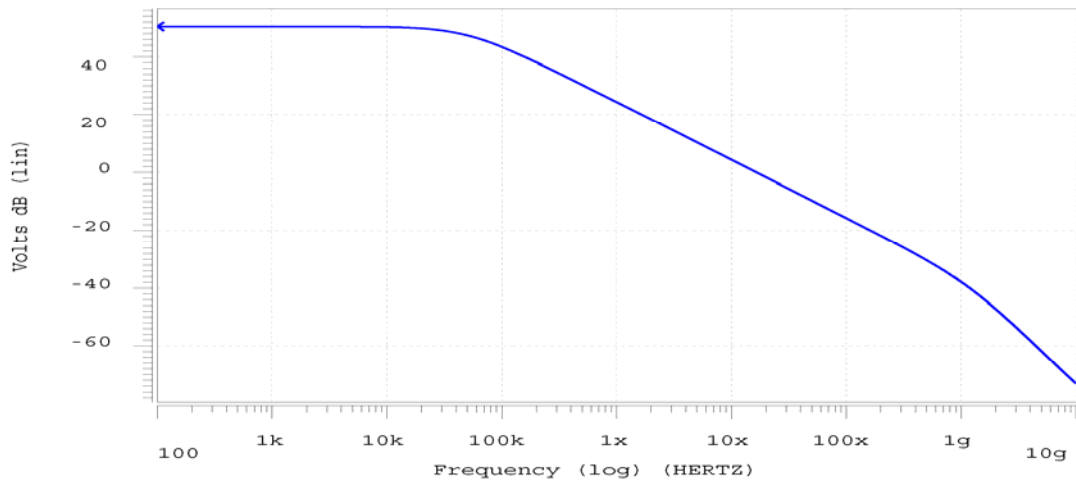


表 (五)

	步驟 V	圖 (四)	圖 (五)
V_{IN} 工作點 (mV)			
R_{OUT} (Ω) (手算)			
R_{OUT} (Ω) (模擬)			
放大倍率 (dB) (手算)			
放大倍率 (dB) (模擬)			
f_{P1} (Hz) (手算)			
f_{P1} (Hz) (模擬)			
頻寬 (Hz) (手算)			
頻寬 (Hz) (模擬)			

VIII. 利用 HSPICE 將圖 (五) 的電路描述出來，在轉移曲線上適當的取得工作點後，對 V_{IN} 做交流掃描，從 100 Hz 到 1G Hz，掃描時以 10 倍頻增加，共做 100 點分析，將最後結果以 dB 值顯示，觀察 V_{OUT} 模擬結果。模擬結果如下圖所示。



討論：

1. 圖(五) 電路中，試著更改任何參數使得其輸出阻抗及增益可以達到最高。並觀察增加輸出阻抗後對頻寬的影響。
2. 在此次實驗中，如何加大增益與頻寬。

Lab 10 : The Transient of Common Source Amplifier

實驗目的：

利用 common source amplifier 電路，觀察暫態以及 phase margin。

實驗步驟：

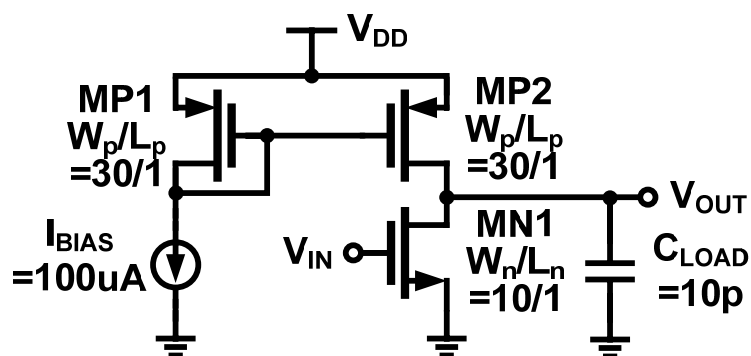
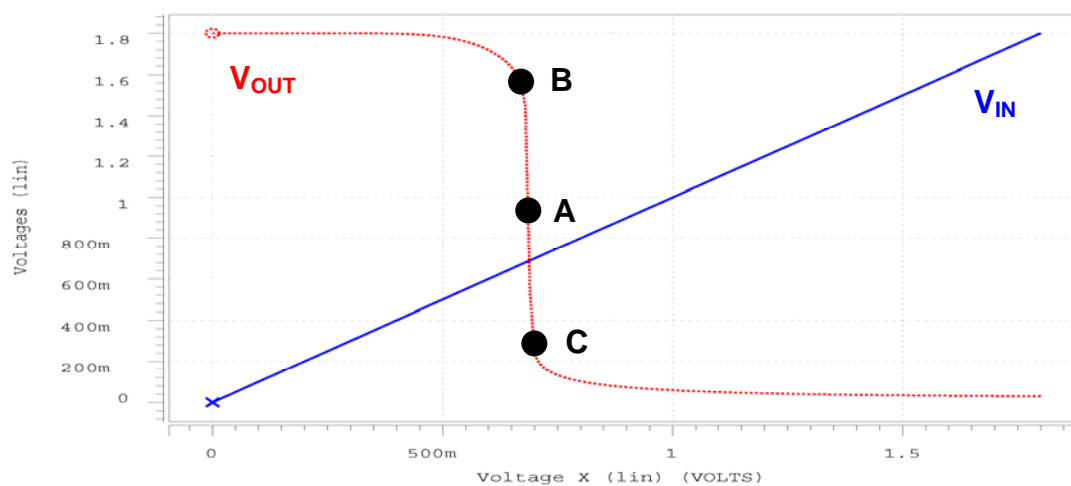
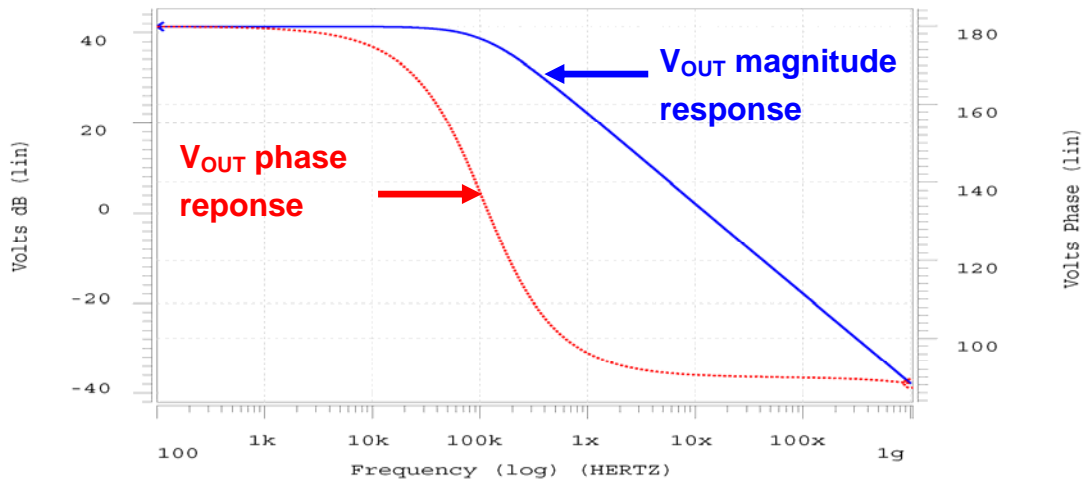


圖 (一)

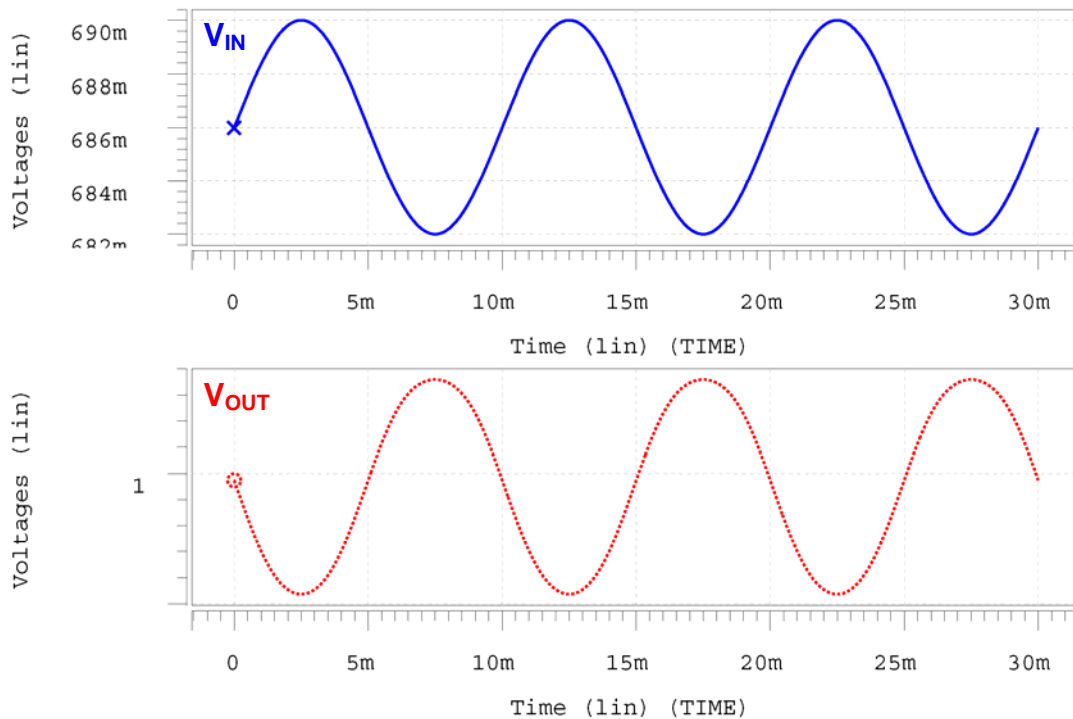
- I. 利用 HSPICE 將圖 (一) 的電路描述出來，對 V_{IN} 做直流掃描，將 V_{IN} 從 0V 到 1.8V，每次增加 0.01V，觀察 V_{OUT} 。結果如下圖所示。



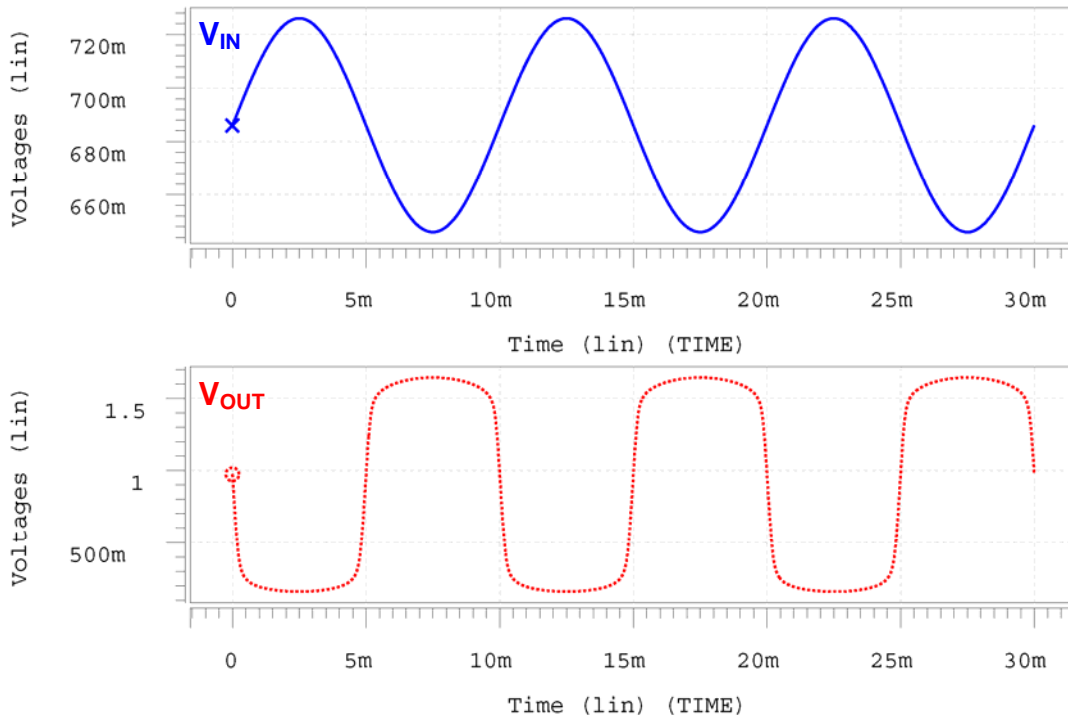
- II. 利用 HSPICE 將圖 (一) 的電路描述出來，在轉移曲線上適當的取得工作點後，對 V_{IN} 做交流掃描，從 100 Hz 到 1G Hz，掃描時以 10 倍頻增加，共做 100 點分析，觀察輸出點的振幅響應將結果以 dB 值顯示並將輸出點的相位響應同時顯示在螢幕上。模擬結果如下圖所示。



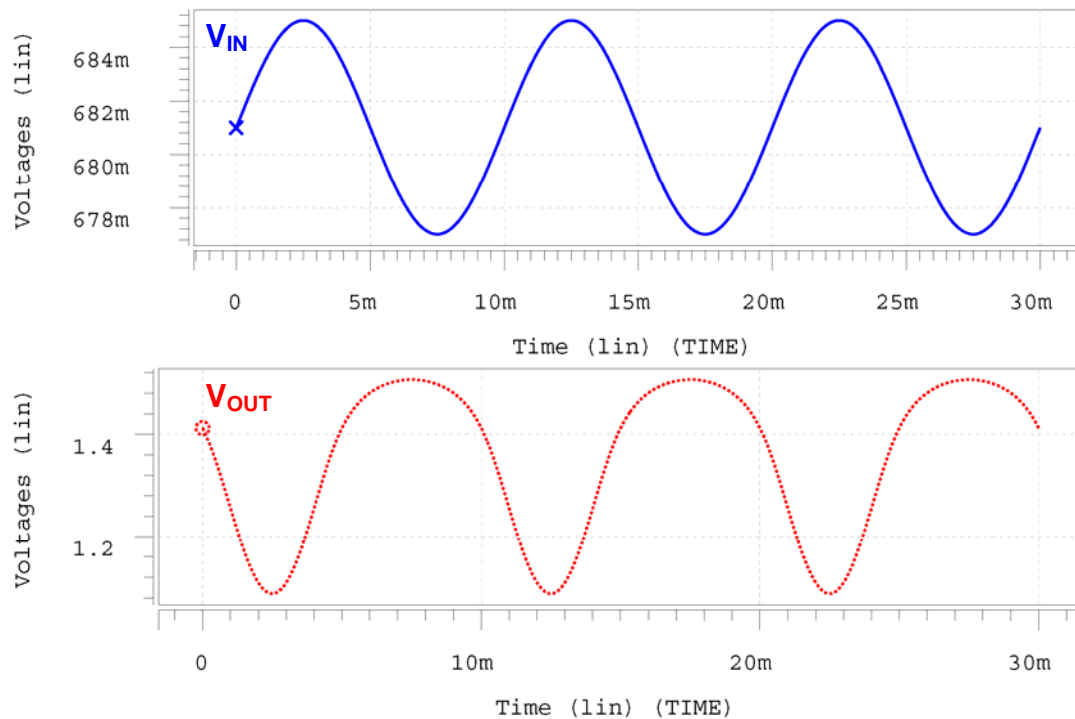
III. 利用 HSPICE 將圖 (一) 的電路描述出來，並將工作點設定於步驟 I 模擬結果圖中的 A 點。輸入的訊號為 sin 波，其振幅為 4mV，頻率為 100Hz。掃描時間為 0 到 30ms，每 1 μ s 進行一次掃描。將輸入與輸出波形同時顯示在螢幕上。模擬結果如下圖所示。



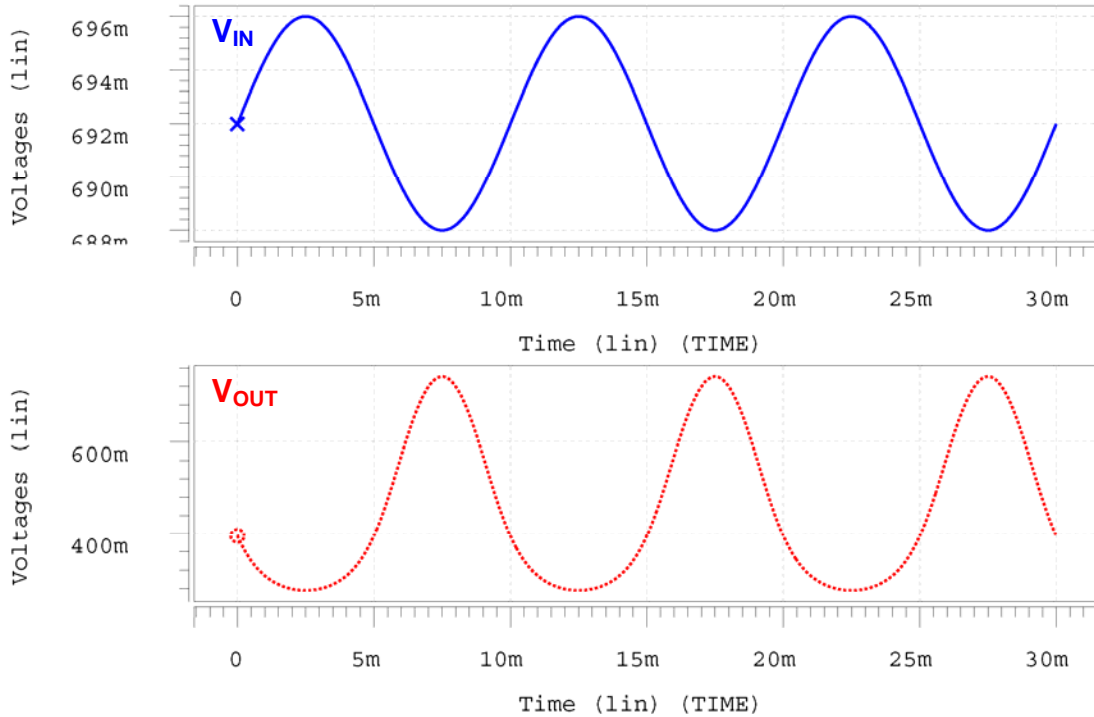
IV. 利用 HSPICE 將圖 (一) 的電路描述出來，並將工作點設定於步驟 I 模擬結果圖中的 A 點。輸入的訊號為 sin 波，其振幅為 40mV，頻率為 100Hz。掃描時間為 0 到 30ms，每 1 μ s 進行一次掃描。將輸入與輸出波形同時顯示在螢幕上。模擬結果如下圖所示。



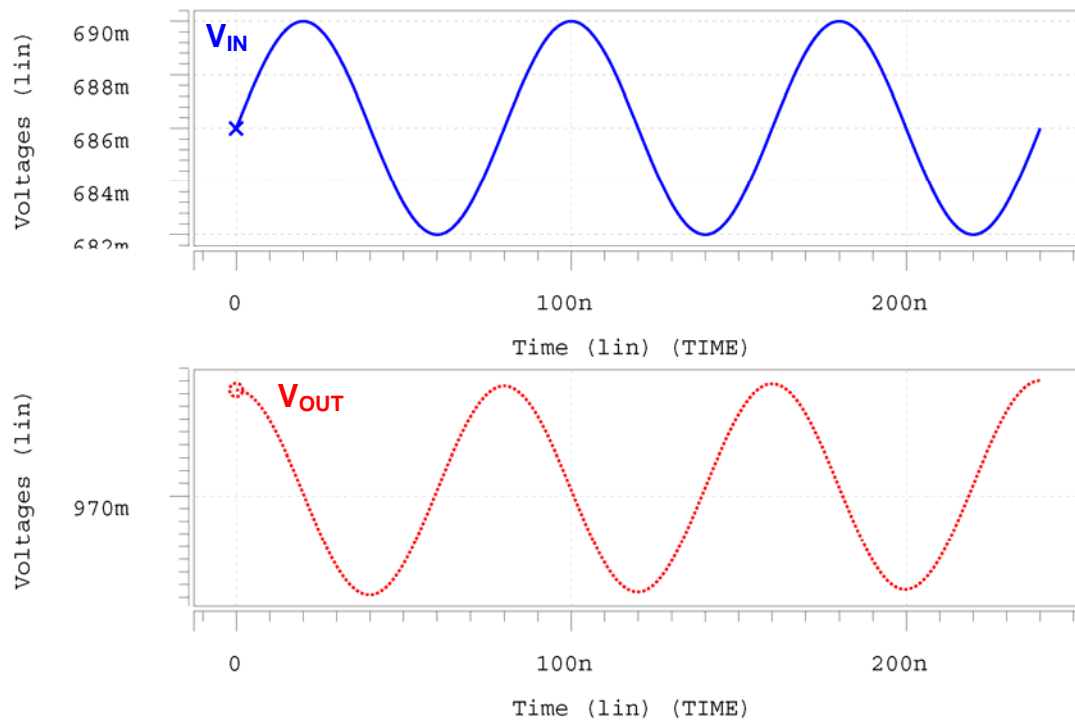
V. 利用 HSPICE 將圖 (一) 的電路描述出來，並將工作點設定於步驟 I 模擬結果圖中的 B 點。輸入的訊號為 sin 波，其振幅為 4mV，頻率為 100Hz。掃描時間為 0 到 30ms，每 1 μ s 進行一次掃描。將輸入與輸出波形同時顯示在螢幕上。模擬結果如下圖所示。



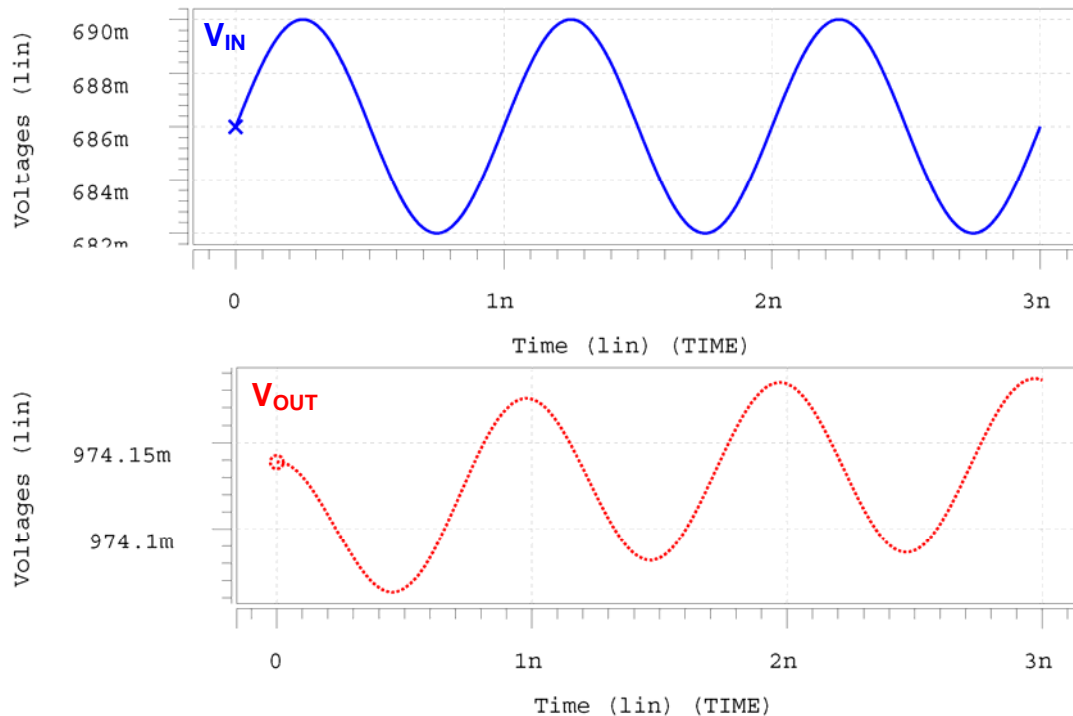
VI. 利用 HSPICE 將圖 (一) 的電路描述出來，並將工作點設定於步驟 I 模擬結果圖中的 C 點。輸入的訊號為 sin 波，其振幅為 4mV，頻率為 100Hz。掃描時間為 0 到 30ms，每 1 μ s 進行一次掃描。將輸入與輸出波形同時顯示在螢幕上。模擬結果如下圖所示。



VII. 利用 HSPICE 將圖 (一) 的電路描述出來，並將工作點設定於步驟 I 模擬結果圖中的 A 點。輸入的訊號為 sin 波，其振幅為 4mV，頻率為 12.5MegHz。掃描時間為 0 到 240ns，每 0.1ns 進行一次掃描。將輸入與輸出波形同時顯示在螢幕上。模擬結果如下圖所示。



VIII. 利用 HSPICE 將圖 (一) 的電路描述出來，並將工作點設定於步驟 I 模擬結果圖中的 A 點。輸入的訊號為 sin 波，其振幅為 4mV，頻率為 1GHz。掃描時間為 0 到 3ns，每 0.001ns 進行一次掃描。將輸入與輸出波形同時顯示在螢幕上。模擬結果如下圖所示。



討論：

1. 試著把 Lab 6 圖 (四) 的 Common Gate 放大器電路做暫態分析。
2. 試著把 Lab 8 圖 (四) 的 CS-CD 放大器電路做暫態分析。
3. 試著把 Lab 9 圖 (五) 的 Cascode 放大器電路做暫態分析。

Lab 11 : The CMOS Differential Amplifier

實驗目的：

了解差動放大器，各種特性，common-mode、differential-mode、common-mode input range、CMRR 等。

實驗步驟：

1. The MOS Differential Pair with Resistance Loaded

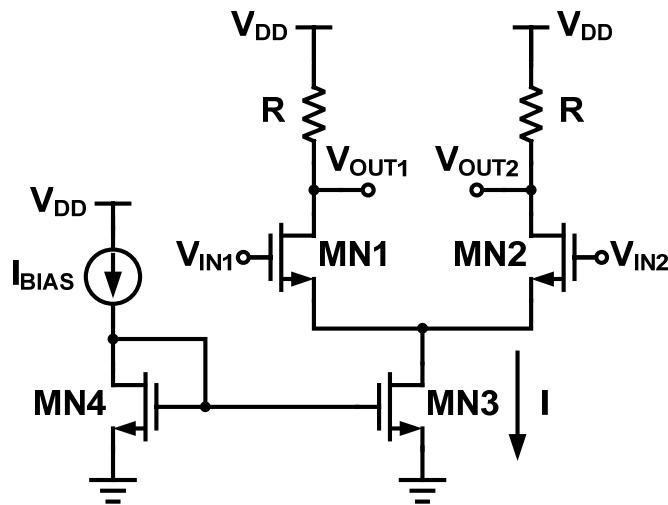


圖 (一) The MOS Differential Pair

- I. 圖 (一) 為 MOS differential-pair 的基本架構圖，在此電路中將 MN1 與 MN2 的 source 端相接，並以一個電流鏡取代理想電流源提供偏壓。在電路中 MN1 與 MN2 的 Drain 端分別接上電阻 R 做為負載，此負載未來可以主動式的電流鏡負載取代。
- II. 在此電路中，MN1 與 MN2 的尺寸大小相同。另外 MN3 要為 MN1 或 MN2 尺寸的兩倍，原因在於通過 MN3 的電流為 MN1 與 MN2 的兩倍，故 MN3 的尺寸要為 MN1 或 MN2 的兩倍。
- III. 為了使電路可以操作成放大器，即所有 MOS 皆操作在飽合區，我們可以藉由以下的簡單分析找出 V_{IN1} 與 V_{IN2} 的輸入範圍為何。
考慮在 common mode 的狀況下， $V_{CM}=V_{IN1}=V_{IN2}$ ，其中 V_{CM} 稱為 common-mode voltage，因 MN1 與 MN2 的尺寸相等且 $V_{CM}=V_{IN1}=V_{IN2}$ ，故流過 MN1 與 MN2 的電流皆為 $I/2$ 。所以可以找出 $V_{OUT1}=V_{OUT2}=V_{DD}-I/2R$ ，故維持所有 MOS 操作在飽合區的 V_{CM} 上限為 $V_{CM,max}=V_{DD}-I/2R+V_{TH,N}$ 。而維持所有 MOS 操作在飽合區的 V_{CM} 下限為 $V_{CM,min}=V_{OV}+V_{GS,MN1,MN2}$ 。而 $V_{CM,max}$ 與 $V_{CM,min}$ 的範圍稱作 input common-mode range (ICMR)，代表此電路的有效輸入範圍。
- IV. 若考慮在 differential mode 時， $V_{ID}=V_{IN1}-V_{IN2}$ ，當 $|V_{ID}| \geq \sqrt{2}V_{OV}$ 時，則

differential pair 中 MN1 或 MN2 其中之一會 cut-off，而所有電流接流向另一顆 MOS，造成電路非線性。

V. 此電路在 differential mode 的小訊號分析如下：

假設 MN1 的 $V_{gs,MN1}=V_{ID}/2$ ，MN2 的 $V_{gs,MN2}=-V_{ID}/2$ ，則 $V_{OUT1}=-V_{gm,MN1}(V_{ID}/2)R$ ， $V_{OUT2}=+V_{gm,MN2}(V_{ID}/2)R$ 。

$$A_d \equiv \frac{V_{OUT1} - V_{OUT2}}{V_{ID}} = g_m R$$

$$R_{OUT} = R \parallel r_{O,MN1,MN2}$$

$$\omega_{P1} = \frac{1}{C_{LOAD} R_{OUT}}$$

VI. 此電路在 common mode 的小訊號分析如下：

假設所有元件皆完美匹配時

$$A_{cm} = \frac{V_{OUT1} - V_{OUT2}}{V_{ID}} = 0$$

$$CMRR = \left| \frac{A_d}{A_{cm}} \right| = \frac{g_m R}{0} = \infty$$

假設電阻不匹配時

$$A_{cm} = -\frac{R}{2r_{O,MN3}} \left(\frac{\Delta R}{R} \right)$$

$$CMRR = \left| \frac{A_d}{A_{cm}} \right| = \frac{g_m R}{\frac{R}{2r_{O,MN3}} \left(\frac{\Delta R}{R} \right)} = \frac{(2g_m r_{O,MN3})}{\left(\frac{\Delta R}{R} \right)}$$

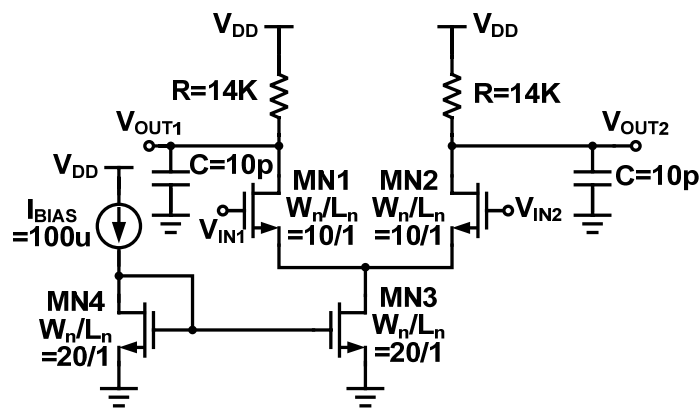
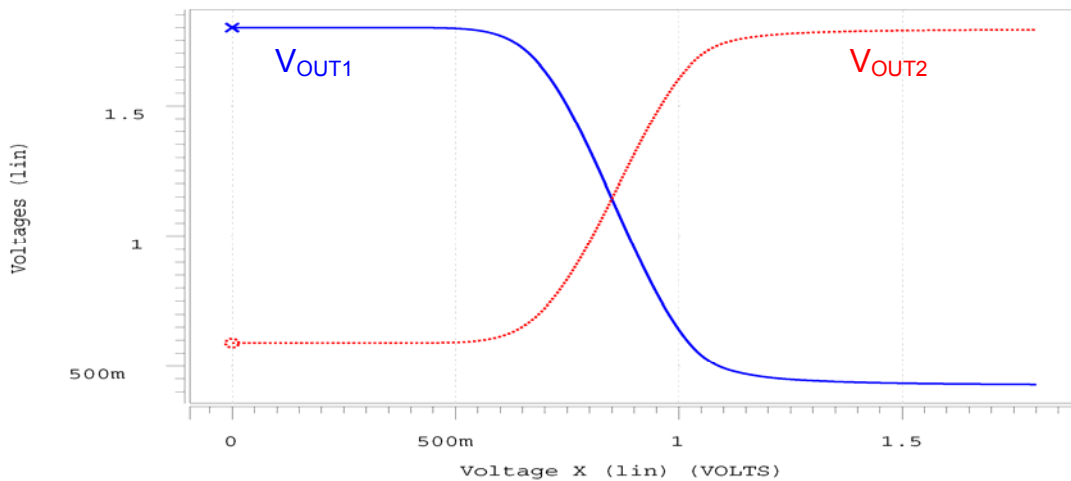
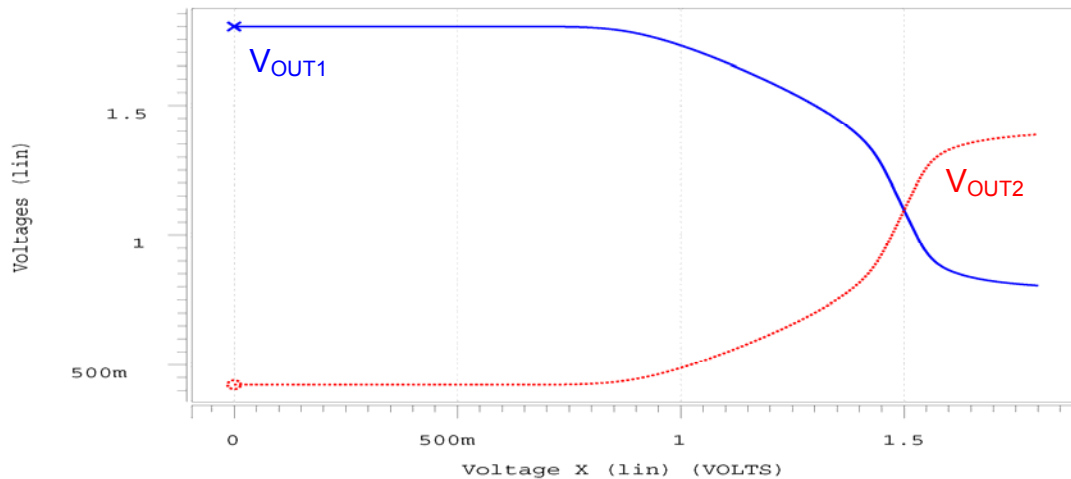


圖 (二)

VII. 利用 HSPICE 將圖 (二) 的電路描述出來，固定 V_{IN2} 為 0.85V，對 V_{IN1} 做直流掃描，將 V_{IN1} 從 0V 到 1.8V，每次增加 0.01V，觀察 V_{OUT1} 與 V_{OUT2} 。結果如下圖所示。並觀察 .OP 檔當 V_{IN1} 與 V_{IN2} 為 0.85V 時，是否所有 MOS 皆在飽和區。



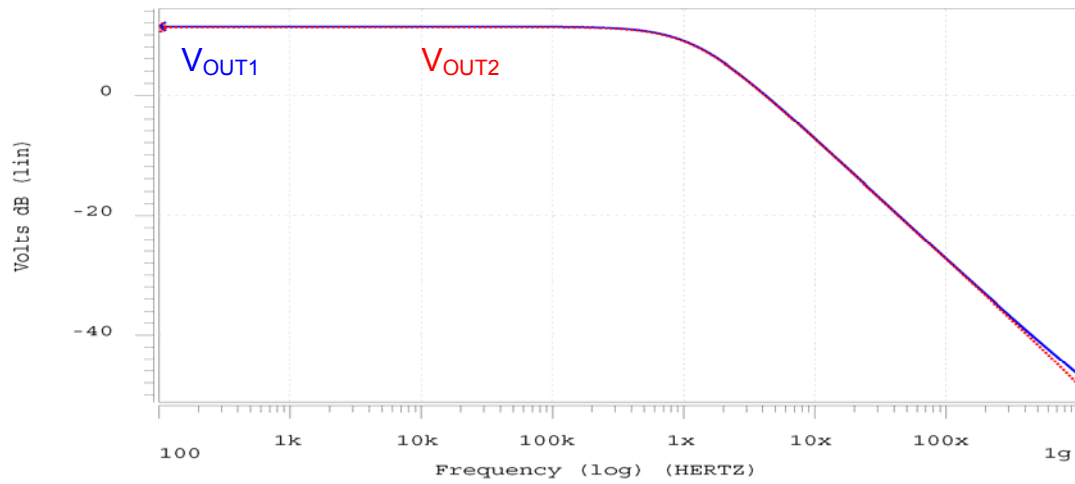
VIII. 利用 HSPICE 將圖 (二) 的電路描述出來，固定 V_{IN2} 為 1.5V，對 V_{IN1} 做直流掃描，將 V_{IN1} 從 0V 到 1.8V，每次增加 0.01V，觀察 V_{OUT1} 與 V_{OUT2} 。結果如下圖所示。並觀察 .OP 檔當 V_{IN1} 與 V_{IN2} 為 1.5V 時，是否所有 MOS 皆在飽和區。請觀察 V_{OUT1} 與 V_{OUT2} 交點位置是否與步驟 VII 相同。



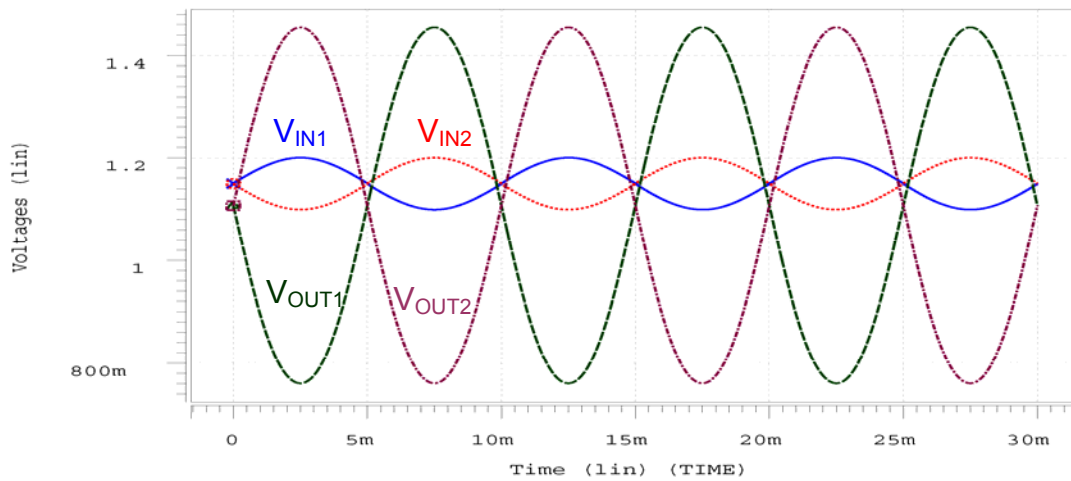
IX. 請利用前面所提及之公式計算 $V_{CM,max}$ 與 $V_{CM,min}$ ，計算完成後，請在兩電壓值範圍中取一個較佳的點工作點，並完成下表。

步驟 IX			
$V_{CM,max}(mV)$		放大倍率 (模擬)	
$V_{CM,min}(mV)$		f_{P1} (Hz) (手算)	
V_{IN} 工作點 (mV)		f_{P1} (Hz) (模擬)	
R_{OUT} (Ω) (手算)		頻寬 (Hz) (手算)	
R_{OUT} (Ω) (模擬)		頻寬 (Hz) (模擬)	
放大倍率 (手算)			

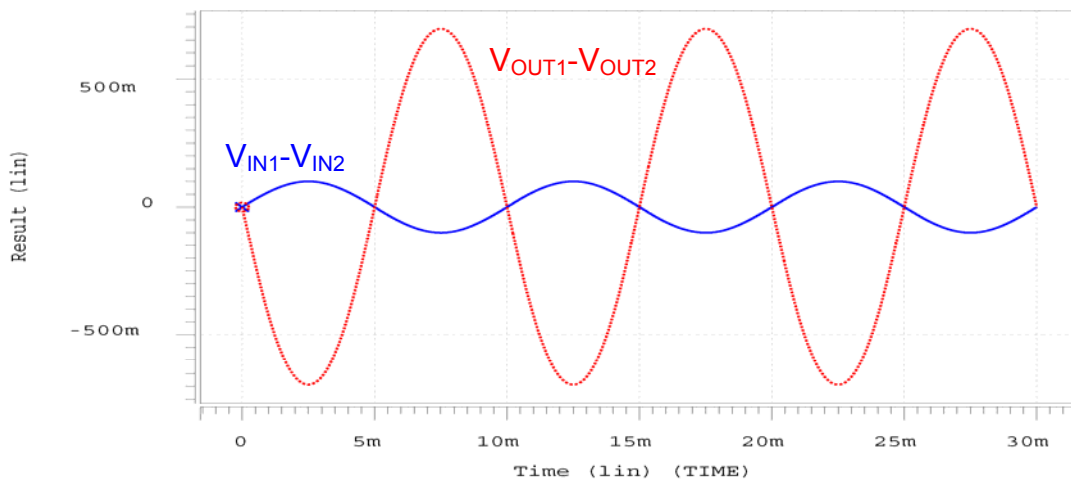
X. 請利用前面所提及之公式計算 $V_{CM,max}$ 與 $V_{CM,min}$ ，計算完成後，請在兩電壓值範圍中取一個較佳的點工作點，對 V_{IN1} 做交流掃描，從 100 Hz 到 1G Hz，掃描時以 10 倍頻增加，共做 100 點分析，將最後結果以 dB 值顯示，觀察 V_{OUT1} 與 V_{OUT2} 模擬結果。模擬結果如下圖所示。



XI. 利用先前所設定之工作點，分別於兩輸入點互為反相的 \sin 波，其振幅為 50mV ，頻率為 100Hz 。掃描時間為 0 到 30ms ，每 $1\mu\text{s}$ 進行一次掃描。將輸入與輸出波形同時顯示在螢幕上。模擬結果如下圖所示。



XII. 將步驟 XI $V_{IN1}-V_{IN2}$ 及 $V_{OUT1}-V_{OUT2}$ 的結果顯示，如下圖所示。



2. The Active-Loaded MOS Differential Pair

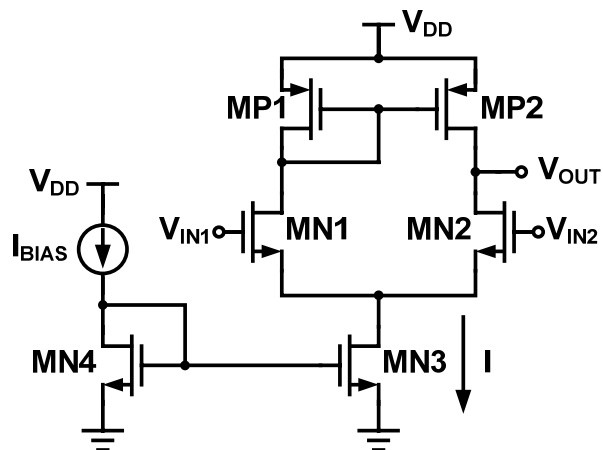


圖 (三) The Active-Loaded MOS Differential Pair

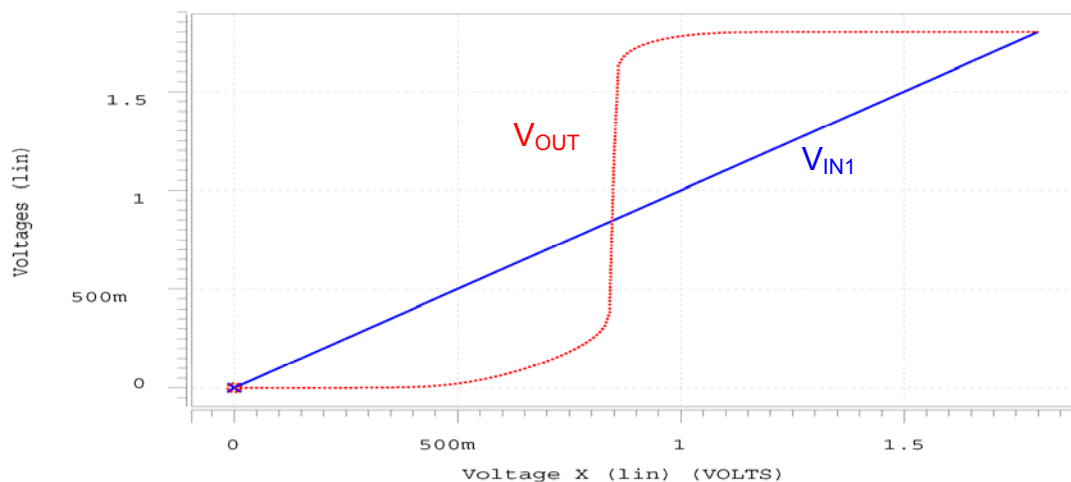
- I. 圖 (三) 為 The Active-Loaded MOS Differential Pair 與圖 (一) 不同之處在於將 圖 (一) 的電阻負載改為主動性的電流鏡負載，另外原本圖 (一) 的電路是差動輸出，在此處將電路改為單端輸出。
- II. 為了使電路可以操作成放大器，即所有 MOS 皆操作在飽合區。維持所有 MOS 操作在飽合區的 V_{CM} 上限為 $V_{CM,max} = V_{DD} - |V_{TH,P}| - |V_{GS,MP1}| + V_{TH,N}$ 。維持所有 MOS 操作在飽合區的 V_{CM} 下限為 $V_{CM,min} = V_{OV} + V_{GS,MN1,MN2}$ 。
- III. 此電路在 differential mode 的小訊號分析如下：

$$A_d = g_{m,MN1,MN2} (r_{O,MN2} \parallel r_{O,MP2})$$

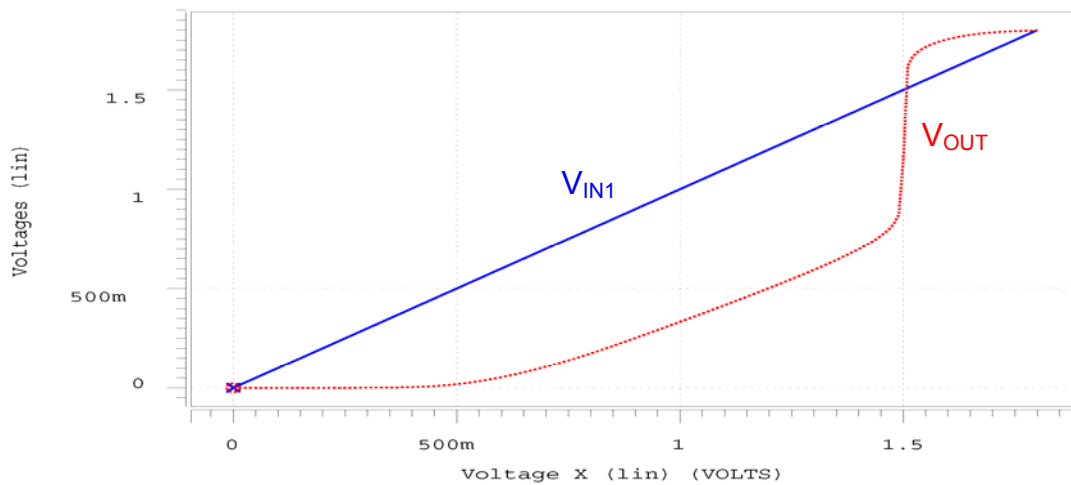
$$R_{OUT} = r_{O,MN2} \parallel r_{O,MP2}$$

$$\omega_{P1} = \frac{1}{C_{LOAD} R_{OUT}}$$

- IV. 利用 HSPICE 將圖 (三) 的電路描述出來，固定 V_{IN2} 為 0.85V，對 V_{IN1} 做直流掃描，將 V_{IN1} 從 0V 到 1.8V，每次增加 0.01V，觀察 V_{OUT} 。結果如下圖所示。並觀察 .OP 檔當 V_{IN1} 與 V_{IN2} 為 0.85V 時，是否所有 MOS 皆在飽和區。



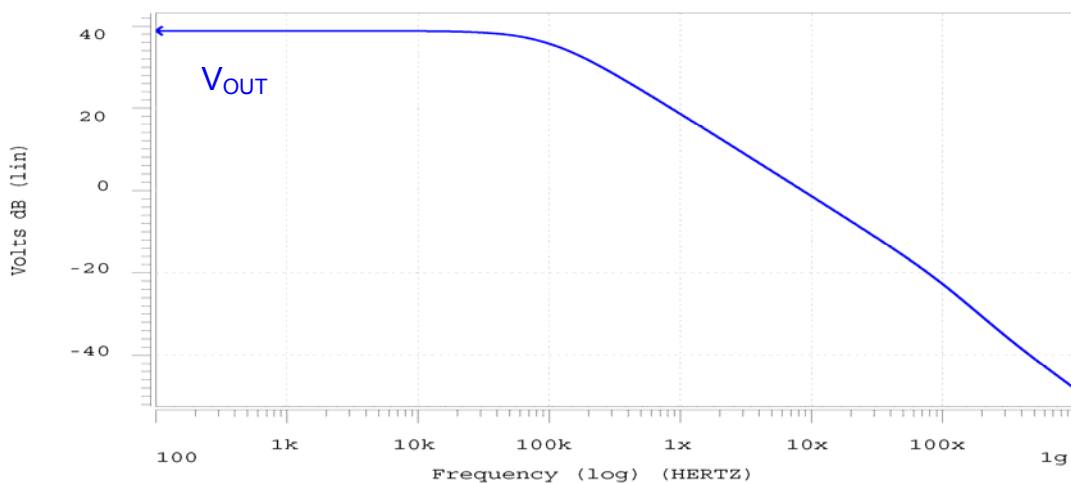
- V. 利用 HSPICE 將圖 (三) 的電路描述出來，固定 V_{IN2} 為 1.5V，對 V_{IN1} 做直流掃描，將 V_{IN1} 從 0V 到 1.8V，每次增加 0.01V，觀察 V_{OUT} 。結果如下圖所示。並觀察 .OP 檔當 V_{IN1} 與 V_{IN2} 為 1.5V 時，是否所有 MOS 皆在飽和區。



- VI. 請利用前面所提及之公式計算 $V_{CM,max}$ 與 $V_{CM,min}$ ，計算完成後，請在兩電壓值範圍中取一個較佳的點工作點，並完成下表。

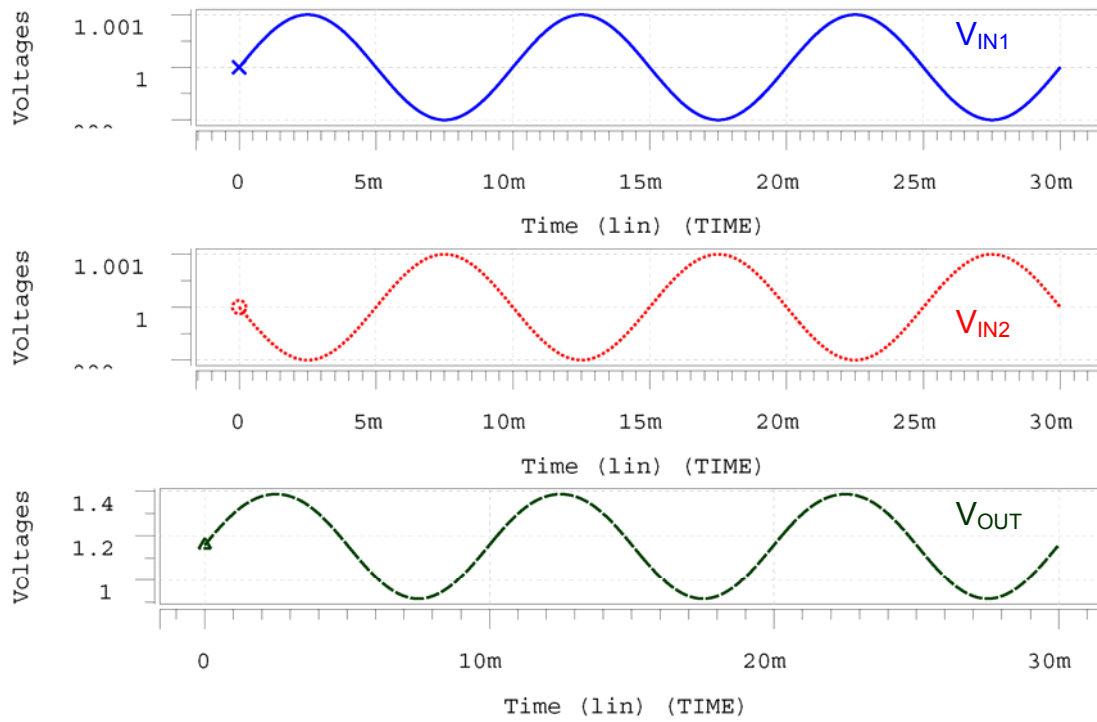
步驟 VI			
$V_{CM,max}(mV)$		放大倍率 (模擬)	
$V_{CM,min}(mV)$		f_{P1} (Hz) (手算)	
V_{IN} 工作點 (mV)		f_{P1} (Hz) (模擬)	
R_{OUT} (Ω) (手算)		頻寬 (Hz) (手算)	
R_{OUT} (Ω) (模擬)		頻寬 (Hz) (模擬)	
放大倍率 (手算)			

- VII. 請利用前面所提及之公式計算 $V_{CM,max}$ 與 $V_{CM,min}$ ，計算完成後，請在兩電壓值範圍中取一個較佳的點工作點，對 V_{IN1} 做交流掃描，從 100 Hz 到 1G Hz，掃描時以 10 倍頻增加，共做 100 點分析，將最後結果以 dB 值顯示，觀察 V_{OUT} 模擬結果。模擬結果如下圖所示。



- VIII. 利用先前所設定之工作點，分別於兩輸入點互為反相的 sin 波，其振幅為 50mV，頻率為 100Hz。掃描時間為 0 到 30ms，每 1 μ s 進行一次掃描。

將輸入與輸出波形同時顯示在螢幕上。模擬結果如下圖所示。



討論：

1. 請問 Differential Amplifier 與 Signal-Ended 的 Amplifier 相比，有什麼優缺點？