

Design

- NMOS : $I_D = \frac{1}{2} \mu C_{ox} \frac{W}{L} (V_{GS} - V_T)^2 (1 + \lambda V_{DS})$, with $\mu C_{ox} = k_n W/L = 3$
 - For $V_{DS} = 4V, V_{GS} = 3V \rightarrow 1.4539m = 0.5 \times k_n \times 3(3 - V_T)^2(1 + 4\lambda)$
 - For $V_{DS} = 3V, V_{GS} = 3V \rightarrow 1.4437m = 0.5 \times k_n \times 3(3 - V_T)^2(1 + 3\lambda)$
 - For $V_{DS} = 3V, V_{GS} = 4V \rightarrow 3.3549m = 0.5 \times k_n \times 3(4 - V_T)^2(1 + 3\lambda)$

I. Calculate V_T : $\frac{3.3549}{1.4437} = \left(\frac{4-V_T}{3-V_T}\right)^2 \rightarrow V_T = 1.093V$

II. Calculate λ : $\frac{1.4539}{1.4437} = \frac{1+4\lambda}{1+3\lambda} \rightarrow \lambda = 0.00723$

III. Calculate $k_n \rightarrow k_n = 259.04\mu$
- PMOS : $I_D = \frac{1}{2} \mu C_{ox} \frac{W}{L} (V_{SG} + V_T)^2 (1 + \lambda V_{SD})$, with $\mu C_{ox} = k_p W/L = 3$
 - For $V_{SD} = 4V, V_{SG} = 3V \rightarrow 1.6217m = 0.5 \times k_p \times 3(3 - V_T)^2(1 + 4\lambda)$
 - For $V_{SD} = 3V, V_{SG} = 3V \rightarrow 1.5398m = 0.5 \times k_p \times 3(3 - V_T)^2(1 + 3\lambda)$
 - For $V_{SD} = 3V, V_{SG} = 4V \rightarrow 3.1444m = 0.5 \times k_p \times 3(4 - V_T)^2(1 + 3\lambda)$

I. Calculate V_T : $\frac{3.1444}{1.5398} = \left(\frac{4-V_T}{3-V_T}\right)^2 \rightarrow V_T = -0.669V$

II. Calculate λ : $\frac{1.6217}{1.5398} = \frac{1+4\lambda}{1+3\lambda} \rightarrow \lambda = 0.0634$

III. Calculate $k_p \rightarrow k_p = 188.89\mu$

Hspice code

- 左半：nmos

```
lab6_nmossp
lab6 nmos
.param Vtn=1.093
+ kn=259.04u
+ lam=0.00723
+ toxn=100n
+ cbd0=2p
+ cgso=0.1p
.model N_MOS nmos level=1 vto=vtn kp=kn
+ lambda=lam tox=toxn cgso=cgso
+ cgdo=cgso cbd=cbd0 cbs=cbd0
***** $Table1
M1 d1 g1 gnd! gnd! N_MOS W=30u L=10u
Vds1 d1 gnd! 3.3
Vgs1 g1 gnd! 3.3
.DC Vds1 0 5 0.1 sweep Vgs1 2 5 1
.probe dc I(M1)
***** $Table2
M2 d2 g2 gnd! gnd! N_MOS W=30u L=10u
Vds2 d2 gnd! 3.3
Vgs2 g2 gnd! 3.3
.DC Vgs2 0 3 3 0.1
.probe dc I(M2)
***** $Vary the parameters
M3 d3 g3 gnd! gnd! N_MOS W=30u L=10u
Vds3 d3 gnd! 3.3
Vgs3 g3 gnd! 2
.DC Vds3 0 5 0.5 sweep Vtn 0.8 1.6 0.2
.alter
.DC Vds3 0 5 0.5 sweep kn 50u 250u 50u
.alter
.DC Vds3 0 5 0.5 sweep lam 0.02 0.06 0.01
.probe dc I(M3)
***** $option post probe
.end
$310wÃ¢â€šâ€žéâ€žX
```

- 右半：pmos

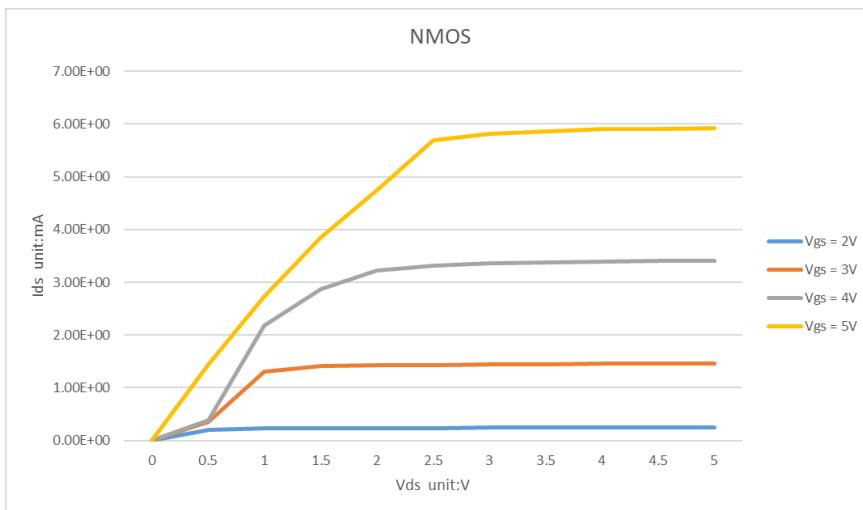
```
lab6_pmos
lab6 pmos
.param Vtn=-0.669
+ kn=188.89u
+ lam=0.0634
+ toxn=100n
+ cbd0=2p
+ cgso=0.1p
.model P_MOS pmos level=1 vto=vtn kp=kn
+ lambda=lam tox=toxn cgso=cgso
+ cgdo=cgso cbd=cbd0 cbs=cbd0
***** $Table1
M1 d1 g1 gnd! gnd! P_MOS W=30u L=10u
Vds1 gnd! d1 3.3
Vgs1 gnd! g1 3.3
.DC Vds1 0 5 0.1 sweep Vgs1 2 5 1
.probe dc I(M1)
***** $Table2
M2 d2 g2 gnd! gnd! P_MOS W=30u L=10u
Vds2 gnd! d2 3.3
Vgs2 gnd! g2 3.3
.DC Vgs2 0 3.3 0.1
.probe dc I(M2)
***** $option post probe
.end
```

Measurement of I-V characteristic

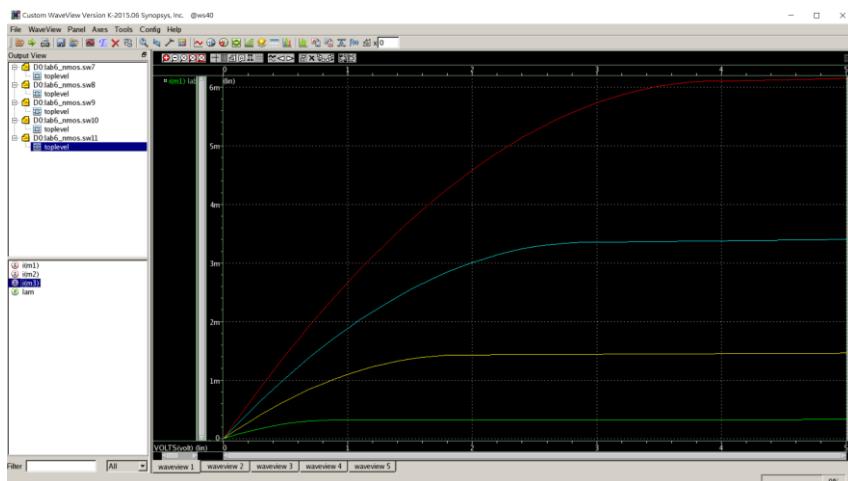
- NMOS

■ $I_{DS} - V_{DS}$

◆ Measurement chart



◆ Hspice chart



◆ Comparison

| unit: mA | Vds = 1.5V | | | Vds = 3V | | | Vds = 4.5V | | |
|----------|------------|--------|-----------|----------|--------|-----------|------------|--------|-----------|
| | measure | hspice | error (%) | measure | hspice | error (%) | measure | hspice | error (%) |
| Vgs = 2V | 0.2389 | 0.323 | 35.20301 | 0.2415 | 0.327 | 35.40373 | 0.2438 | 0.33 | 35.35685 |
| Vgs = 3V | 1.4074 | 1.36 | -3.36791 | 1.4437 | 1.44 | -0.25629 | 1.4583 | 1.46 | 0.116574 |
| Vgs = 4V | 2.8747 | 2.54 | -11.643 | 3.3549 | 3.35 | -0.14606 | 3.4012 | 3.39 | -0.3293 |
| Vgs = 5V | 3.8573 | 3.72 | -3.55948 | 5.813 | 5.73 | -1.42783 | 5.909 | 6.12 | 3.570824 |

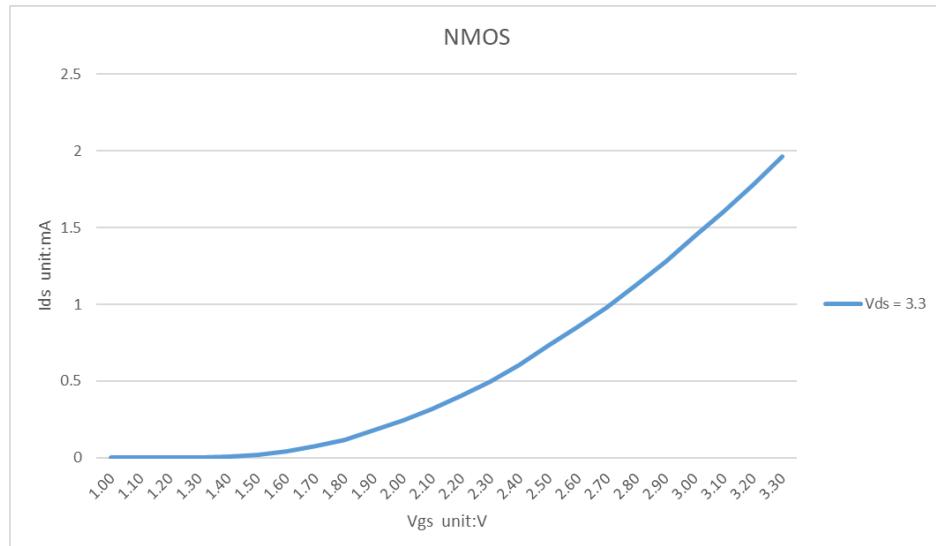
- Comment :

我們用 $V_{ds} = 1.5V$ 、 $3V$ 、 $4.5V$ 的測量值與 hspice 模擬的值做比較，發現在 V_{gs} 越小時誤差越大，因為在小電壓時外界干擾因素增加，因此測得的電流值會有明顯下降的趨勢。

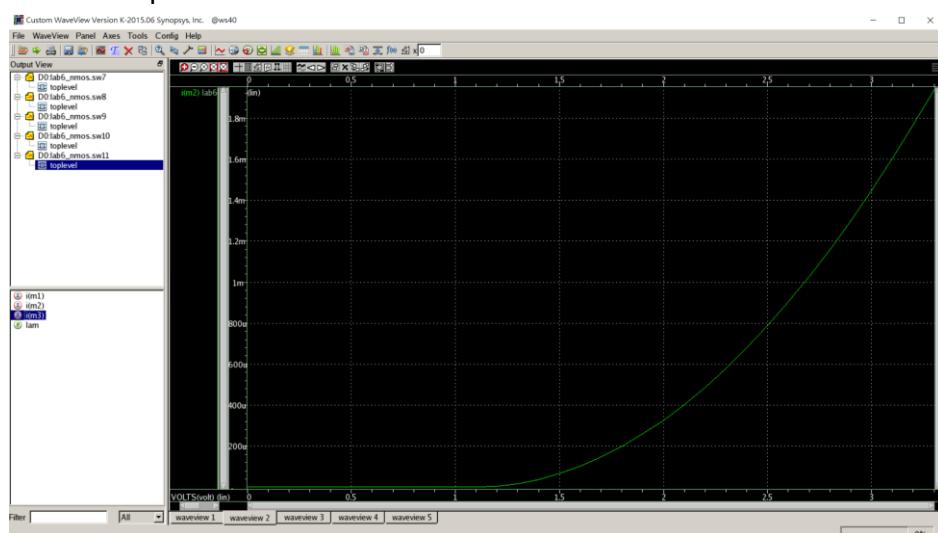
發現 V_{gs} 越大產生的電流越大，且當 V_{ds} 大到一定程度後，MOS 會進入 Saturation 的狀態。

■ $I_{DS} - V_{GS}$ with $V_{DS} = 3.3V$

◆ Measurement chart



◆ Hspice chart



◆ Comparison

| unit:mA | V _{gs} = 1.5V | | | V _{gs} = 2V | | | V _{gs} = 2.5V | | | V _{gs} = 3V | | |
|------------------------|------------------------|--------|-----------|----------------------|--------|-----------|------------------------|--------|-----------|----------------------|--------|-----------|
| | measure | hspice | error (%) | measure | hspice | error (%) | measure | hspice | error (%) | measure | hspice | error (%) |
| V _{gs} = 3.3V | 0.01906 | 0.0659 | 245.7503 | 0.242 | 0.327 | 35.12397 | 0.731 | 0.788 | 7.797538 | 1.447 | 1.45 | 0.207326 |

● Comment :

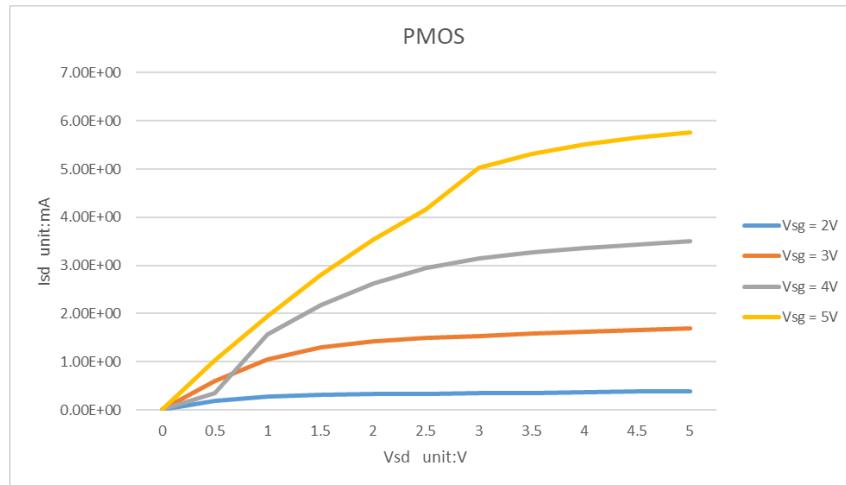
我們用 $V_{gs} = 1.5V$ 、 $2V$ 、 $2.5V$ 、 $3V$ 的測量值與 hspice 模擬的值做比較，發現在 V_{gs} 越小時誤差越大，原因與上述 $I_{DS} - V_{DS}$ 作圖同，因為在小電壓時外界干擾因素增加，因此測得的電流值會有明顯下降的趨勢。

發現 drain current I_{DS} 會隨著 V_{gs} 上升而有近似於 exponential 上升的趨勢。

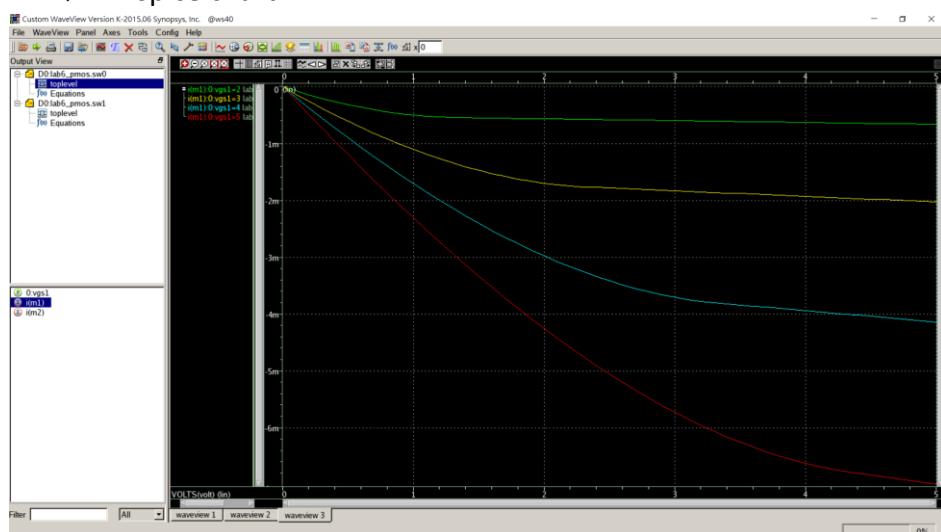
- PMOS

■ $I_{SD} - V_{SD}$

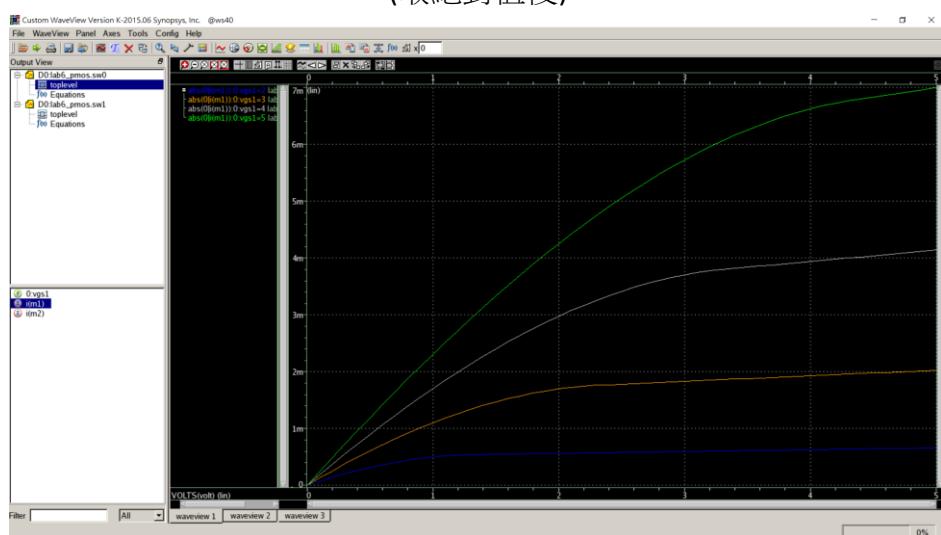
◆ Measurement chart



◆ Hspice chart



(取絕對值後)



◆ Comparison

| unit: mA | Vsd = 1.5V | | | Vsd = 3V | | | Vsd = 4.5V | | |
|----------|------------|--------|-----------|----------|--------|-----------|------------|--------|-----------|
| | measure | hspice | error (%) | measure | hspice | error (%) | measure | hspice | error (%) |
| Vsg = 2V | 0.3093 | 0.55 | 77.82089 | 0.3488 | 0.597 | 71.15826 | 0.3795 | 0.645 | 69.96047 |
| Vsg = 3V | 1.3072 | 1.47 | 12.4541 | 1.5398 | 1.83 | 18.8466 | 1.6583 | 1.98 | 19.39938 |
| Vsg = 4V | 2.1756 | 2.4 | 10.3144 | 3.1444 | 3.7 | 17.66951 | 3.4314 | 4.04 | 17.7362 |
| Vsg = 5V | 2.8036 | 3.33 | 18.77586 | 5.02 | 5.73 | 14.14343 | 5.645 | 6.83 | 20.99203 |

● Comment :

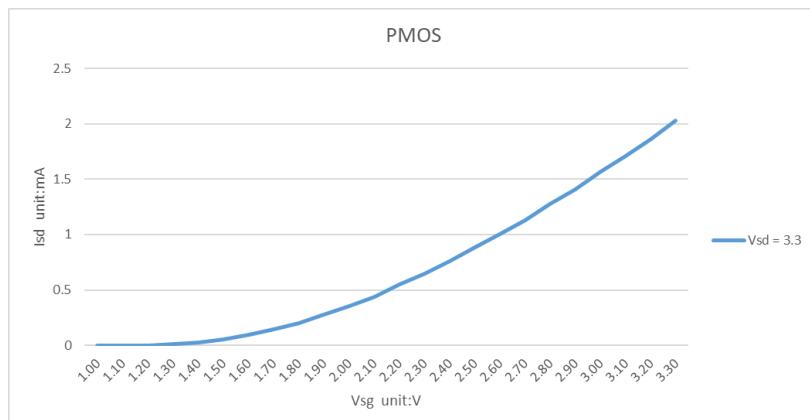
我們用 $V_{sd} = 1.5V$ 、 $3V$ 、 $4.5V$ 的測量值與 hspice 模擬後取絕對值得出的數做比較，由於是 PMOS， I_{SD} 電流方向與電路有調整過的實驗值相反，因此以取絕對值後的數做比較。

發現在 V_{sg} 越小時誤差越大，因為在小電壓時外界干擾因素增加，因此測得的電流值會有明顯下降的趨勢。

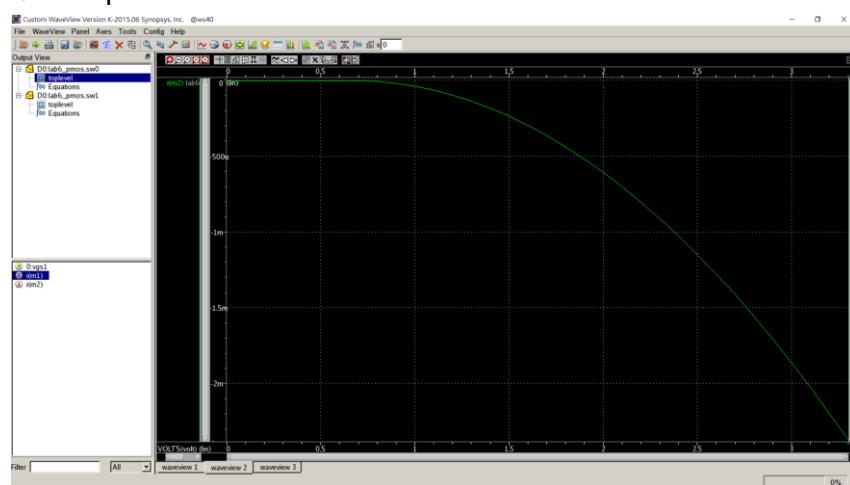
整體而言，PMOS 的誤差值明顯比 NMOS 來的大，因為 PMOS 的 mobility 較小，易受到外界 noise 的影響，所以誤差普遍會較大。

■ $I_{SD} - V_{SG}$ with $V_{SD} = 3.3V$

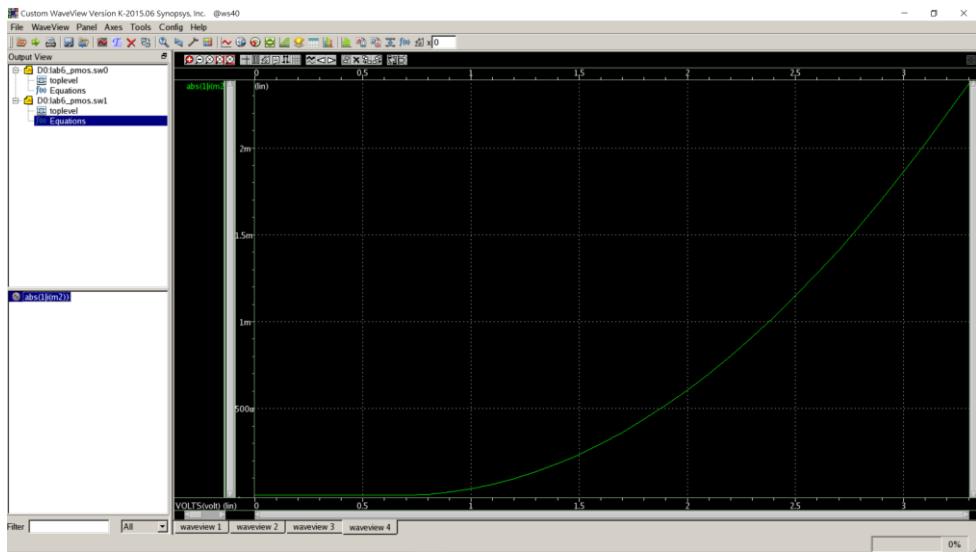
◆ Measurement chart



◆ Hspice chart



(取絕對值後)



◆ Comparison

| unit:mA | Vsg = 1.5V | | | Vsg = 2V | | | Vsg = 2.5V | | | Vsg = 3V | | |
|------------|------------|--------|-----------|----------|--------|-----------|------------|--------|-----------|----------|--------|-----------|
| | measure | hspice | error (%) | measure | hspice | error (%) | measure | hspice | error (%) | measure | hspice | error (%) |
| Vgs = 3.3V | 0.0547 | 0.237 | 333.2724 | 0.355 | 0.607 | 70.98592 | 0.883 | 1.15 | 30.23783 | 1.567 | 1.86 | 18.69815 |

● Comment :

我們用 $V_{sg} = 1.5V$ 、 $2V$ 、 $2.5V$ 、 $3V$ 的測量值與 hspice 模擬後取絕對值得出的數做比較，由於是 PMOS， I_{SD} 電流方向與電路有調整過的實驗值相反，因此以取絕對值後的數做比較。

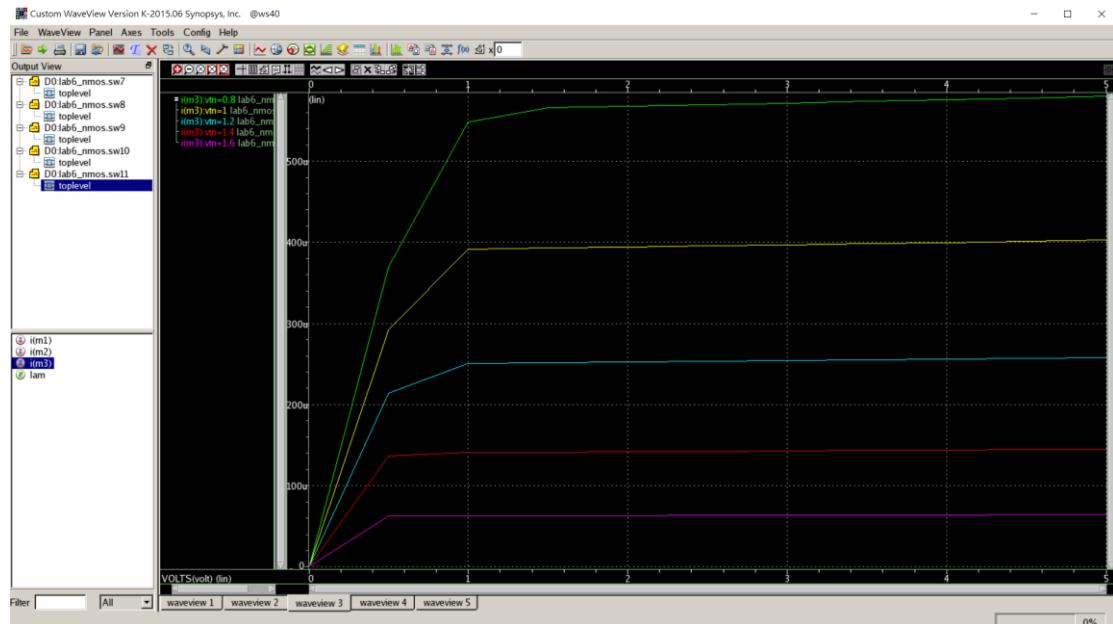
發現在 V_{sg} 越小時誤差越大，因為在小電壓時外界干擾因素增加，因此測得的電流值會有明顯下降的趨勢。

整體而言，PMOS 的誤差值明顯比 NMOS 來的大，因為 PMOS 的 mobility 較小，易受到外界 noise 的影響，所以誤差普遍會較大。

我也曾試著在 $I_{SD} - V_{SG}$ 和 $I_{SD} - V_{SD}$ 的電壓源接上電阻，但是對誤差值並無明顯的改善，因而作罷。

Vary the parameters of the N-MOSFET

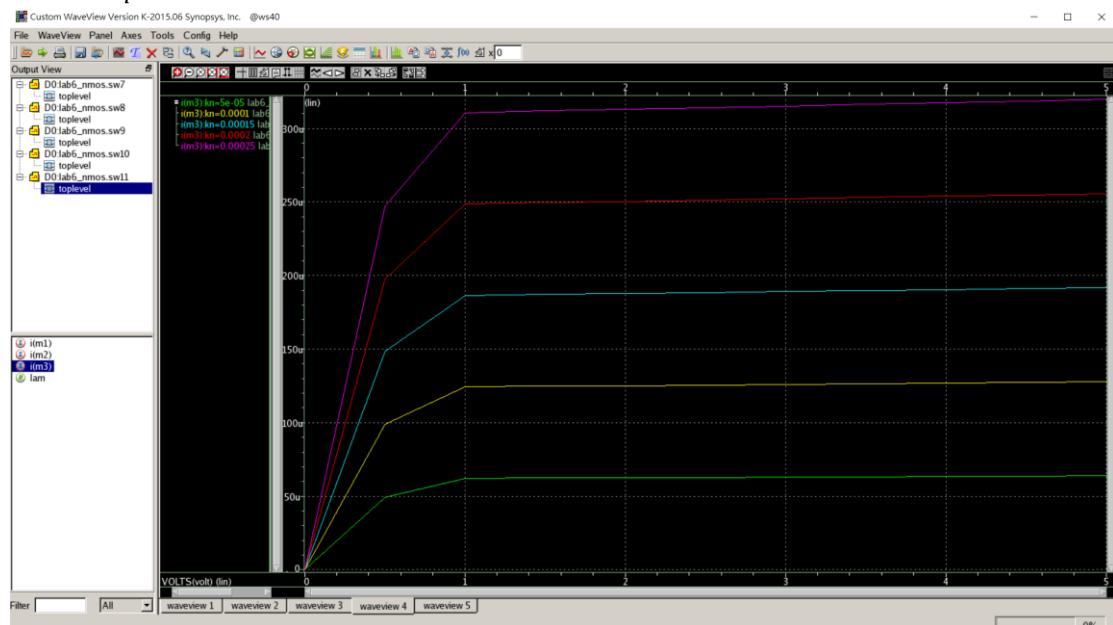
1. V_{to} : from 0.8 to 1.6V (0.2V/step)



Comment :

由公式做分析，當 $V_{DS} > V_{GS} - V_{to}$ 時，drain current 才不會隨著 V_{DS} 增加而增加，再加上 $I_{D,Saturation} \propto (V_{GS} - V_{to})^2$ ，因此 V_{to} 越大，也就是 NMOS 的 Threshold voltage 越大， $I_{D,Saturation}$ 越小，與上圖趨勢同。

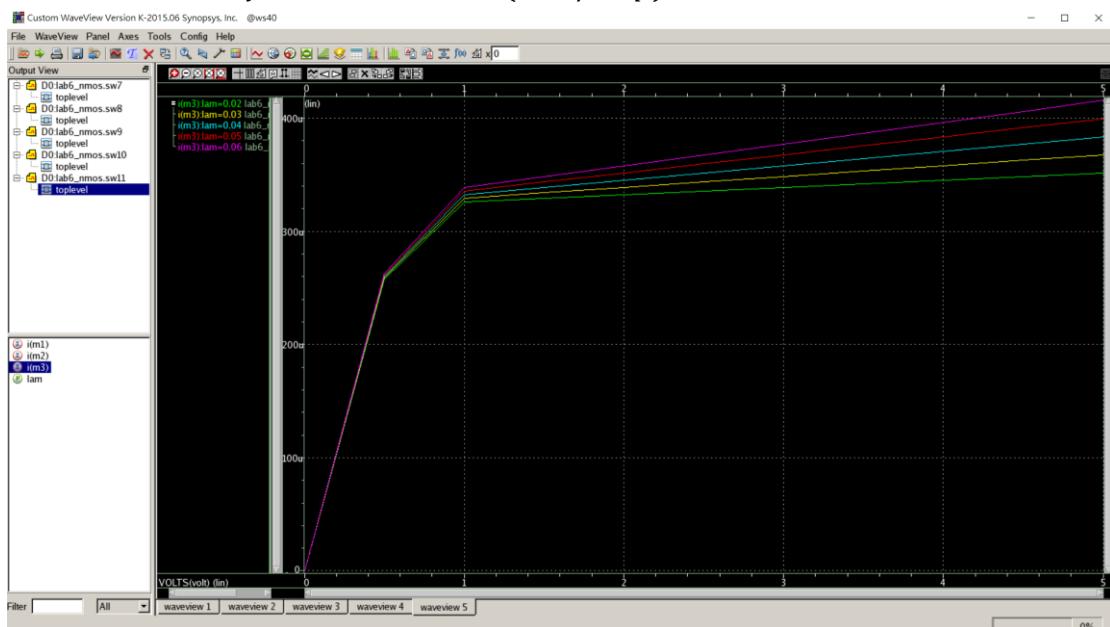
2. k_p : from 50μ to 250μ (50μ /step)



Comment :

由公式做分析 $I_{D,Saturation} = \frac{1}{2} \mu_n C_{ox} \frac{W}{L} (V_{GS} - V_T)^2 = \frac{1}{2} k_p \frac{W}{L} (V_{GS} - V_{TH})^2$ ，因此隨著 k_p 上升，I_{D,Saturation} 也會增加，分析與上圖模擬結果相同。

3. Lambda : from 0.02 to 0.06 (0.01/step)



Comment :

由公式做分析 $I_{D,Saturation} = \frac{1}{2} \mu_n C_{ox} \frac{W}{L} (V_{GS} - V_T)^2 (1 + \lambda V_{DS})$ ，因此當 $V_{DS} > V_{GS} - V_T$ 時， $I_{D,Saturation}$ 會隨著 λ 值的增加而有些微的增加，分析與上圖模擬結果相同。