Design

* NMOS：, with W/L=3

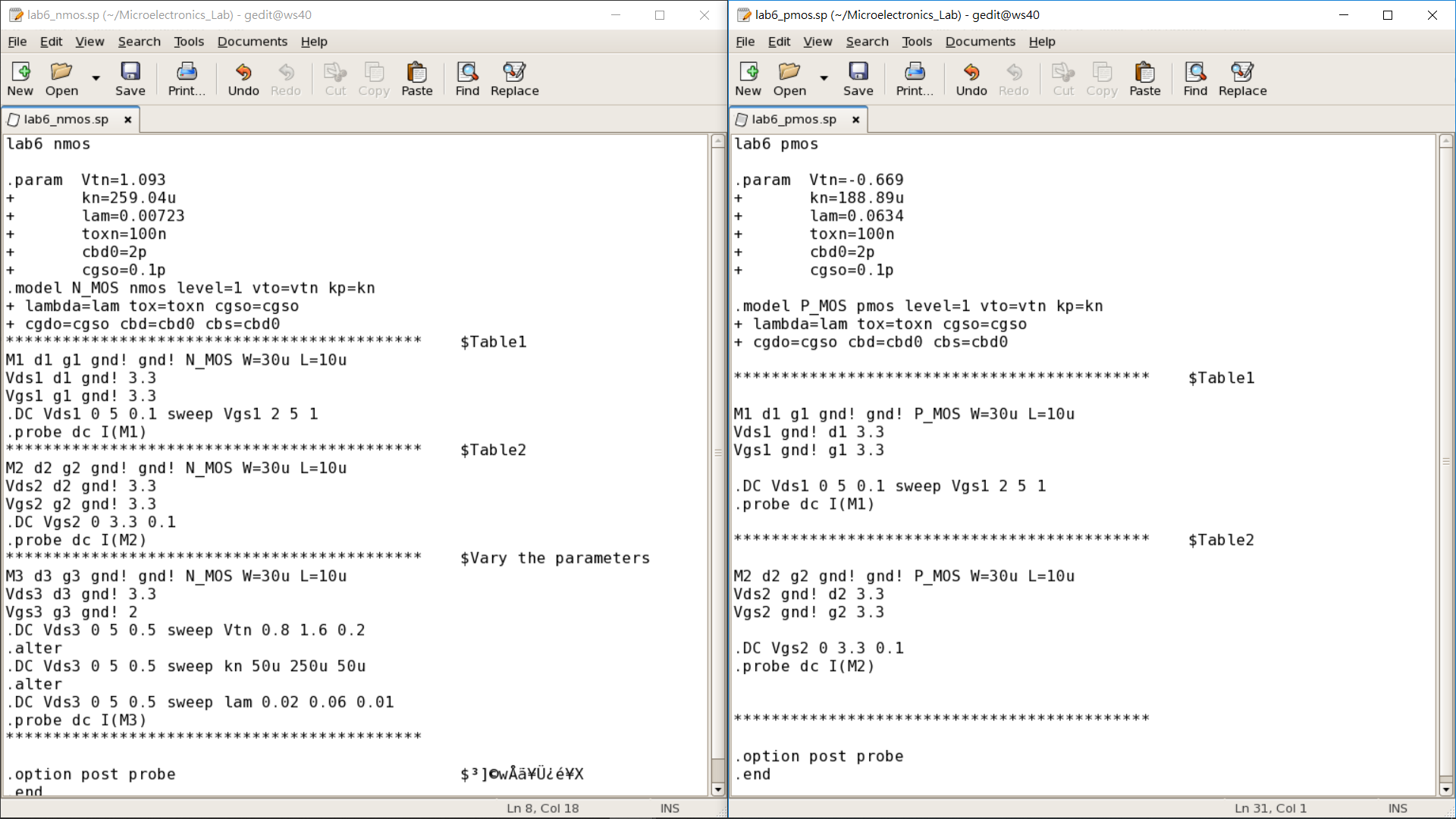
1. For 🡪
2. For 🡪
3. For 🡪
4. Calculate ： 🡪
5. Calculate ： 🡪
6. Calculate 🡪

* PMOS：, with W/L=3

1. For 🡪
2. For 🡪
3. For 🡪
4. Calculate ： 🡪
5. Calculate ： 🡪
6. Calculate 🡪

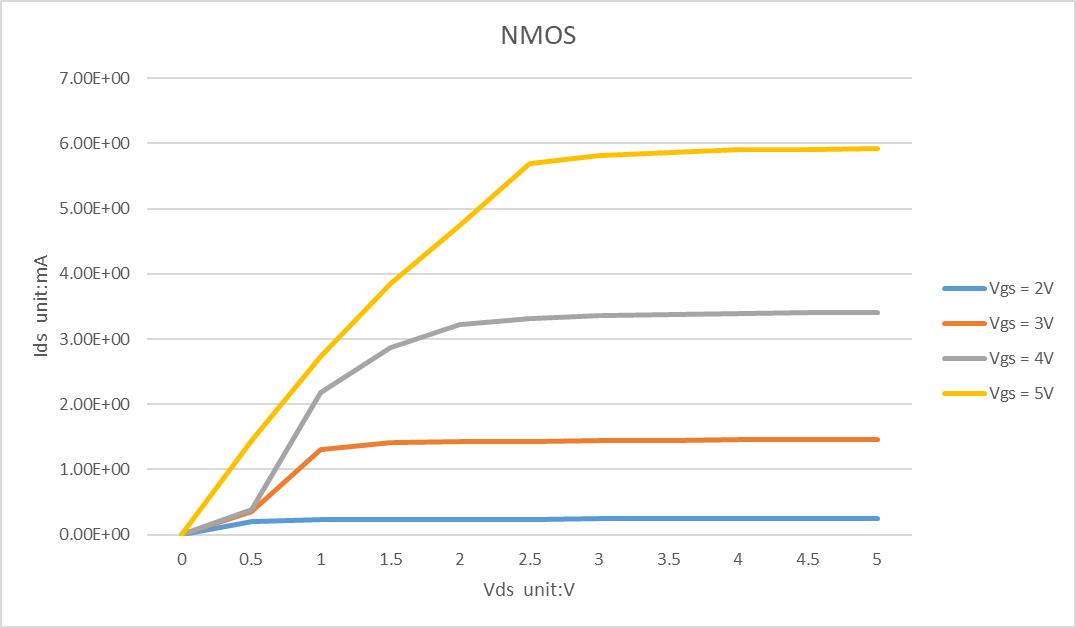
Hspice code

* 左半：nmos 右半：pmos

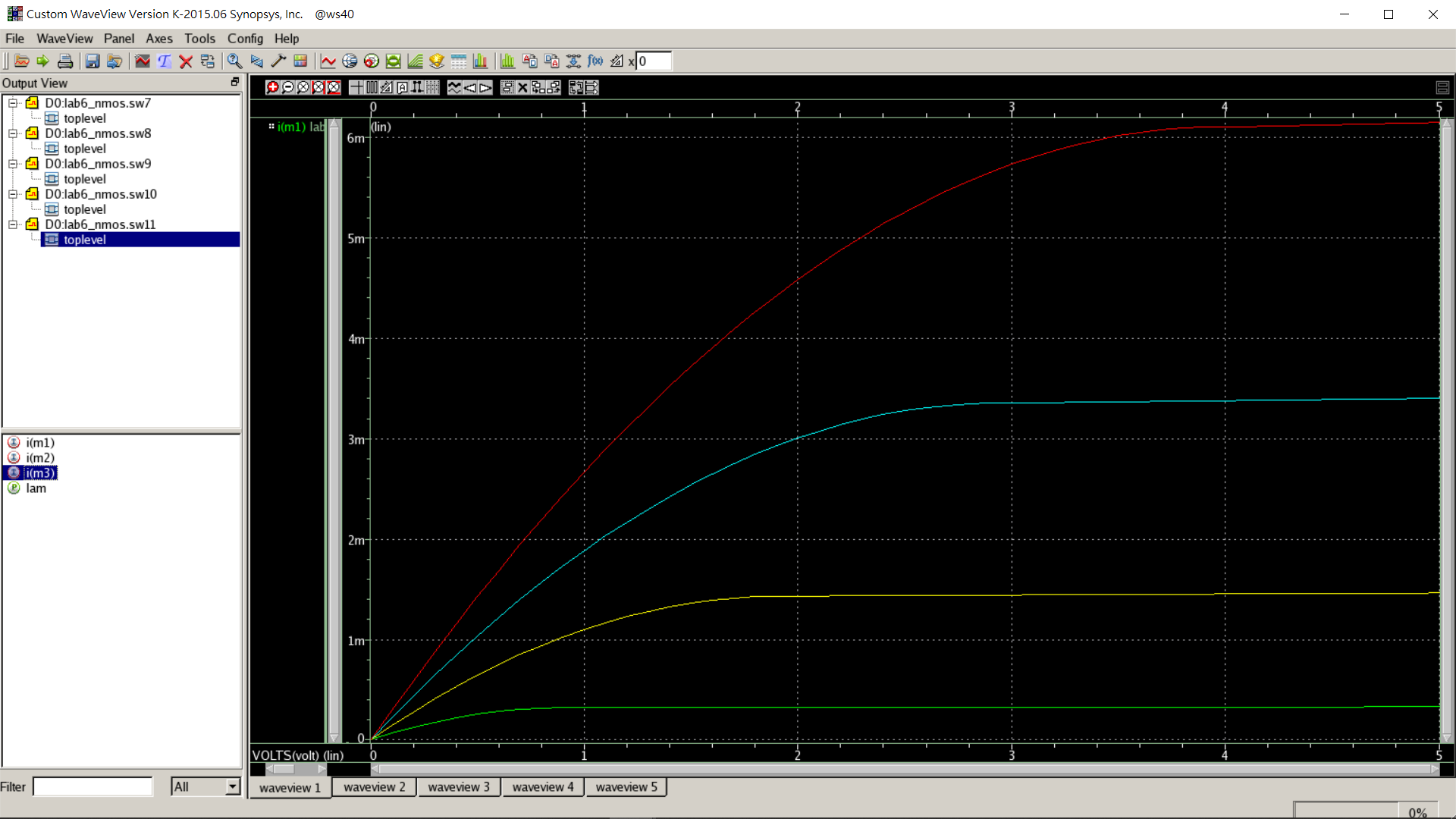


Measurement of I-V characteristic

* NMOS
  + - Measurement chart



* + - Hspice chart



* + - Comparison

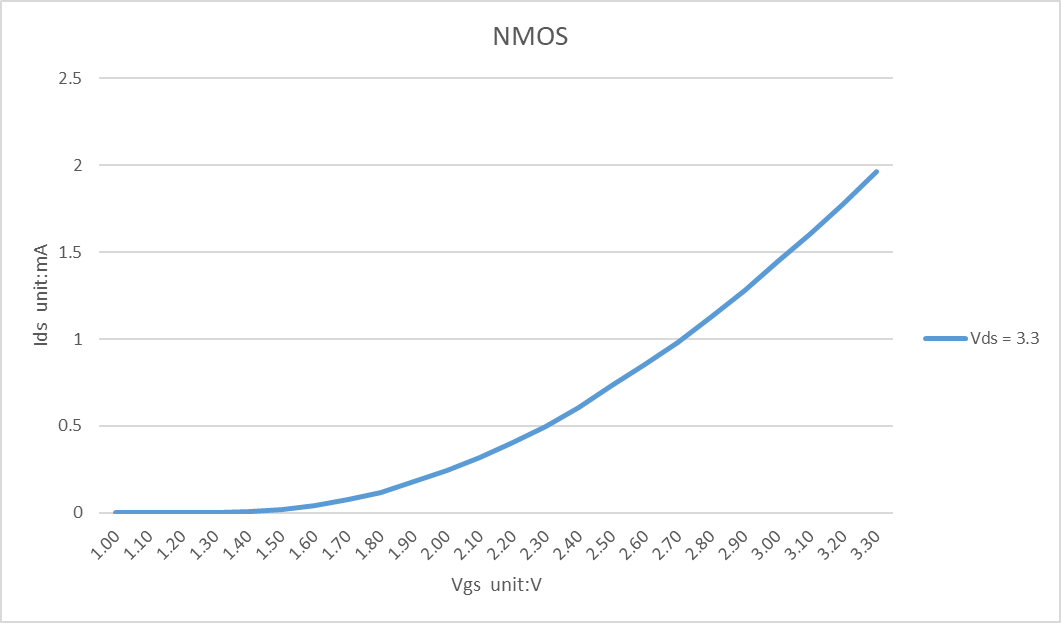


* + - * Comment：

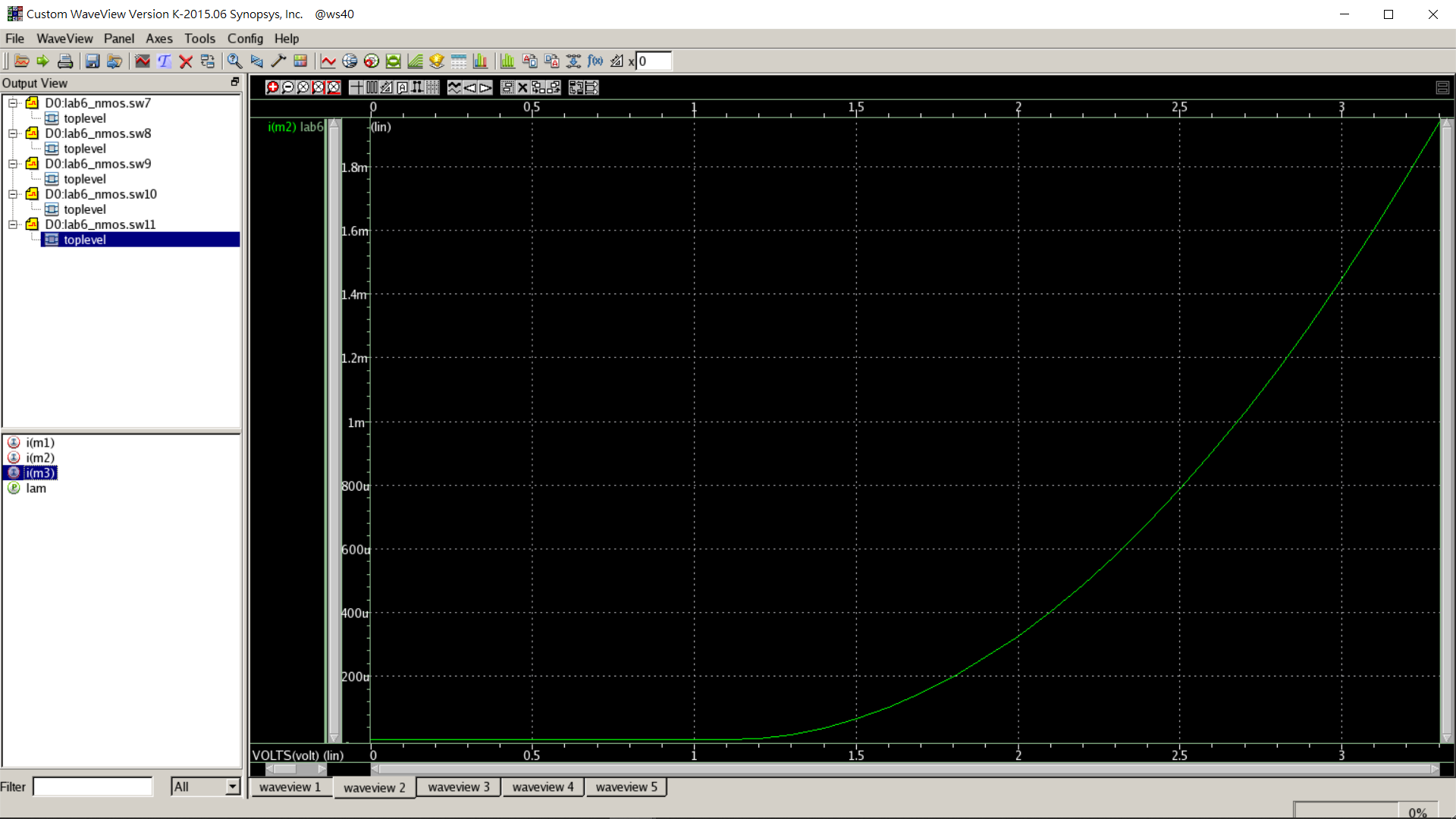
我們用的測量值與hspice模擬的值做比較，發現在越小時誤差越大，因為在小電壓時外界干擾因素增加，因此測得的電流值會有明顯下降的趨勢。

發現越大產生的電流越大，且當大到一定程度後，MOS會進入Saturation的狀態。

* + with
    - Measurement chart



* + - Hspice chart



* + - Comparison



* + - * Comment：

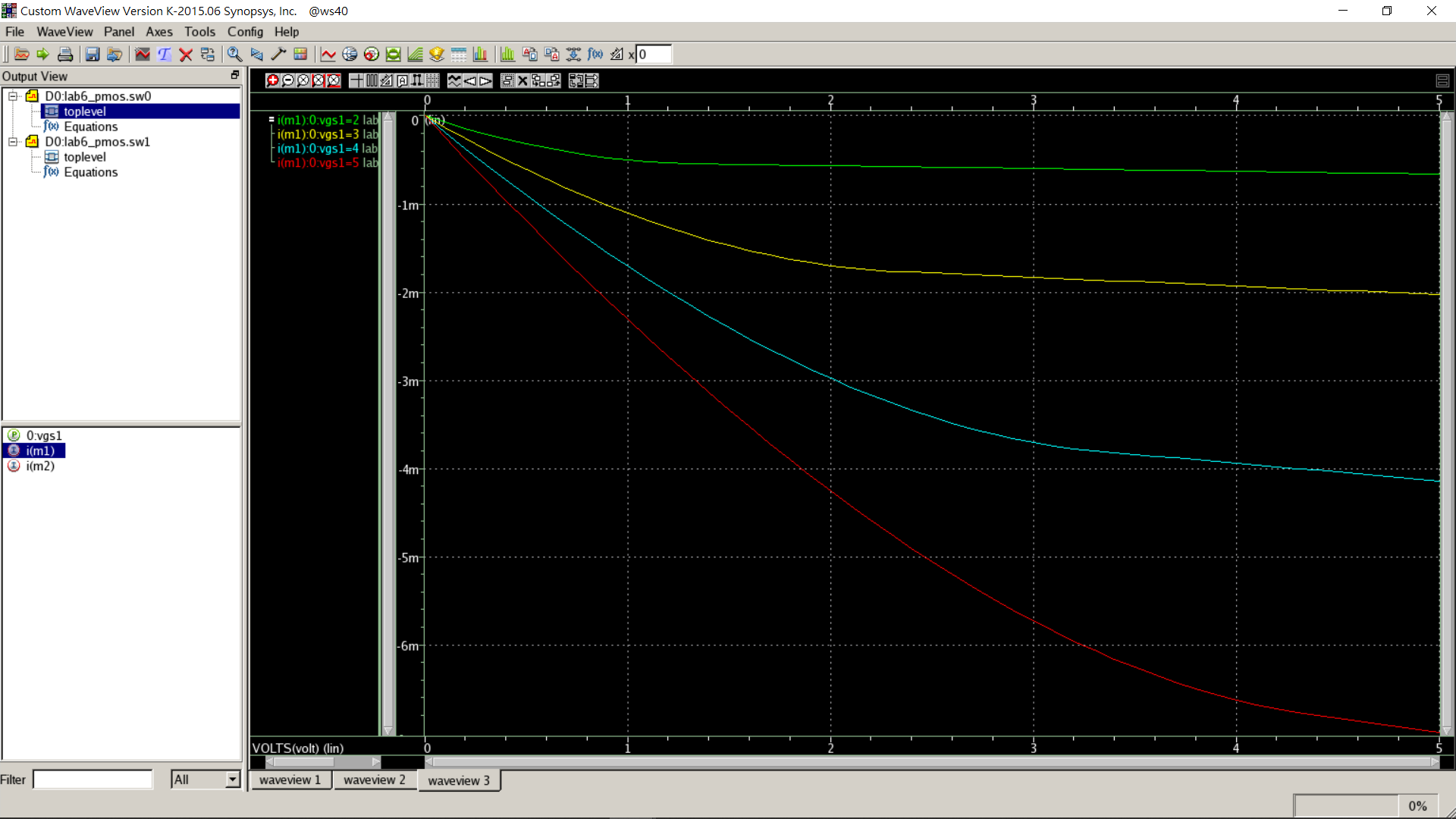
我們用的測量值與hspice模擬的值做比較，發現在越小時誤差越大，原因與上述作圖同，因為在小電壓時外界干擾因素增加，因此測得的電流值會有明顯下降的趨勢。

發現drain current 會隨著上升而有近似於exponential上升的趨勢。

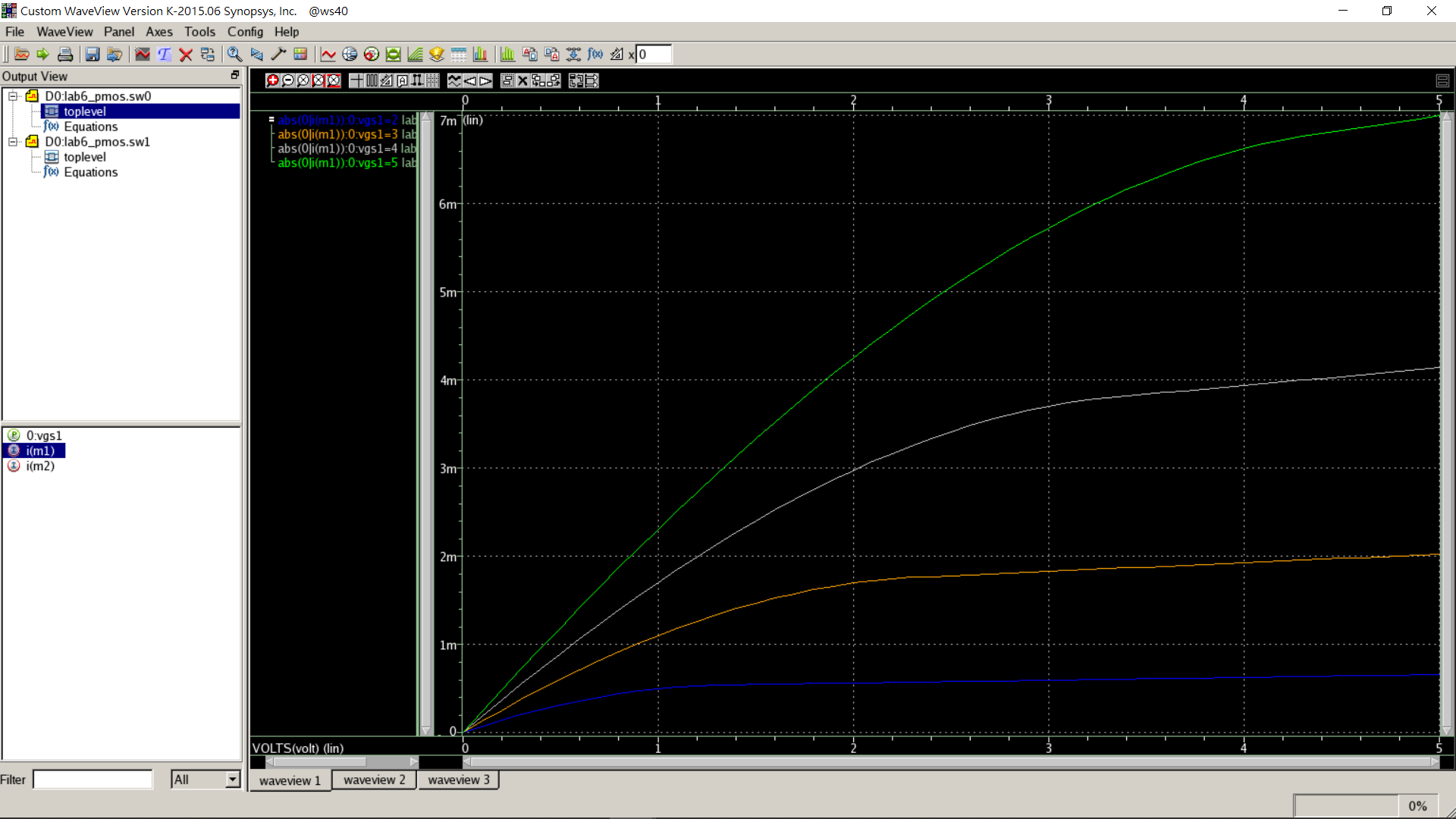
* PMOS
  + - Measurement chart



* + - Hspice chart



(取絕對值後)



* + - Comparison



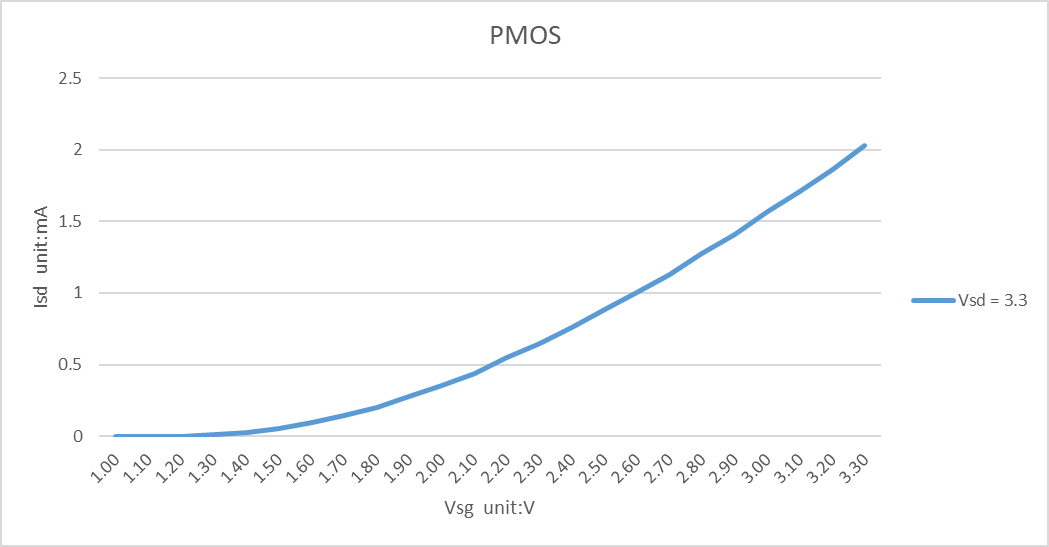
* + - * Comment：

我們用的測量值與hspice模擬後取絕對值得出的數做比較，由於是PMOS，電流方向與電路有調整過的實驗值相反，因此以取絕對值後的數做比較。

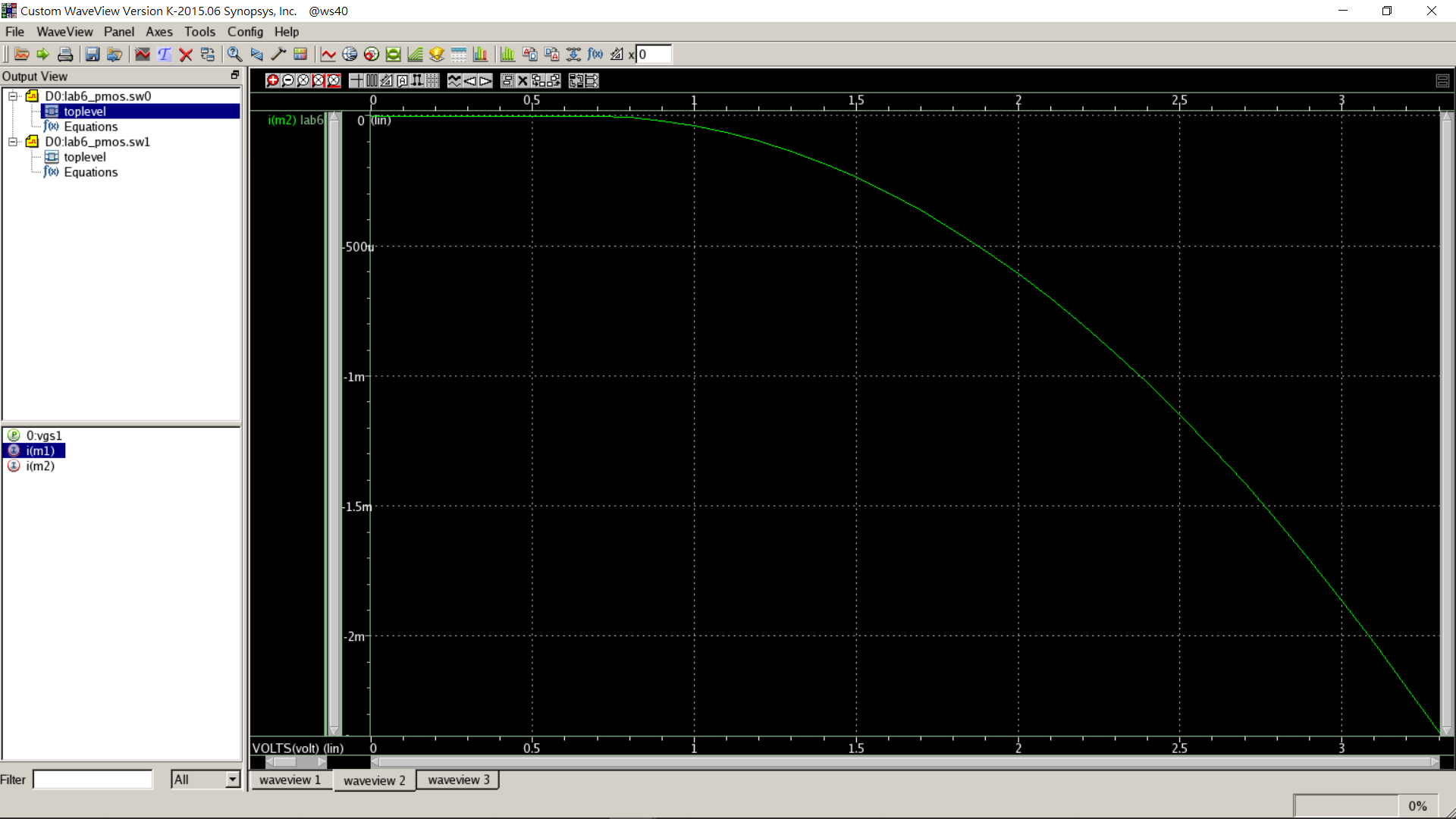
發現在越小時誤差越大，因為在小電壓時外界干擾因素增加，因此測得的電流值會有明顯下降的趨勢。

整體而言，PMOS的誤差值明顯比NMOS來的大，因為PMOS的mobility較小，易受到外界noise的影響，所以誤差普遍會較大。

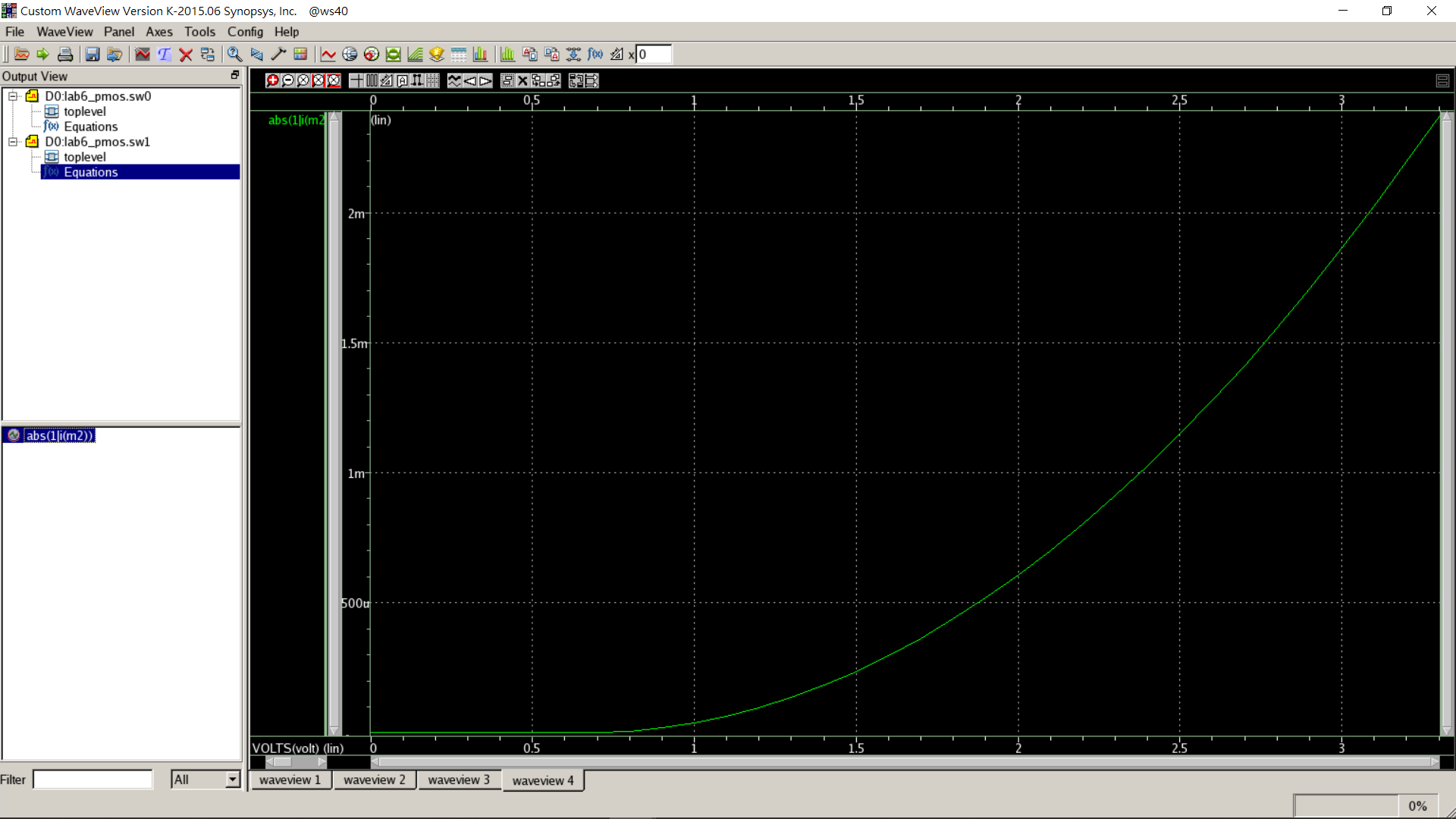
* + with
    - Measurement chart



* + - Hspice chart



(取絕對值後)



* + - Comparison



* + - * Comment：

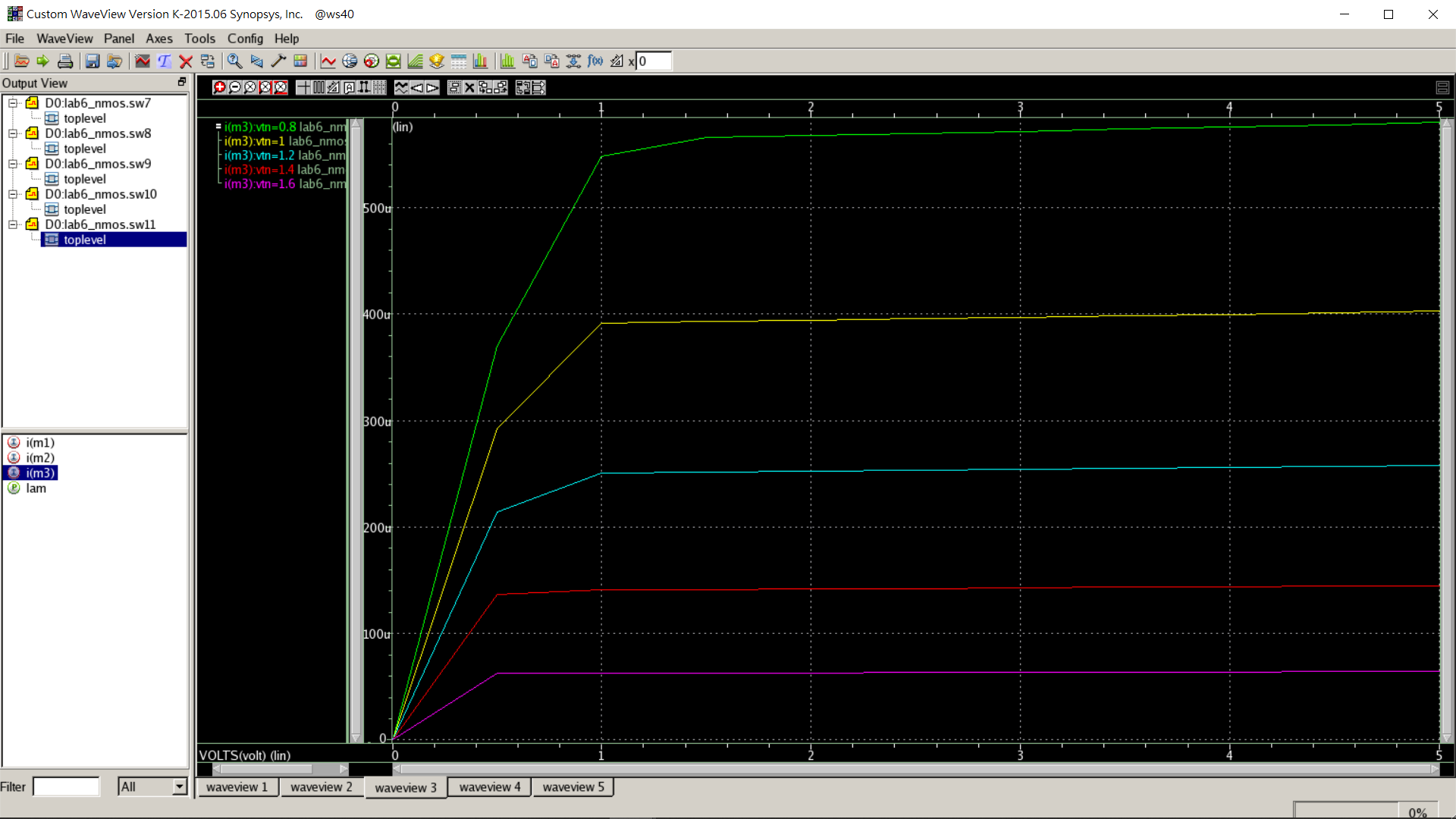
我們用的測量值與hspice模擬後取絕對值得出的數做比較，由於是PMOS，電流方向與電路有調整過的實驗值相反，因此以取絕對值後的數做比較。

發現在越小時誤差越大，因為在小電壓時外界干擾因素增加，因此測得的電流值會有明顯下降的趨勢。

整體而言，PMOS的誤差值明顯比NMOS來的大，因為PMOS的mobility較小，易受到外界noise的影響，所以誤差普遍會較大。

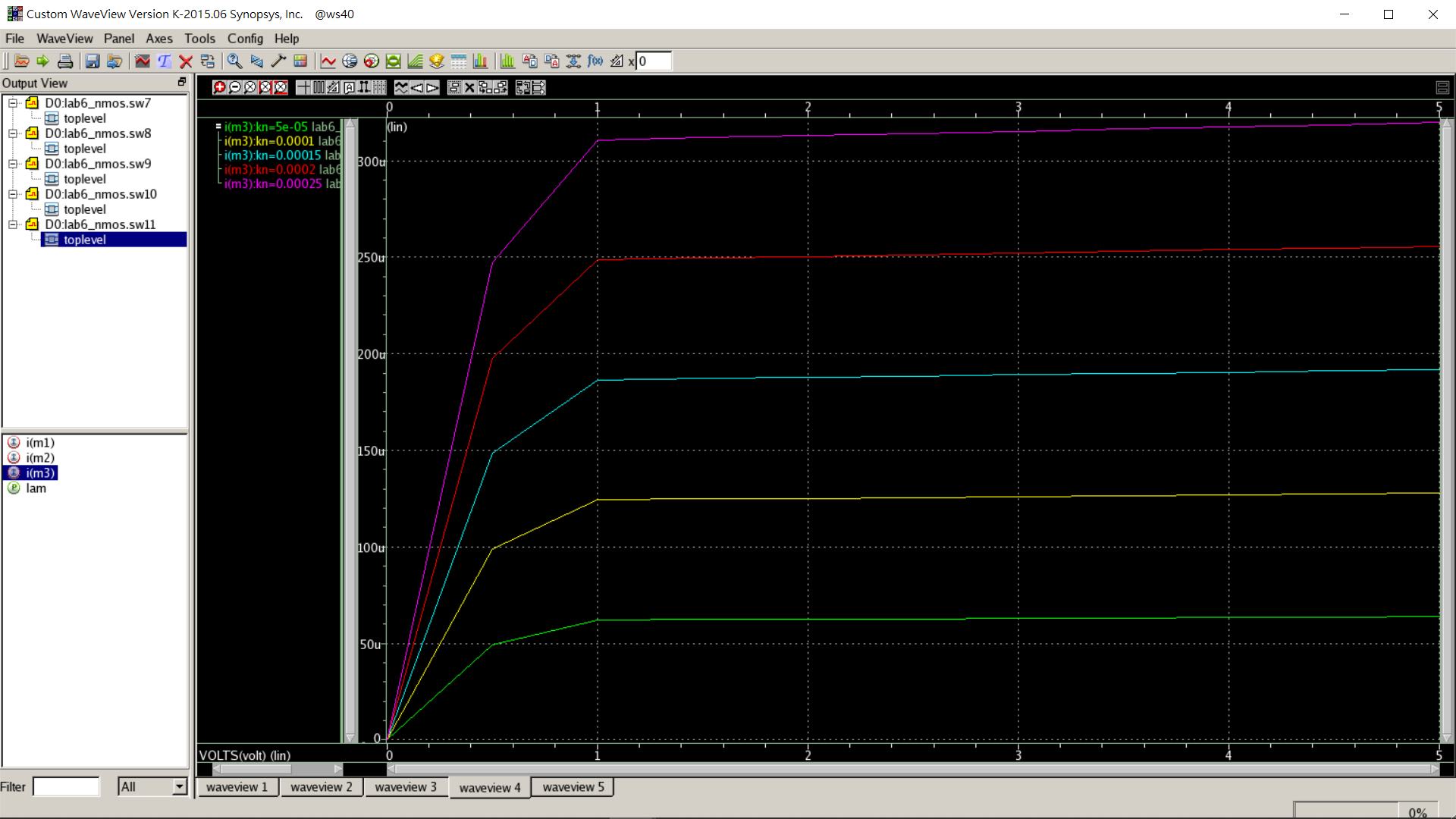
我也曾試著在和的電壓源接上電阻，但是對誤差值並無明顯的改善，因而作罷。

Vary the parameters of the N-MOSFET



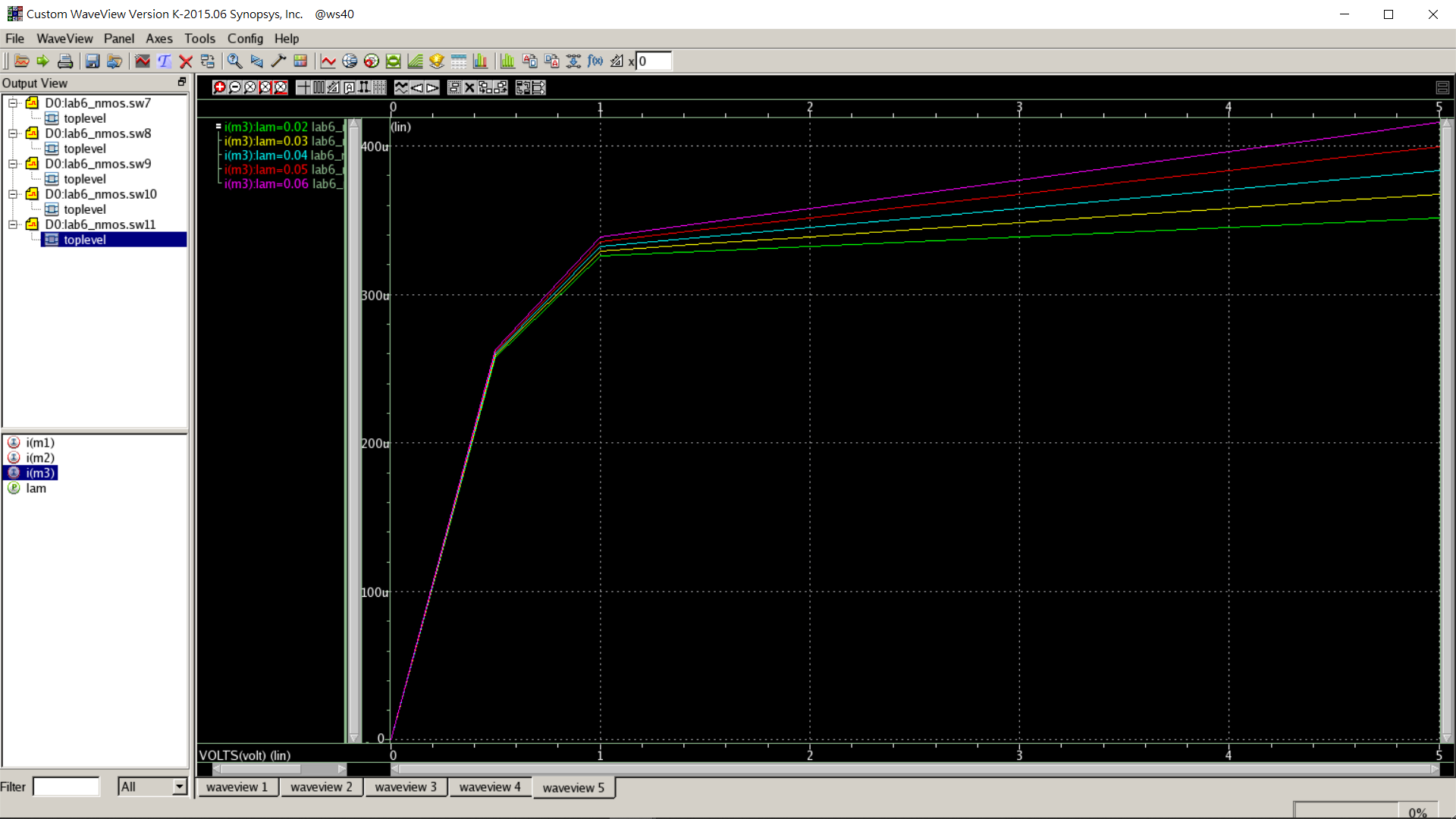
Comment：

由公式做分析，當時，drain current才不會隨著增加而增加，再加上，因此越大，也就是NMOS的Threshold voltage越大，越小，與上圖趨勢同。



Comment：

由公式做分析，因此隨著上升，也會增加，分析與上圖模擬結果相同。



Comment：

由公式做分析，因此當時，一會隨著值的增加而些微的增加，分析與上圖模擬結果相同。