



將 logic gates 轉換成 CMOS 的方法：

把 CMOS gates 分成上下兩個部分，一個是 Output 上端(接 Vdd)，另一個是 Output 下端(接 GND)，分別代表產生 "high"、"low" 訊號的路徑。

For instance  $\rightarrow Y = AC + BC + B'$

● Output 上端(產生 high 訊號)：

- 運用  $Y = AC + BC + B'$ ，因為要產生 high 訊號
- "and"用"串聯"；"or"用"並聯"
- "有 bar"用"PMOS"；"沒 bar"用"NMOS"
- 實例：
  - ◆  $AC \rightarrow A(\text{NMOS})$ 與  $C(\text{NMOS})$ 串聯
  - ◆  $BC \rightarrow B(\text{NMOS})$ 與  $C(\text{NMOS})$ 串聯
  - ◆  $B' \rightarrow B(\text{PMOS})$
  - ◆  $AC + BC + B' \rightarrow AC, BC, B'$ 三者並聯

● Output 下端(產生 low 訊號)：

- 運用  $Y' = ((A' + C')(B' + C')B) \rightarrow D = (A' + C')(B' + C')B$ ，因為要產生 low 訊號，所以需要先去除掉 inverter，才能用上面畫法的規則
- 實例：
  - ◆  $(A' + C') \rightarrow A(\text{PMOS})$ 與  $C(\text{PMOS})$ 並聯
  - ◆  $(B' + C') \rightarrow B(\text{PMOS})$ 與  $C(\text{PMOS})$ 並聯
  - ◆  $B \rightarrow B(\text{NMOS})$
  - ◆  $(A' + C')(B' + C')B \rightarrow (A' + C'), (B' + C'), B$ 三者串聯